

INN21x3-21x5 InnoSwitch-CE产品系列

适用于高电流输出应用(> 2 A)且集成了650 V MOSFET、同步整流和反馈功能的离线反激式恒压/恒流开关IC

产品特点

高度集成, 外形紧凑

- 集成了反激式控制器、650 V MOSFET、次级侧检测和同步整流驱动器
- 反馈方式采用内部集成的FluxLink™技术, 且满足HIPOT (高压绝缘) 要求
- 优异的恒压(CV)精度, 不受变压器及电路板元件差异的影响
- 采用外部电流检测电阻, 可设定精确的恒流输出

EcoSmart™ – 高效节能

- 在230 VAC下空载功耗 < 10 mW (由变压器偏置绕组供电)
- 轻松满足全球所有能效标准

先进的保护/安全特性

- 初级检测输出过压保护(OVP)
- 次级检测输出过冲箝位
- 次级检测输出过流保护(OCP) (输出电压降至零时仍能工作)
- 迟滞热关断保护
- 对输入电压进行监测, 以便进行精确的电压缓升/跌落保护和过压保护

完全满足安规要求

- 生产时100%的产品进行6 kV DC时间为1秒的HIPOT合规性测试
- 加强绝缘
- 绝缘强度 > 3,500 VAC
- 通过UL1577和TUV (EN60950)安全认证
- 符合EN61000-4-8 (100 A/m)和EN61000-4-9 (1000 A/m)标准

绿色封装

- 无卤素且符合RoHS标准

应用

- 适用于移动设备的大电流充电器和适配器
- 消费电子产品 – 机顶盒、网络设备、游戏设备、LED

产品描述

InnoSwitch™-CE系列IC可极大简化低压大电流电源的开发和制造, 尤其是那些采用紧凑外壳或需要满足高效率要求的电源。InnoSwitch-CE的架构极具革新性, 因为该器件同时将初级和次级控制器以及检测元件和符合安全标准的反馈机制集成到了单个IC中。

由于元件参数一致性更好并且创新地采用了集成通讯链路, 因此能够对次级侧同步整流MOSFET及初级侧MOSFET的开关进行精确控制。这样可增强系统可靠性, 提高从满载到低功率待机的所有功率范围内的效率水平。

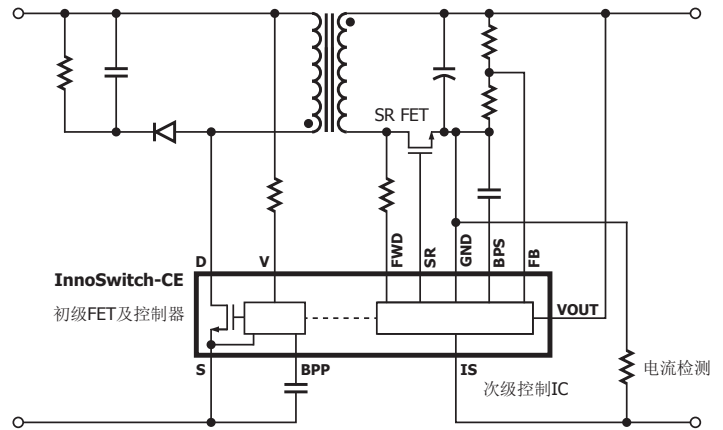


图1. 典型应用/性能

PI-7719-121415



图2. 符合安规的宽爬电距离eSOP-R16B封装

输出功率表

产品 ⁴	85-265 VAC	
	适配器 ¹	峰值功率或 敞开式 ^{1,2}
INN21x3K ³	12 W	15 W
INN21x4K ³	15 W	20 W
INN21x5K ³	20 W	25 W

表1. 输出功率表

注释:

1. 最小连续输出功率是在典型的特定尺寸无风冷密闭适配器应用中、环境温度为40 °C的条件下测量得到的。最大输出功率因设计要求不同而有所差异。前提条件是封装温度必须 ≤ 125 °C。
2. 最小峰值功率。
3. x = 0 (无电缆电压补偿), x = 2 (300 mV电缆电压补偿)。
4. 封装: K: eSOP-R16B。

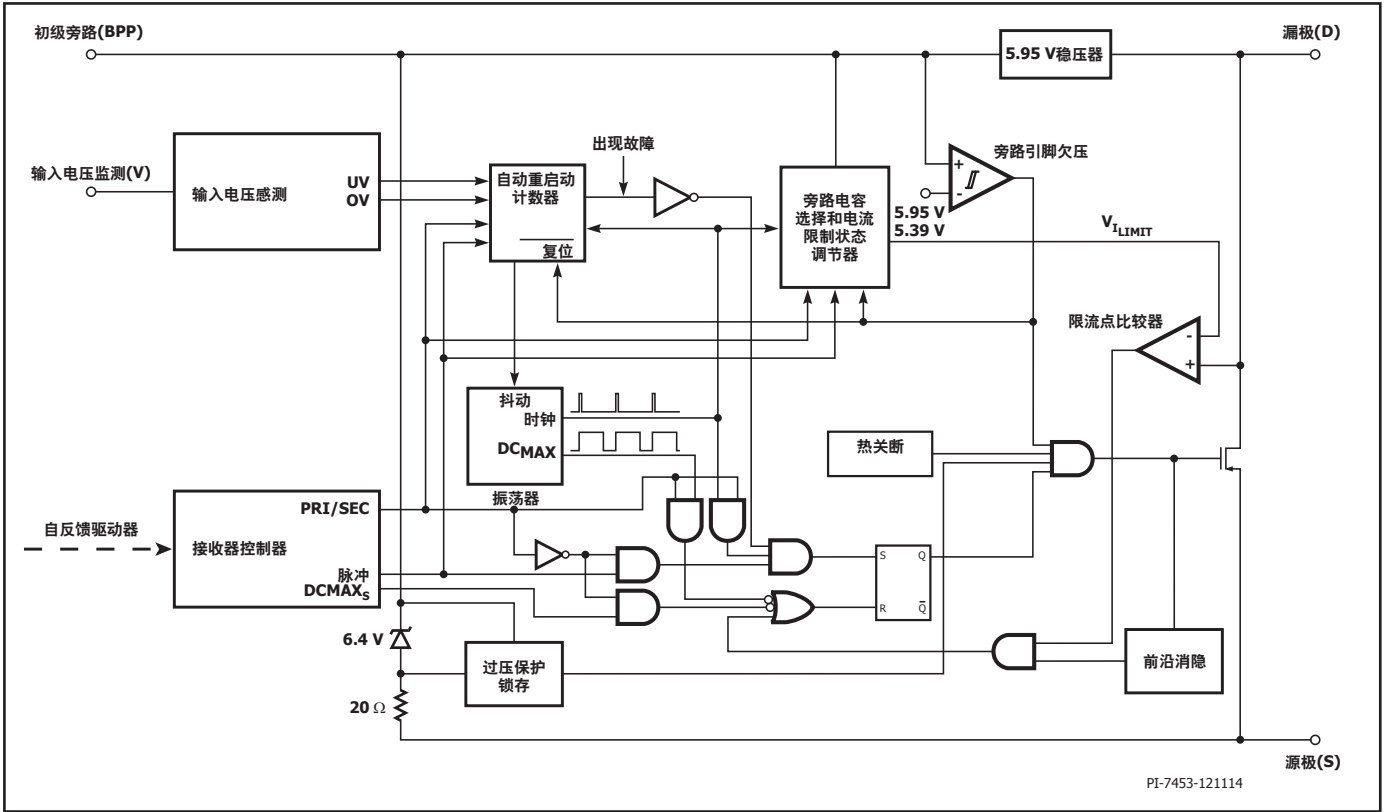


图3. 初级侧控制器框图

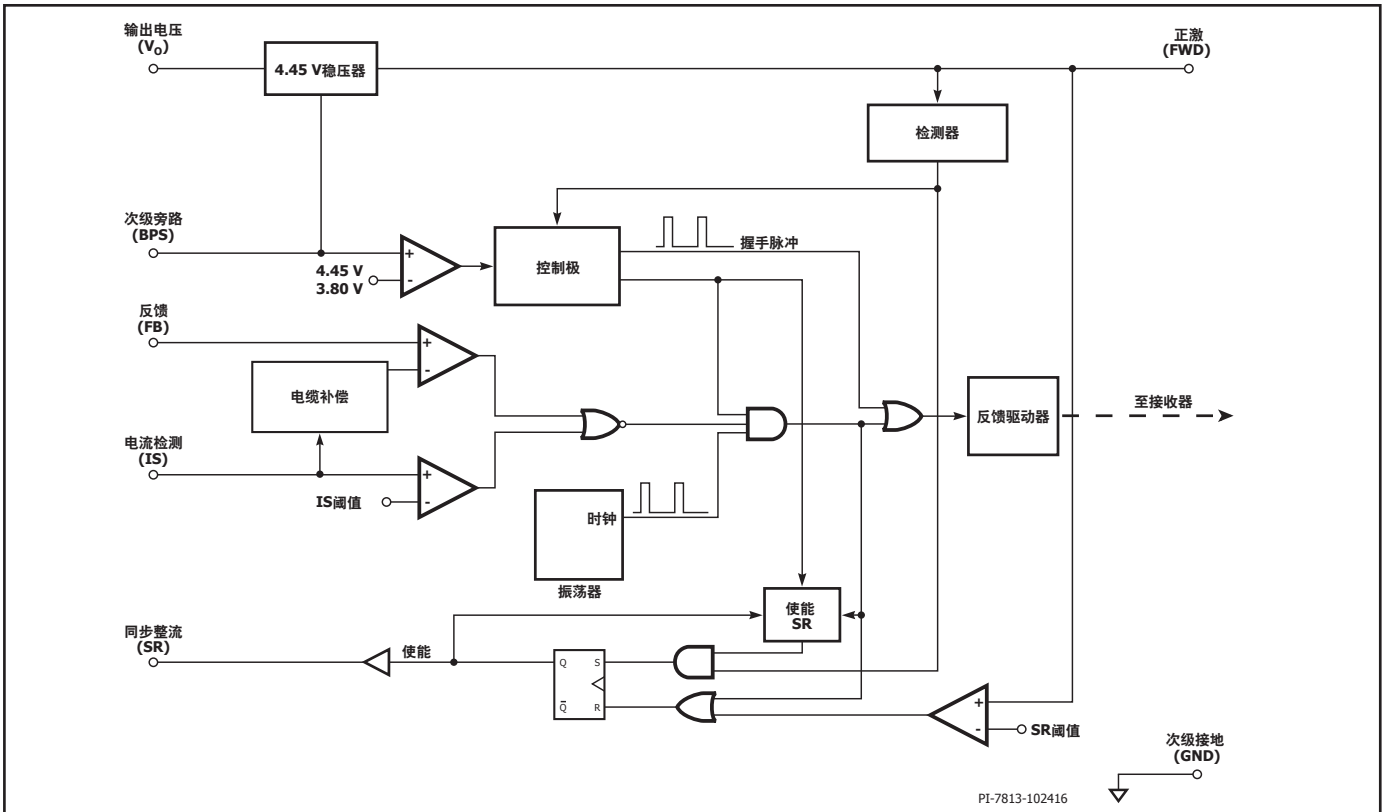


图4. 次级侧控制器框图

引脚功能描述

漏极(D)引脚 (引脚1)

该引脚是功率MOSFET的漏极连接点。

源极(S)引脚 (引脚3-6)

该引脚是功率MOSFET的源极连接点。它们也是初级旁路引脚的接地参考点。

初级旁路(BPP)引脚 (引脚7)

为初级侧控制器IC供电的外部旁路电容连接点。

输入电压监测(V)引脚 (引脚8) :

一个8 M Ω 电阻连接在该引脚和输入大容量电容之间, 用于提供输入欠压及过压保护。

正激(FWD)引脚 (引脚10)

该引脚是变压器输出绕组的开关节点的连接点, 用于执行检测和其他功能。

输出电压(VOUT)引脚 (引脚11)

该引脚直接连接到电源的输出端, 为IC次级提供偏置供电。

同步整流驱动(SR)引脚 (引脚12)

该引脚连接到外部SR FET的栅极。

次级旁路(BPS)引脚 (引脚13)

为次级侧控制器IC供电的外部旁路电容连接点。

反馈(FB)引脚 (引脚14)

该引脚连接到外部电阻分压器, 以设置电源CV稳压阈值。

次级接地(GND)引脚 (引脚15)

该引脚是次级IC的接地连接点。

电流检测(IS)引脚 (引脚16)

该引脚是电源输出端子的连接点。外部电流检测电阻连接在这个引脚与次级接地引脚之间。

如果不需要次级电流检测, 电流检测引脚应连接至次级接地引脚。

InnoSwitch-CE功能描述

InnoSwitch-CE在一个器件上集成了一个高压功率MOSFET开关以及初级侧和次级侧控制器。它采用一种使用封装引线框和焊线构成的创新性磁感耦合反馈机制, 向初级IC传递信息, 提供一种可靠且低成本的直接检测次级侧输出电压和输出电流的控制方式。与传统的PWM(脉宽调制)控制器不同, 它使用简单的ON/OFF控制方式来稳定输出电压和电流。初级控制器包括了一个振荡器、一个与次级控制器进行磁感耦合的接收器电路、流限状态调节器、位于初级旁路引脚的5.95 V稳压器、过压电路、电流限流选择电路、过热保护、前沿消隐电路及一个650 V的功率MOSFET管。InnoSwitch-CE次级控制器包括磁感耦合至初级接收器的发射器电路、恒压(CV)及恒流(CC)控制电路、位于次级旁路引脚的4.4 V稳压器、同步整流管MOSFET驱动器、频率抖动振荡器以及多项集成的保护功能。图3和图4所示为实现各种重要功能的初级及次级控制器的功能框图。

初级旁路引脚稳压器

在功率MOSFET处于关断期间, 初级旁路引脚中的内部稳压器会从漏极引脚电压吸收电流, 将初级旁路引脚电容充电至 V_{BPP} 。初级旁路引脚是内部供电电压节点。当功率MOSFET导通时, 器件利用储存在初级旁路引脚电容内的能量工作。内部电路极低的功率耗散使InnoSwitch-CE可使用从漏极吸收的电流持续工作。

此外, 当有电流通过一个外部电阻提供给初级旁路引脚时, 一个分流稳压器会将初级旁路引脚电压箝位在 V_{SHUNT} 。这样就可方便地通过一个偏置绕组由外部向InnoSwitch-CE供电, 从而将空载能耗降低到10 mW以下(5V输出设计)。

初级旁路引脚电容的选择

初级旁路引脚可使用一个数值小至0.1 μ F的小陶瓷电容来实现对内部供电电源的去耦。另外也可使用更大的电容来调节流限。初级旁路引脚上采用1 μ F电容时将选择一个与相邻更大型号相同的流限值。初级旁路引脚上采用10 μ F电容时将选择一个与相邻更小型号相同的流限值。

初级旁路引脚欠压阈值

在稳态工作下, 当初级旁路引脚电压下降到 $V_{BPP} - V_{BPP(H)}$ 以下时, 初级旁路引脚欠压电路将停止功率MOSFET开关。一旦初级旁路引脚电压降到该阈值以下, 它就必须升回到 V_{BPP} , 才能启用(开通)功率MOSFET。

初级旁路引脚输出过压锁存功能

初级旁路引脚具备过压保护锁存功能。与电阻(与初级旁路引脚电容串联)并联的稳压管通常用于检测初级偏置绕组是否存在过压, 以激活此保护机制。当流入初级旁路引脚上的电流超过 I_{SD} 时, 器件将停止功率MOSFET开关。锁存复位的方式是将初级旁路电压降到复位阈值电压($V_{BPP(RESET)}$)以下。

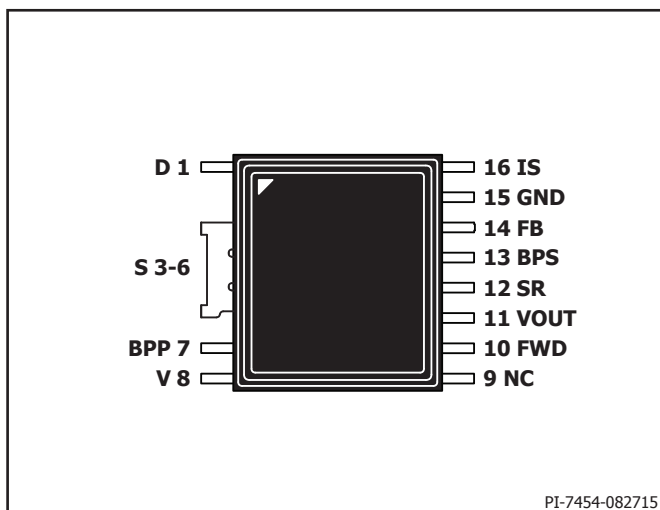


图5. 引脚布局

过热保护

热关断电路检测初级结温。该阈值通常设置在142 °C并具备75 °C的迟滞范围。当结温度超过这个阈值，功率MOSFET开关被禁止，直到结温度下降75 °C，MOSFET才会重新使能。采用75 °C的迟滞可防止因持续故障而使PC板出现过热现象。

电流限流工作方式

电流限流电路检测功率MOSFET的电流。当电流超过内部阈值(I_{LIMIT})时，在该开关周期剩余阶段会关断功率MOSFET。电流限流状态调节器在中轻度负载条件下以非连续方式降低电流限流阈值。

在功率MOSFET导通后，前沿消隐电路会将电流限流比较器抑制片刻(t_{LEB})。通过设置前沿消隐时间，可以防止由电容及次级整流管反向恢复时间产生的电流尖峰所引起开关脉冲的提前误关断。各开关周期在初级功率MOSFET的漏极电流达到器件的电流限流值时终止。

自动重启

一旦出现故障，例如在输出过载、输出短路或外部元件/引脚故障情况下，InnoSwitch-CE进入自动重启(AR)工作。在自动重启模式下，功率MOSFET开关被禁止时间为 $t_{AR(OFF)}$ 。有两种方式进入自动重启模式：

1. 来自次级侧的连续开关请求的时长超过 t_{AR} 。
2. 来自次级侧的无开关周期请求的时长超过 $t_{AR(SK)}$ 。

第一种情况对应于次级控制器发出连续开关请求，在超过 t_{AR} 的时间范围内没有任何周期被跳过。第二种方式也包括为确认通信是否正常初级侧尝试重新启动的情况。虽然在正常工作模式下绝不会出现这种情况，但这在出现系统ESD事件时非常有用，例如，当初级在自动重启关断时间后发生重启，由于噪声干扰次级控制器而导致通讯失常时初级侧在自动重启关断时间后尝试重新启动即可解决此问题。

自动重启电路对功率MOSFET进行交替使能和禁止，直到故障排除为止。自动重启计数器由开关振荡器进行门极控制，在SOA模式自动重启关断时间可能会更长。

自动重启计数器在初级旁路引脚电压降到欠压阈值 $V_{BPP} - V_{BPP(HYS)}$ 以下时复位。

安全工作区(SOA)保护

如果有两个这样的连续周期 — 初级功率MOSFET开关电流在消隐时间(t_{LEB})和限流点(t_{ILD})延迟时间之内达到限流点(I_{LIM})，控制器将跳过约2.5周期或~25 μ s。这可以为变压器复位提供足够的时间，同时并不会影响大电容负载的启动时间。当器件在SOA模式下工作时，自动重启时间会相应增加。

初级-次级握手协议

启动时，初级侧最初在没有任何反馈信息的情况下开关（这一点与标准TOPSwitch™、TinySwitch™或LinkSwitch™控制器的工作方式非常类似）。如果在自动重启导通时间期间没有收到反馈信号，初级侧将进入自动重启模式并重复此操作。然而，在正常情况下，次级芯片将通过正激引脚或直接由VOUT供电，然后接管控制权。此后，次级侧控制着根据需要提出开关周期要求的操作。

握手流程图如下面图6所示。

当初级侧停止开关或在次级侧拥有控制权的正常工作情况下未对次级侧的周期请求作出响应时，将启动握手流程确保次级侧能够在初级侧开始再次开关时接管控制权。这种附加的握手流程还可以在次级侧检测到初级侧提供多于所要求周期的情况下被调用。

最可能要求额外握手的情况是，由瞬时输入电压降或电压跌落事件导致的初级侧开关的停止。初级侧恢复工作后，将默认进入启动状态，并尝试检测来自次级侧的握手脉冲。

当次级侧检测到初级侧对14个连续周期的请求来作出响应时，或者如果次级侧检测到初级侧在未收到周期请求的情况下进行开关，次级控制器将启动第二个握手流程。

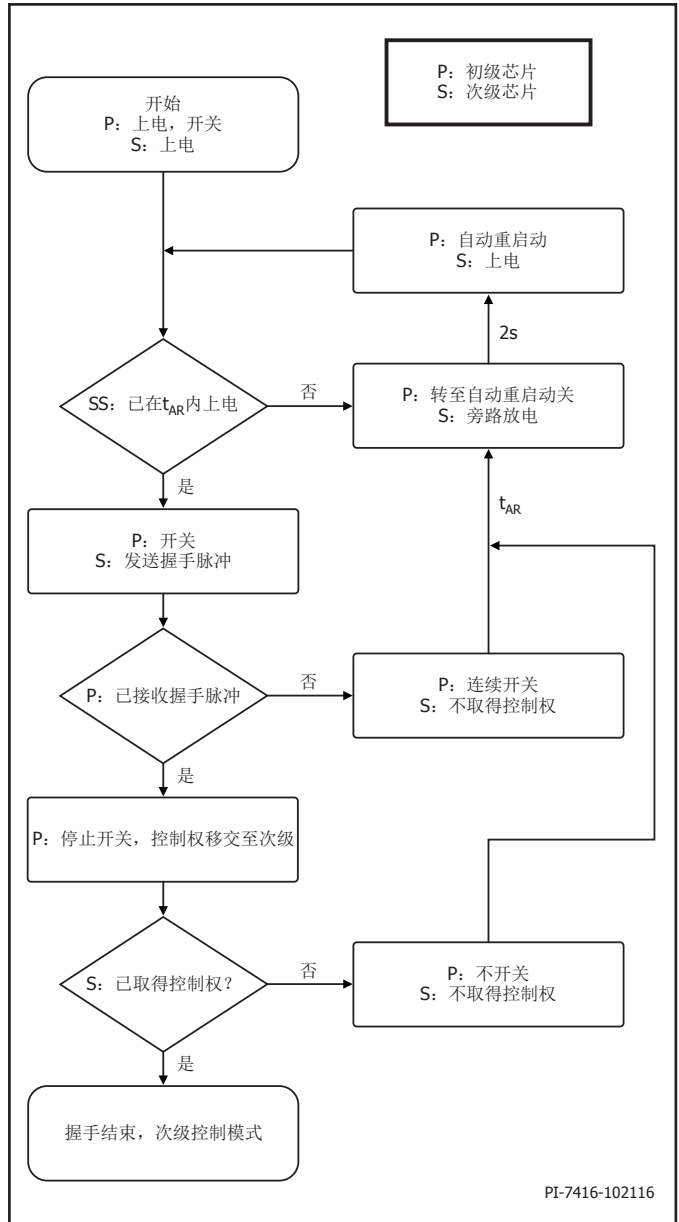


图6. 初级-次级握手流程图

这种保护模式还可以在初级侧开关时提供额外的SR MOSFET交越导通保护。这种保护模式还可以保证在轻或中度负载条件下、次级拥有控制权而初级被复位的情况下输出不出现过压。

输入电压监测

电压监测引脚用于输入过压和欠压检测及保护功能。

一个8 M Ω 电阻连接在电压监测引脚和桥式整流器之后的高压大容量直流电容之间用于使能该功能，也可通过一组二极管连接至桥式二极管的AC侧、使用小尺寸高压电容和泄放电阻（用于快速AC复位）。

若要禁止该功能，电压监测引脚应连接至初级BP引脚。

上电时在BPP充电且I_{LIM}锁存后，控制器在开关前会检查电压监测引脚的状态，以确定其电压高于电压缓升阈值(I_{UV+})且低于过压关断阈值(I_{OV+})，然后才会继续启动。

如果在正常工作下电压监测引脚电流低于电压跌落阈值(I_{UV-})，并且低于电压缓升阈值(I_{UV+})的持续时间超过t_{UV-}，控制器会进入自动重启状态并维持较短的自动重启关断时间(~200 ms)。只有当电压监测引脚电流高于电压缓升阈值(I_{UV+})且持续时间超过~150 ms时，开关才会恢复。

如果在正常工作下电压监测引脚电流高于过压阈值I_{OV+}，并且持续时间超过t_{OV}，控制器会进入自动重启状态并维持较短的自动重启关断时间(~200 ms)。只有当电压监测引脚电流低于过压阈值I_{OV-}且持续时间超过~150 ms时，开关才会恢复。

次级控制器

一旦器件进入较短的自动重启关断时间操作，初级旁路引脚将启动内部泄放电路，对大容量输入电容进行放电。反馈驱动电路为FluxLink通讯环路提供驱动，将开关脉冲请求传递至初级IC。

如图4中的框图所示，次级控制器通过4.45 V稳压电路由连接到次级旁路引脚的VOUT或正激引脚供电。次级旁路引脚连接至外部去耦电容，并从内部稳压电路进行馈电。

正激引脚还连接到同时用于握手和时序控制的下降沿检测电路，以开通连接到同步整流管驱动引脚的同步整流管MOSFET (SR FET)。正激引脚还用于检测非连续导通模式下的SR FET导通电阻两端的压降是否低于V_{SR(TH)}，以决定何时关断SR FET。

在连续导通模式下，SR FET会在发送要求下一个开关周期的脉冲请求时关断，这可以提供出色的同步，防止连续导通工作下可能出现的交越导通现象。

处于VOUT和次级接地引脚之间的外部电阻分压器网络的中点连接至反馈引脚，以调整输出电压。内部电压比较器参考电压为V_{REF} (1.265 V)。

连接在IS和次级接地引脚之间的外部电流检测电阻用于调整恒流模式下的输出电流。内部电流检测比较器阈值是IS_{VTH}，用于确定将电源输出电流调整到的数值。

次级控制器振荡器

典型的振荡器频率内部设置为100 kHz的平均频率。

振荡器电路可产生轻微的频率抖动，通常为6 kHz的峰峰值，用来将EMI降低到最小。频率调制的调制速率设置在1 kHz的水平，目的是降低平均及准峰值的EMI，并给予优化。

输出过压保护

当反馈引脚上的检测电压比稳压阈值高出2%时，将对VOUT引脚施加~10 mA的泄放电流。当反馈引脚电压升高到超过内部反馈引脚参考电压的~20%时，该泄放电流将增加到~140 mA。VOUT引脚的下拉电流用于在发生瞬时过冲时对输出电压放电。次级侧在此工作模式期间不会放弃对初级侧的控制。

反馈引脚短路检测

当反馈引脚电压在启动时低于V_{FB(OFF)}阈值时，次级侧将完成初级/次级握手，并将停止发送脉冲请求以启动自动重启。次级侧停止周期请求的时间达到t_{AR(SK)}时，以启动时间为t_{AR(OFF)SH}的初级侧自动重启。在这种情况下，总视在AR关断时间为t_{AR(SK)} + t_{AR(OFF)SH}。在正常工作下，当反馈引脚电压降低到V_{FB(OFF)}阈值以下时，次级侧将停止来自初级侧的请求脉冲，以启动自动重启周期。V_{FB(OFF)}的抗尖峰脉冲滤波小于10 μ s。

电缆压降补偿(CDC)

电缆压降补偿的量值与负载成函数关系，与恒流点相关，如图7所示。

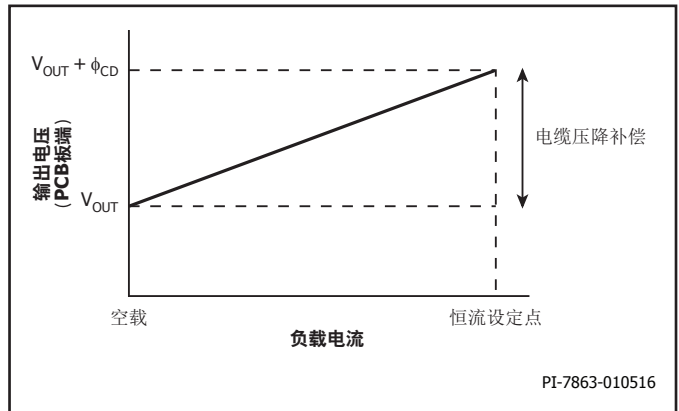


图7 电缆压降补偿特性

必须将反馈中的下取样电阻连接至次级接地引脚（非ISENSE引脚），才能使能输出电缆压降补偿。

输出电压引脚自动重启阈值

V_{OUT}引脚也包括一个比较器，用于检测输出电压降低到V_{OUT(AR)}阈值以下的时间是否超过t_{VOUT(AR)}。当次级控制器检测到反馈引脚持续低于V_{OUT(AR)}的时间超过t_{VOUT(AR)}时，它将放弃控制。该阈值用于限制恒流(CC)工作的范围。

输出恒流调整

InnoSwitch-CE通过位于电流检测引脚和次级接地引脚之间的电阻来调整输出电流。如果不要输出具备恒流特性，该引脚必须连接至接地引脚。

SR禁止保护

在逐周期的基础上，SR仅适用于次级控制器请求一个周期以及在正激引脚上检测到下降沿的情况。当电流检测引脚上的电压超过IS_{VTH}阈值约3倍时，SR MOSFET驱动将被禁止，直到浪涌电流减小到额定水平。

InnoSwitch-CE工作原理

InnoSwitch-CE器件以电流限流模式进行工作。在使能状态下，振荡器在每个时钟周期开始时开启功率MOSFET。当电流达到限流点或达到最大占空比(DC_{MAX})时，MOSFET才会关断。由于InnoSwitch-CE的最大限

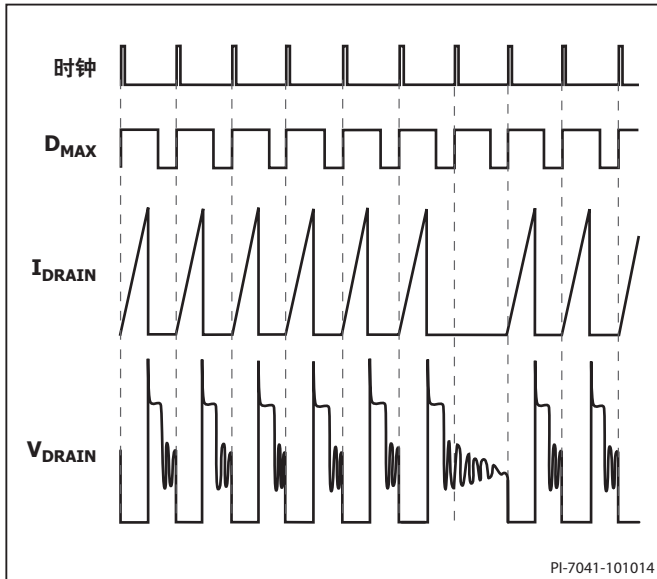


图8. 在接近满载时的工作情况

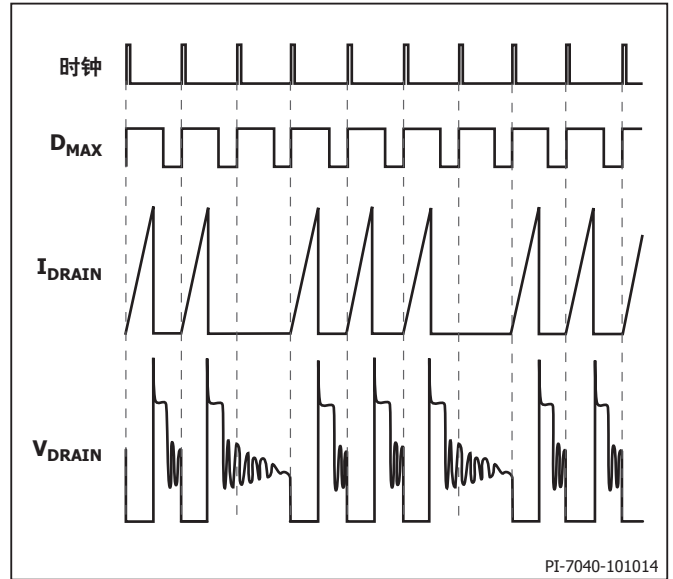


图9. 在较重负载时的工作情况

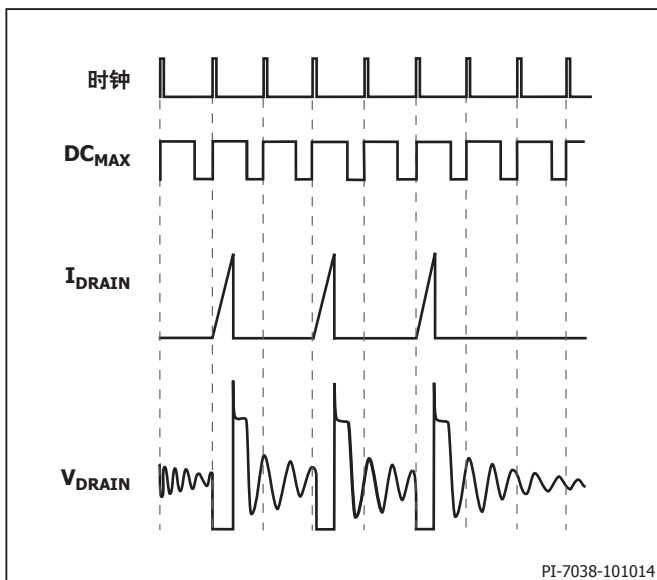


图10. 在中等负载时的工作情况

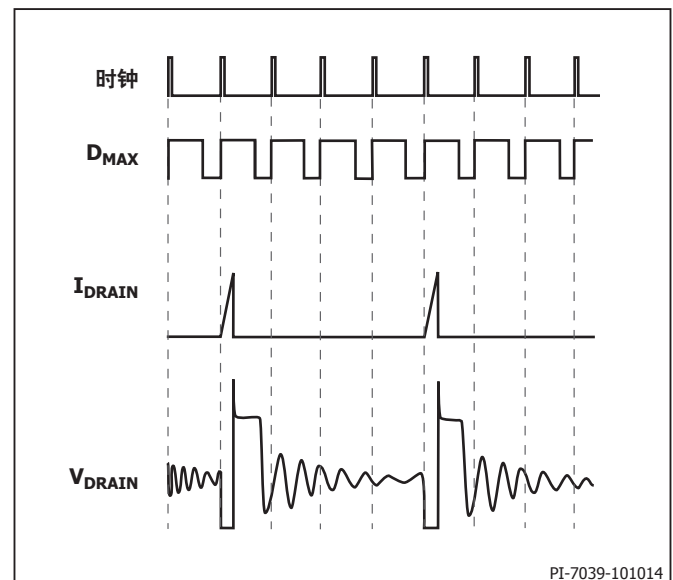


图11. 在极轻负载时的工作情况

流点和工作频率是固定的，因而传送到负载的功率与变压器初级电感量和初级峰值电流的平方成比例。因此，电源的设计包括变压器初级电感量的计算，以满足最大输出功率的要求。如果根据功率选择了正确的InnoSwitch-CE，那么流过电感内的电流会在达到 DC_{MAX} 极限前上升到流限值。

InnoSwitch-CE使用反馈引脚利用电阻分压器来检测，以判定是否使能下一个开关周期。周期序列用于确定流限。一个周期一旦开始，就会完成整个周期。这种工作方式使得电源的输出电压纹波由输出电容以及每一开关周期传输的总能量决定。

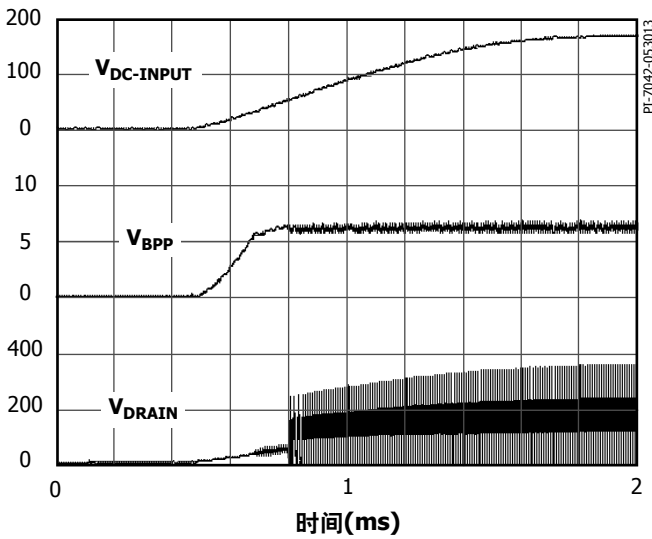


图12. 上电时序

使用流限状态调节器的ON/OFF控制

InnoSwitch-CE的内部时钟始终工作。在每个时钟周期上升沿，反馈引脚的电压比较器决定是否执行一个开关周期，并根据多个周期的取样序列确定适当的流限。重负载时，流限状态调节器将流限设置到最高值。负载减轻时，流限状态调节器会相应将流限值的设置降低。

接近最大负载时，InnoSwitch-CE将在大部分时钟周期内导通（如图8）。当负载稍轻时，它会“跳过”附加周期以保持电源输出电压的稳定（如图9）。中等负载条件下，某些周期会被跳过，同时限流点也会降低（图10）。而在负载极轻时，电流限流点会进一步降低（图11）。仅有少部分的周期导通以供给电源本身的功率消耗。

因此，ON/OFF控制电路的响应时间要比PWM控制快得多。这样可获得精确的稳压及出色的动态响应。

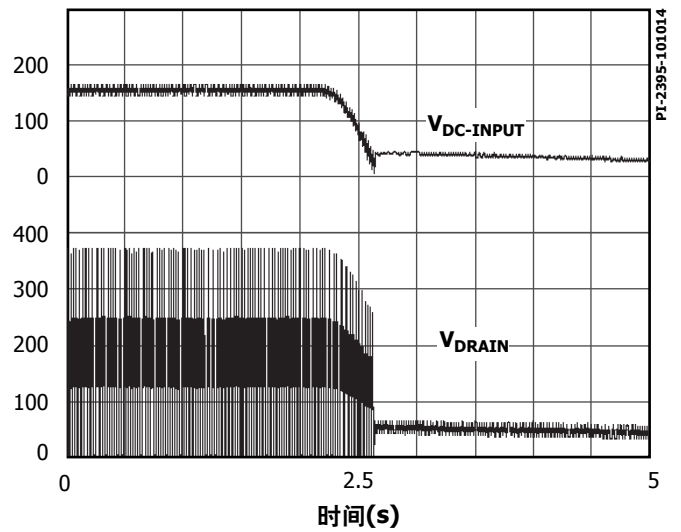


图13. 正常断电时序波形

应用范例

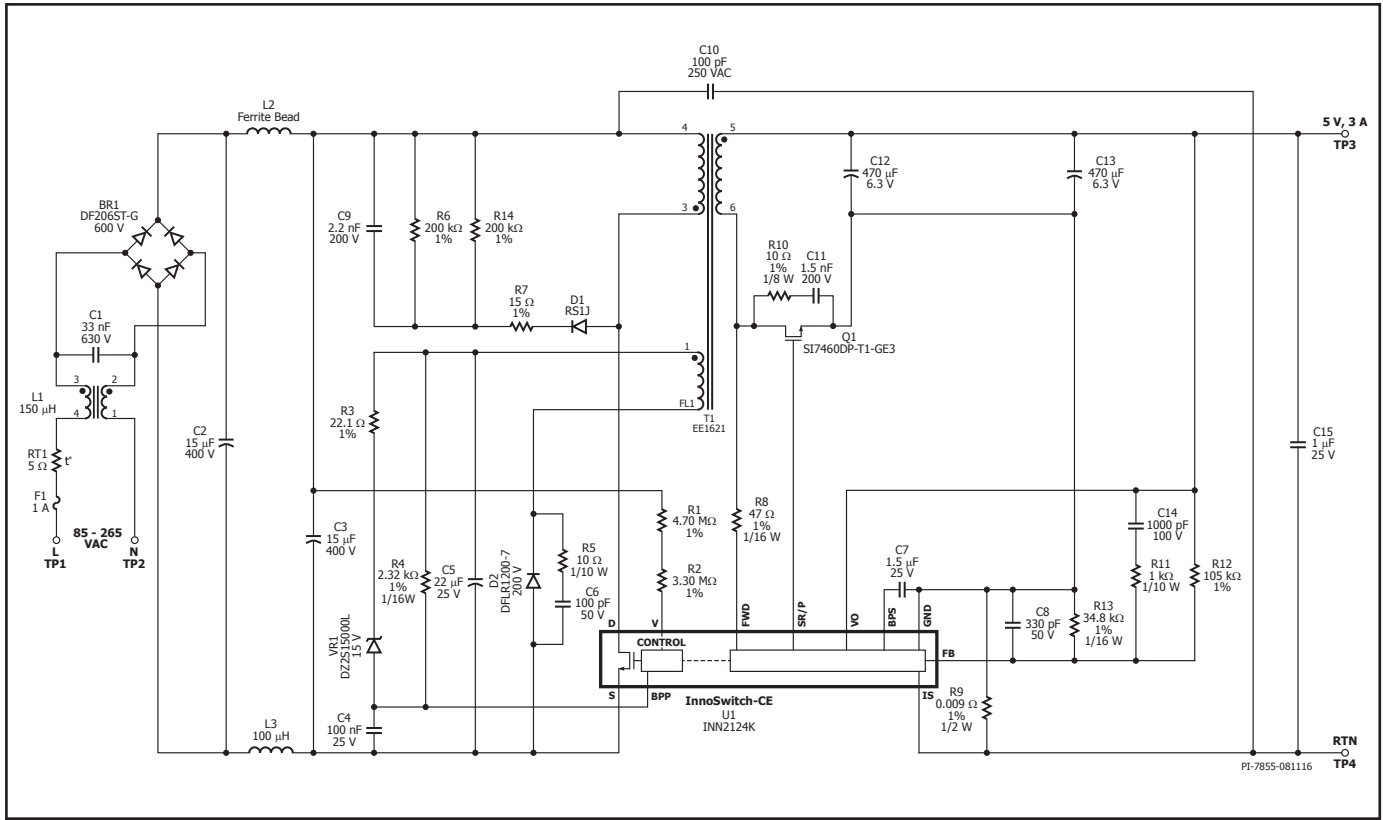


图14. 5 V/3 A充电器/适配器

图14所示为一个使用INN2124K设计的低成本5 V、3 A电源的电路图。这款单路输出设计达到DOE 6级和EC CoC 5标准。InnoSwitch-CE器件所具有高集成度可将元件数从50个以上减少到仅41个。

桥式整流管BR1对AC输入供电进行整流。电容C2和C3对整流的AC输入提供滤波，并与电感L3一起构成π型滤波器，对差模EMI进行衰减。电容C15连接到电源输出端，外加输入共模扼流圈，有助于降低共模EMI。

热敏电阻RT1可在电源连接至AC输入供电时限制浪涌电流。

输入保险丝F1可防止电源中任意元件的严重故障所导致的输入电流过大。变压器初级的一端连接到整流DC总线，另一端连接到InnoSwitch-CE IC (U1)内MOSFET的漏极端子。

由二极管D1、电阻R6、R7和R14以及电容C9组成的低成本RCD箝位可在U1内的MOSFET关断的一瞬间对U1的峰值漏极电压加以限制。箝位有助于耗散存储在变压器T1的漏抗中的能量。

InnoSwitch-CE IC具有自启动功能，当首次AC上电时，它使用内部高压电流源对BPP引脚电容(C4)进行充电。在正常工作期间，初级侧控制器从变压器T1的辅助绕组获得供电。辅助（或偏置）绕组的输出端由二极管D2进行整流，并由电容C5进行滤波。电阻R4用于限制提供给InnoSwitch-CE IC (U1)的BP引脚的电流。

输出稳压通过采用ON/OFF控制来实现，使能开关周期的数量根据输出负载进行调整。在重负载下，大部分开关周期都被使能；在轻载或空载下，大部分周期都被禁止或跳过。一旦周期使能后，MOSFET将保持导通，直到初级电流逐渐增大到特定工作状态的器件限流点。该IC设定了四种工作状态（限流点），以使初级电流开关模式的频率分量保持在音频范围之外。而在轻载时，变压器磁通密度很小，因此产生的音频噪声都处于极低水平。

InnoSwitch-CE IC的次级侧提供输出电压、输出电流检测并驱动提供同步整流的MOSFET。变压器的次级分别由SR FET Q1整流和由电容C12及C13滤波。开关瞬态期间的高频率振荡通过缓冲器（电阻R10和电容C11）降低，否则高频率振荡会产生辐射EMI。

同步整流(SR)由MOSFET Q1提供。Q1的栅极由IC U1内的次级侧控制器根据馈入IC的FWD引脚的绕组电压（通过电阻R8检测）进行控制。

在连续导通模式下，MOSFET就在次级侧向初级侧下达新开关周期请求指令之前关断。在非连续导通模式下，功率MOSFET会在MOSFET的电压低于约-24 mV阈值时关断。初级功率MOSFET的次级侧控制可避免两个MOSFET发生任何交越导通，提供极为可靠的同步整流工作。

IC的次级侧可从次级绕组正向电压或输出电压自行供电。连接至InnoSwitch-CE IC U1的BPS引脚的电容C7可提供内部电路去耦。

在恒流(CC)工作期间,当输出电压降低时,器件将直接从次级绕组自行供电。在初级侧功率MOSFET导通期间,次级绕组两端的正向电压通过电阻R7和内部稳压器对去耦电容C8充电。这可以使恒流输出调节维持在~3 V。在此水平之下时,电源会进入自动重新启动模式,直到输出负载降低。

输出电流利用IS与GND引脚进行检测,检测阈值为35 mV以降低损耗。一旦超过电流检测阈值,器件将调节开关脉冲数以维持固定的输出电流。在输出短路等故障情况下,由于输出电容C12和C13放电,大电流将流经电流检测电阻R9。

输出电压通过电阻分压器R12和R13进行检测。输出电压稳定时,反馈引脚电压为1.265 V。电阻R11和电容C14形成相位超前网络,可确保稳定工作并降低动态负载期间出现的输出电压过冲和下冲。电容C8提供反馈引脚信号的噪声滤波。

电阻R1和R2提供输入电压检测,并向U1提供与电容C3的DC电压成正比的电流。在约为100 VDC时,流经这些电阻的电流会超过输入欠压阈值,从而使能U1。在约为435 VDC时,流经这些电阻的电流会超过输入过压阈值,从而禁止U1。

设计要点

输出功率率

输出功率率(表1)列出了在以下条件下能获得的最小实际持续输出功率:

1. 85 VAC输入时,90 V以上的最小DC输入电压,亦或当230 VAC输入或115 VAC输入并使用倍压整流时,220 V以上的最小DC电压。输入电容值的大小应足够适用交流输入电压的要求。
2. 效率超过82%。
3. 数据手册中最低的 I_{Tf} 值。
4. 变压器初级电感公差为±10%。
5. 反射输出电压(V_{OR})为110 V。
6. 使用同步整流管输出电压为12 V的设计。
7. 峰值及开放式应用的输出功率是通过选择增加的电流限流点实现的,对于适配器应用中所列出的输出功率是采用标准的电流限流点得到的。
8. 将器件贴装在电路板上,源极焊接在足够的铺铜区域上,并且/或者使用一个散热片将源极引脚温度控制在110 °C或之下。
9. 敞开放设计的环境温度为50 °C,密闭式适配器应用的环境温度为40 °C。

*当 K_p 值小于1时, K_p 是初级电流脉动部分与峰值部分的比率。为防止开关周期的提前误关断所导致的输出功率能力的降低,建议动态 K_p 值要满足 ≥ 0.25 。这样将避免在MOSFET开启时初始电流尖峰(I_{INIT})触发到器件限流点。

过压保护

InnoSwitch-CE IC内部的锁存电路可以实现对输出电压的过压保护,该电路由流入初级旁路引脚的约为7.6 mA的阈值电流触发。初级旁路引脚电容除起到内部滤波的作用,还作为外部滤波器,避免噪音信号引起保护电路的误触发。为使旁路电容达到有效的高频滤波,应将电容尽量放置在距器件源极和初级旁路引脚最近的地方。

初级检测OVP功能的实现方式是,将稳压管从经整流和滤波的偏置绕组电压源连接至初级旁路引脚(与图14中的R4并联)。在大多数设计中实现过压保护功能,稳压管的电压应比偏置绕组电压高出6 V左右(偏置绕组电压为22 V时稳压管的电压为28 V),但也可因漏感值的变化进行调整。此外,也可将一个小电阻(10 Ω 到47 Ω)与偏置绕组二极管及/或过压保护稳压管串联接入,作为额外的滤波。与过压保护稳压管串联在一起的电阻同样可以控制流入旁路引脚的最大电流。

降低空载功耗

InnoSwitch-CE IC可以在自供电模式从旁路引脚电容(通过内部电流源充电)启动。然而,需要使用偏置绕组,以便在InnoSwitch-CE IC开始工作时,向初级旁路引脚提供供电电流。变压器中使用辅助或偏置绕组即可达到此目的。偏置绕组的增加可向初级旁路引脚提供偏置供电,从而实现空载功耗低于30 mW的电源。应对图14所示的电阻R4进行调整,即可实现最低空载输入功率。

音频噪声

InnoSwitch-CE IC跳周期工作方式会使变压器产生音频分量的噪声。为抑制噪声,应将变压器的峰值磁芯磁通密度设计在低于3000高斯(300 mT)之下。采用此方法并使用标准的变压器生产浸漆工艺就可以基本上消除音频噪声。不要对变压器采用真空浸渍方式,这会造成较高的初级电容,因而导致更大损耗。也可采用更高的磁通密度,但在定型设计前,必须使用变压器生产样品来进行细致的噪音评估。在箝位电路以及特别在偏置电源(图14中的C5和C9)中使用类似Z5U介质的陶瓷电容也可能产生音频噪声。如果出现这种情况,尝试使用其他不同介质材料或结构的电容,例如薄膜型电容用于箝位电路,电解电容用于偏置电路。

元件的选择

InnoSwitch-CE初级侧电路的元件

BPP电容

连接InnoSwitch-CE IC初级旁路引脚的电容可以为初级侧控制器提供去耦,还可选择限流点。可以根据InnoSwitch-CE数据手册中所示使用一个0.1 μ F、10 μ F或1 μ F电容。尽管可以使用电解电容,但最好在双面板上使用表面贴装的多层陶瓷电容,因为它能使电容靠近IC放置,并且实现紧凑型开关电源的设计。推荐使用额定值为16 V或25 V的X5R或X7R介质电容,以确保满足最小电容量要求。

偏置绕组和外部偏置电路

从MOSFET漏极引脚连接至InnoSwitch-CE初级侧控制器初级旁路引脚的内部稳压器对连接初级旁路引脚的电容充电,以实现启动。变压器中的偏置绕组外加整流管和滤波电容,构成一个偏置供电电源,用于为初级旁路引脚供应至少1 mA的电流。

应选取合适的偏置绕组圈数比,以便在最低(或空载)负载条件下及在电源的最低额定输出电压下偏置绕组仍能产生9 V的输出电压。如果电压低于此值,空载输入功率将比预期的高。

在空载及230 VAC输入电压时，外部电路提供的偏置电流应为300 μ A左右，这样即可实现最低的空载功耗。

推荐使用具有低结电容的玻璃钝化标准恢复整流二极管，因为快速或超快速二极管所具备的快速恢复特性，因为它们通常会导致更高的辐射EMI。

推荐使用电容电压额定值是电容两端最高电压的1.2倍且至少为22 μ F的滤波电容。当输出电压为最高额定输出电压、输出带额定负载且输入电压为最低AC供电电压时，通常会在此电容两端产生最高的电压。

输入欠压及过压保护

从V引脚连接至DC总线的电阻可使能输入电压检测功能，为典型通用输入应用提供输入欠压和过压保护，推荐采用约8 M Ω 的电阻值。图15所示为仅使用输入欠压或输入过压功能的电路配置。

InnoSwitch-CE具有可用于锁存关断电源的初级检测过压保护功能。电源锁存关断后，可以在V引脚电流减小至零时复位。电源一旦锁存关断，甚至是在输入完全没有的情况下，电源将需要大量的时间复位InnoSwitch-CE控制器，因为存储在DC总线大电容当中的能量将继续为控制器提供偏置供电。使用如图16所示的修改后电路配置可以实现快速AC复位。输入供电断开后，电容 C_S 的电压会快速降低，这会快速减小流入InnoSwitch-CE IC输入电压监测引脚的电流并复位InnoSwitch-CE控制器。

初级检测OVP（过压保护）

偏置绕组输出上产生的电压可跟踪电源输出电压。虽然不够精确，但初级侧控制器可以使用偏置绕组电压较为准确地检测输出电压情况。从偏置绕组输出连接至初级旁路引脚的稳压管可以可靠地检测到输出电压高于设置限值的故障情况，并锁存关断初级侧控制器，以免发生因故障造成的元件损坏。

建议应在额定满载和最低额定输入电压下正常稳态工作情况以及瞬态负载情况下测量偏置绕组输出端的最高电压。使用额定值为该测量电压1.25倍的稳压管通常能够确保过压保护不会在正常工作情况下误动作，但又能对故障做出反应。

强烈推荐推荐使用初级检测过压保护。

初级侧缓冲器箝位

缓冲电路应用于初级侧，如电路示例所示。这可以防止在每个开关周期MOSFET关断的一瞬间在MOSFET漏极出现过高的电压尖峰。虽然可以使用传统的RCD箝位，但RCDZ箝位的效率最高。图14中的电路示例采用电阻与箝位二极管串联的RCD箝位。该电阻可抑制漏极振铃，并在反向恢复期间通过箝位二极管控制反向电流。推荐使用具有低结电容的标准恢复玻璃钝化二极管，因为这些二极管能够从箝位电路恢复部分能量，从而提高效率。

InnoSwitch-CE次级侧电路的元件

次级旁路引脚 – 去耦电容

应使用一个2.2 μ F、25 V多层陶瓷电容对InnoSwitch-CE IC的次级旁路引脚去耦。使用过高数值的电容会导致启动时输出电压过冲，低于1.5 μ F数值的电容会导致无法预测的工作情况。电容必须靠近IC引脚放置。需要采用25 V额定值的电容来保证工作时电容的实际容值，因为陶瓷电容的容值会随施加电压而下降，这也是不推荐使用10 V额定电容的原因。为取得最佳效果，应采用X5R或X7R介质的电容。

正激引脚电阻

推荐使用47 Ω 的5%电阻，以确保足够的IC供电电流。电阻值过高或高低都不应使用，因为这会影响器件的工作，如同步整流器驱动的时序。

SR MOSFET工作及选择

虽然简单的二极管整流器和滤波器对于次级绕组已够用，但使用SR MOSFET能显著提高工作效率，这是满足欧洲CoC和美国能源部(DoE)能效标准通常所需的。

次级侧控制器在反激周期开始时立即开通SR MOSFET。SR MOSFET栅极应直接连接至InnoSwitch-CE IC的同步整流管驱动引脚，SR MOSFET栅极电路中无需连接任何额外的电阻。

当SR MOSFET漏极电压降至-24 mV [$V_{SR(TH)}$]以下时，SR MOSFET立即关断。因此，使用具有极低 $R_{DS(ON)}$ 的MOSFET会产生适得其反的效果，因为它会缩短MOSFET导通时间，从而将电流分流到MOSFET的体二极管或外部并联肖特基二极管（如使用）。

对于额定输出5 V、2 A的设计来说，具有18 m Ω $R_{DS(ON)}$ 的MOSFET是个合理的选择。SR MOSFET驱动器使用次级旁路引脚作为供电干线，该电压通常为4.4 V。因此，使用具有过开通高阈值电压的MOSFET并不合适，具有1.5 V-2.5 V较低阈值电压的MOSFET则比较理想，尽管也可使用开通阈值电压（绝对最大值）高达4 V的MOSFET。

反激周期开始与SR MOSFET导通之间稍微有一点延迟。在此期间，SR FET的体二极管传导电流。如果使用外部并联肖特基二极管，该电流大部分都流经肖特基二极管。InnoSwitch-CE IC检测到反激周期结束时，SR MOSFET $R_{DS(ON)}$ 电压降至-24 mV以下，在反激周期的剩余部分电流流经SR MOSFET的体二极管或外部并联肖特基二极管。

可以外加一个与SR MOSFET并联的肖特基二极管以提高效率，使用一个1 A表面贴装肖特基二极管即可。可是好处也是有限的，对于5 V/2 A设计来说，外部二极管可在85 VAC下为满载效率增加~0.1%的改善，在230 VAC下增加~0.2%。

肖特基二极管和SR MOSFET的电压额定值应至少为预期峰值反向电压(PIV)的1.3至1.4倍，具体取决于变压器所采用的圈数比。额定值60 V的MOSFET和二极管适用于大多数 $V_{OR} < 60$ V的5 V设计。

次级漏感与MOSFET电容(COSS)之间的相互作用会在绕组的电压反向（由于初级MOSFET导通）时电压波形出现振铃。这种振铃可通过SR FET两端的RC缓冲器加以抑制。

SR FET两端的RC缓冲器加以抑制。可以使用一个范围介于10 Ω 至47 Ω 的缓冲器电阻，但较高的电阻值会导致比较明显的效率下降。大部分设计当中均可采用1 nF至1.5 nF的电容。

输出电容

低ESR铝电解电容适用于大多数高频率反激式开关电源，但铝聚合物固态电容已获得非常广泛的应用，这是由于它们紧凑的尺寸、稳定的温度特性、极低的ESR以及较高的RMS纹波电流额定值。使用这些电容可以设计出紧凑的充电器和适配器。

通常，对应每一个安培的输出电流使用200 μ F至300 μ F的铝聚合物电容即可。其他影响电容选择的因素是输出纹波。应注意确保使用电压额定值高于最高输出电压且裕量充足(> 20%)的电容。

输出电压反馈电路

反馈引脚的额定输出电压为1.265 V [V_{FB}]。分压器网络应连接在电源的输出端进行输出电压分压，以使反馈引脚的电压在输出电压处于设定的额定电压时达到1.265 V。下反馈分压器电阻应连接到次级接地引脚。应将一个300 pF或更小的去耦电容连接在反馈引脚以及InnoSwitch-CE IC的次级接地引脚。该电容的具体位置应靠近InnoSwitch-CE IC。R-C网络也可以并联到反馈分压器网络中的上分压器电阻两端。一般而言，1 nF电容和1 kΩ电阻RC网络可确保获得出色的动态响应，防止启动时出现输出电压过冲以及防止群脉冲开关周期的出现。

次级分流器的保护二极管

InnoSwitch-CE IC包括可实现精确恒流工作模式的次级侧电流检测功能，可将其用作限流保护。当输出电流超过数据手册中指定的恒流调整阈值时，电源自动从CV模式切换到CC模式。

为检测输出负载电流，需要在IS引脚与IC的接地引脚之间放置一个电流检测电阻。该电阻可在负载电流流经时充当分流器。当分流电压超过~33 mV时，电源会切换到CC工作模式，如此低的检测电压可确保非常低的分流电阻功耗。

在输出短路期间，输出滤波电容（图1中的C10）立即通过内部分流器放电。取决于输出电压、输出电容值和短路阻抗，分流器中耗散的能量可能非常高。

为防止对IC造成任何损坏，对于电源输出端短路可能导致IS引脚电压超过9 V的设计，推荐在ISENSE引脚和次级接地引脚之间使用一个1 A肖特基二极管。使用该二极管时，阳极应连接到ISENSE引脚，阴极应连接到次级接地引脚。

电路板布局建议

参见图17了解InnoSwitch-CE IC的推荐电路板布局。

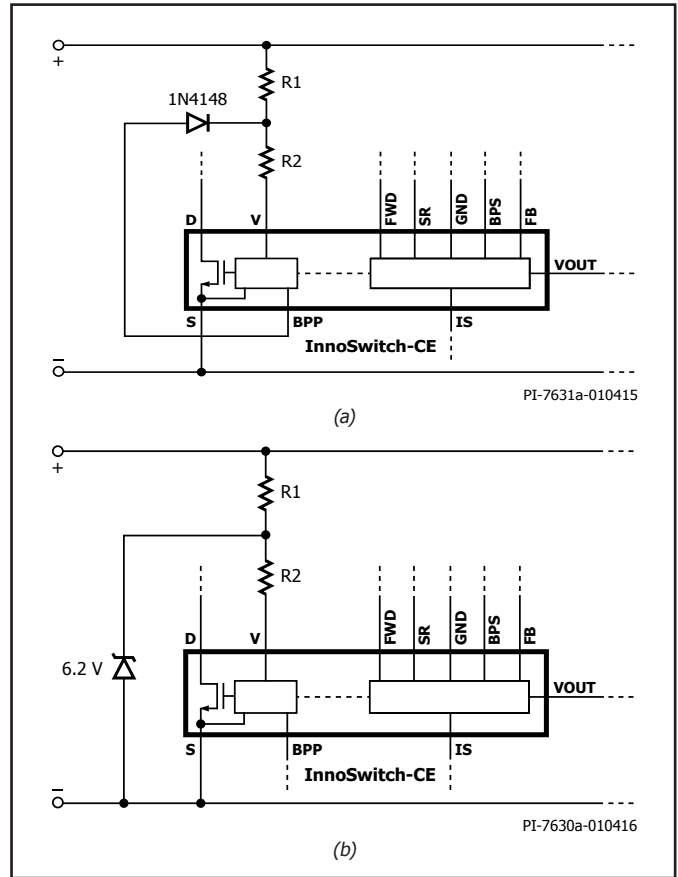


图15. (a)仅使能输入过压保护；(b)仅使能输入欠压保护

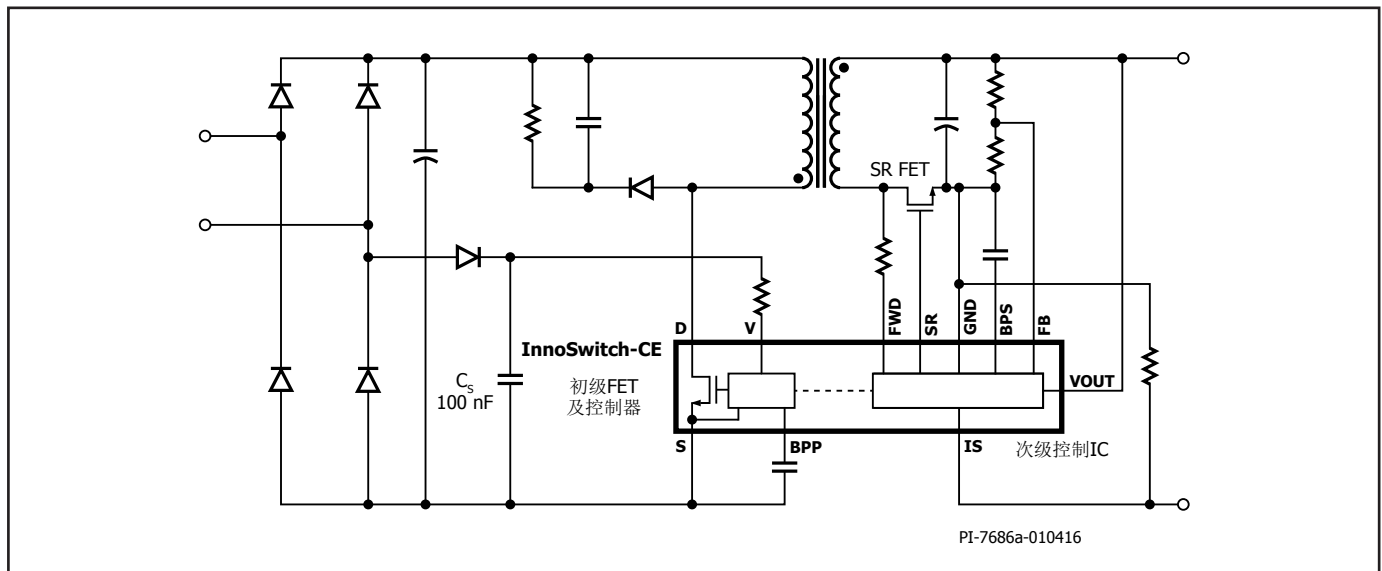


图16. 快速AC复位电路配置

单点接地

在输入滤波电容与连接源极引脚的铜铂区域使用单一接地点。

旁路电容

初级旁路和次级旁路引脚电容必须分别直接靠近初级旁路-源极引脚和次级旁路-次级接地引脚放置，与这些电容的连接应采用短走线方式。

初级环路面积

由输入滤波电容、变压器初级及InnoSwitch-CE IC所组成的初级环路面积应尽可能小。

初级箝位电路

可以使用箝位电路来限制MOSFET在关断时漏极引脚的峰值电压。在初级绕组上使用一个RCD箝位或一个齐纳稳压管(~ 200 V)及二极管箝位即能够实现。为改善EMI，从箝位元件到变压器再到InnoSwitch-CE IC的连接走线应保证最短。

散热考量

源极引脚都从内部连接到IC的引线框架，是器件散热的主要途径。因此，源极引脚都应连接到InnoSwitch-CE IC下的铺铜区域，不但作为单点接地，还可作为散热片使用。因它连接到安静的源极节点，可以将这部分铺铜的面积扩大以实现良好的散热。输出SR MOSFET也是一样，尽量增大连接封装引脚的PCB面积，以帮助SR FET耗散。

应在电路板上提供足够的铜铂区域，以使InnoSwitch-CE IC温度安全地处于绝对最大限值以下。建议为铺铜面提供的铺铜区域（InnoSwitch-CE IC的源极引脚焊接在此）应足够大，以使电源在满额定负载和最低额定输入AC供电电压下工作时IC温度保持在 85°C 以下。也可以根据其他特定要求进一步降额。

Y电容

应将Y电容直接放置在初级输入滤波电容正极和变压器次级的正输出或返回极接脚之间。这样放置会使高幅值的共模浪涌电流远离InnoSwitch-CE IC。注意：如果在输入端使用了 π （C、L、C）型EMI滤波器，那么滤波器内的电感应放置在输入滤波电容的负极之间。

输出SR MOSFET

为达到最佳性能，由次级绕组、输出SR MOSFET及输出滤波电容所组成的环路区域面积应最小。此外，与SR MOSFET端子连接的铜铂区域应足够大，以便用来散热。

静电放电(ESD)

应在初级侧和次级侧电路之间保持足够的电气间隙(> 8 mm)，以易于满足任何ESD/耐压测试要求。

放电针间距最好直接位于输出端正端走线与其中一个AC输入之间。在此配置中， 5.5 mm放电间隙通常足以满足众多适用安全标准的爬电距离和电气间隙要求。该距离小于初级与次级间距，因为放电间隙的电压不超过AC输入的峰值。

漏极节点

漏极开关节点是主要噪声源。因此，连接漏极节点的元件应靠近IC放置并远离敏感的反馈电路。箝位电路元件应远离初级旁路引脚及相关电路放置，走线长度应尽量短。

由输入整流滤波器电容、初级绕组和InnoSwitch-CE IC初级侧MOSFET形成的环路的面积应尽可能的小。

图14所示为基于InnoSwitch-CE IC的电源的设计范例。本设计中的注意事项如下列所示：

减低EMI的建议

1. 合适的元件位置以及初级和次级功率电路所形成的小环路面积有助于降低辐射及传导EMI。应注意确保这些环路的环路面积尽量小。
2. 初级侧箝位二极管两端外加小电容有助于降低辐射EMI。
3. 与偏置绕组串联的电阻有助于降低辐射EMI。
4. 电源输入端通常需要使用共模扼流圈来充分衰减共模噪声。在变压器上使用屏蔽绕组可以达到同样的目的。屏蔽绕组还可以与输入端的共模滤波电感配合使用，以实现最佳的传导及辐射EMI裕量。
5. 连接输出SR MOSFET的RC缓冲器所采用元件的值有助于降低高频辐射及传导EMI。
6. 可以在输入整流电路使用一个由差模电感和电容组成的 π 型滤波器，以降低低频差模EMI。
7. 电源输出端并联一个 $1\ \mu\text{F}$ 陶瓷电容有助于降低辐射EMI。

音频噪声抑制建议

InnoSwitch-CE IC中使用的状态调节器可自动调节限流点，从而调节轻载下的工作频率。这有助于消除通常在极轻载下由电源间歇性开关导致的音频噪声。

在电源产生音频噪声时，应采用以下指南降低音频噪声：

1. 确保反激式变压器采用清漆浸渍。
2. 音频噪声源通常为陶瓷电容。同时检查偏置绕组和初级侧箝位电容。为发现噪声源，可将箝位电容替换为金属薄膜型电容，将偏置电容替换为电解电容。截至目前，最常见的噪声源是偏置电容。
3. 如果噪声由偏置绕组滤波电容产生，通常使用电压额定值更高的电容可解决问题。如果电路板布局 and 外壳尺寸允许，可换用电解电容。
4. 降低变压器AC磁通密度(ΔB)的同时还能降低磁芯产生的音频噪声。
5. 如果次级绕组的引线采用飞线方式，验证引线是否撞击骨架或互相撞击。
6. 如果电路出现任何脉冲串开关迹象（在经过多个开关周期后无开关活动），这可能会造成音频噪声。脉冲串可以由电路板布局不当造成，此时反馈节点受开关噪声影响。可以对本注释中介绍的针对反馈引脚去耦和相位超前RC网络的指南进行评估。确认遵循了与反馈分压网络相关的电路板布局建议。

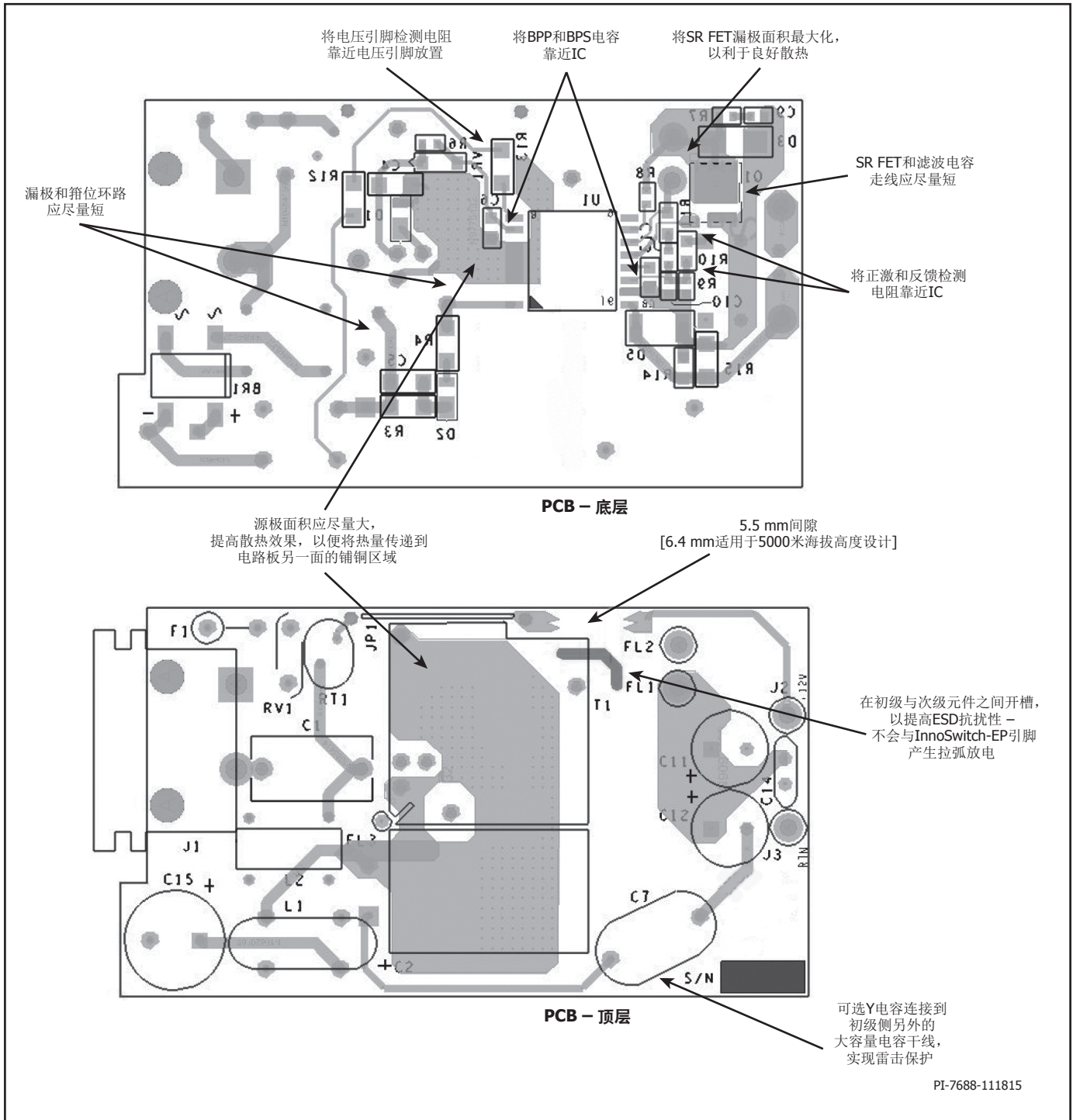


图17. PCB布局指南。底部(上图)，顶部(下图)。

变压器设计建议

变压器设计必须确保电源能够在最低工作电压下提供额定功率。电源整流DC总线上的最低电压取决于所采用滤波电容的电容值。推荐至少采用 $2 \mu\text{F}/\text{W}$ 的值，以使DC总线电压始终高于 70 V ，但 $3 \mu\text{F}/\text{W}$ 可提供更多的裕量。应测量DC总线纹波，并且应注意检查该电压以确认变压器初级绕组电感选择的设计计算。

反射输出电压, V_{OR} (V)

反射电压为输出二极管/SR导通期间次级绕组电压以变压器变比的比例反射到初级绕组上而形成的电压。 60 V 的 V_{OR} 适用于大多数仅有 5 V 输出的设计。为达到设计优化的目的，应考虑到其取值不同会给设计带来如下影响：

1. 较高的 V_{OR} 允许在最低电压 V_{MIN} 时获得更高的输出功率，这会降低输入电容值并增大给定InnoSwitch-CE器件的输出功率能力。

- 较高的 V_{OR} 还可以降低输出二极管和SR MOSFT的电压应力。
- 较高的 V_{OR} 会增加漏感，从而降低电源效率。
- 较高的 V_{OR} 会增大次级侧的峰值电流及RMS电流，从而增加次级侧的铜损和二极管损耗。

纹波电流与峰值电流的比率, K_p

小于1的取值表明连续导通模式, K_p 为纹波电流与峰值初级电流的比值(参见图18)。

$$K_p / K_{RP} = \frac{I_R}{I_P}$$

大于1的取值表明非连续导通模式, K_p 为初级MOSFET关断时间与次级二极管导通时间的比值。

$$K_p / K_{DP} = \frac{(1-D) \times T}{t} = \frac{V_{OR} \times (1-D_{MAX})}{(V_{MIN} - V_{DS}) \times D_{MAX}}$$

推荐对大部分InnoSwitch-CE设计采用在70 V最低DC总线电压下0.9的 K_p 值。 $K_p < 1$ 可减小初级RMS电流, 从而提高变压器效率, 但会导致初级侧MOSFET产生更高的开关损耗, 进而提高InnoSwitch-CE温度。

磁芯类型

合适磁芯的选择取决于电源要使用外壳的物理尺寸限制。

建议仅使用低损耗磁芯, 因为电源设计通常会因小外壳要求而面临散热的挑战。

安全边距, M (mm)

对于要求在初级和次级之间进行安全隔离但不使用三层绝缘线的设计, 需要输入变压器骨架两侧增加一定宽度的安全边距(挡墙宽度)。一般情况下, 对于通用电压输入, 总的边距宽度应为6.2 mm, 绕组每侧为3.1 mm。对于垂直式的骨架, 骨架两侧的安全边距可以不是对称的, 但如果总的边距宽度应为6.2 mm, 那么实际边距将仅设在骨架一侧。

对于使用三层绝缘线的设计, 为了满足所要求的安全爬电距离, 还是有必要使用一个小的安全边距。通常情况下, 对于每个磁芯往往有多种骨架与其相配, 而每种骨架有不同的外形尺寸。请参照骨架的数据手册或咨询安规工程师及变压器供应商以确定所需的安全边距宽度。

由于安全边距减少了绕组绕制的可利用面积, 因此对于尺寸较小的磁芯并不适合采用安全边距的变压器结构。对于采用InnoSwitch-CE IC的紧凑型电源设计, 建议次级侧使用三层绝缘线, 这样就无需安全边距。

初级层数, L

初级绕组的层数应在1层到3层之间。一般来讲, 应使用最少的层数, 从而满足初级绕组的电流密度(CMA)限制。 ≥ 200 Cmil/Amp的值可用作大部分设计的起始值, 但根据热设计限制可能需要采用更高的值。大于三层的设计也是可行的, 但要考虑到漏感的增加及绕线窗口高度的限制。

在漏感裕位损耗非常高的设计应用中, 可采用分层式初级绕组结构。此方法是将初级绕组绕在次级绕组(和偏置绕组)的两侧, 以“三明治”的方式绕制。这种方式通常对低功率设计不利, 因为这通常要求额外的共模滤波, 从而增加成本。

最大工作磁通密度, B_M (高斯)

为了限制开机和输出短路时的最大磁通密度, 建议正常工作时的最大磁通密度为3000高斯。在开机及输出短路情况下输出电压很低, 在MOSFET关断期间, 变压器的磁通复位不足, 使得变压器的磁通密度会累积到超过正常工作时的水平。而一旦选择了具有内置保护特性的InnoSwitch-CE IC器件, 其峰值限流点也就固定了。在此限流点的磁通密度选择3000高斯, 可以保证在开机及输出短路情况下磁芯不会饱和。

变压器初级电感量(L_p)

一旦确定了最低工作电压和 V_{OR} , 即可计算变压器初级电感量。应注意确保所选取的电感值不违反InnoSwitch-CE IC数据中的最大占空比规格。免费PI Expert套件的组成部分PIXIs设计表格可用来辅助变压器设计。

快速设计校验

对于任何使用InnoSwitch-CE的电源设计, 都应该经过全面测试以确保在最差条件下元件的规格没有超过规定范围。

建议至少进行如下测试:

- 最大化漏极电压-校验在最高输入电压和峰值(过载)输出功率时VDS没有超过600 V。对于650 V的BV_{DSS}规格留有50 V的裕量, 使得在设计变更时留有一定的设计裕量。
- 最大漏极电流 - 在最高环境温度、最大输入电压及峰值输出(过载)功率情况下, 检查漏极电流波形以确定变压器是否出现饱和, 另外也要检测电源开启时是否出现过高的前沿导通电流尖峰。在稳态工作下重复以上操作, 校验前沿电流尖峰在 $t_{LEB(MIN)}$ 结束时低于

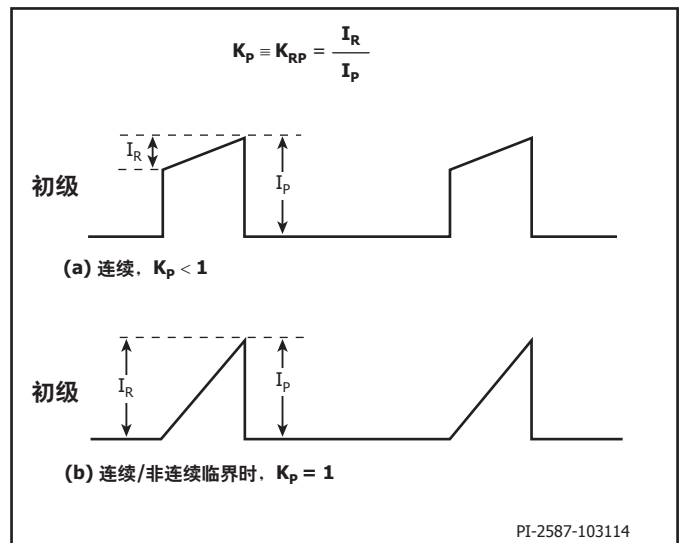


图18. 连续模式电流波形, $K_p \leq 1$

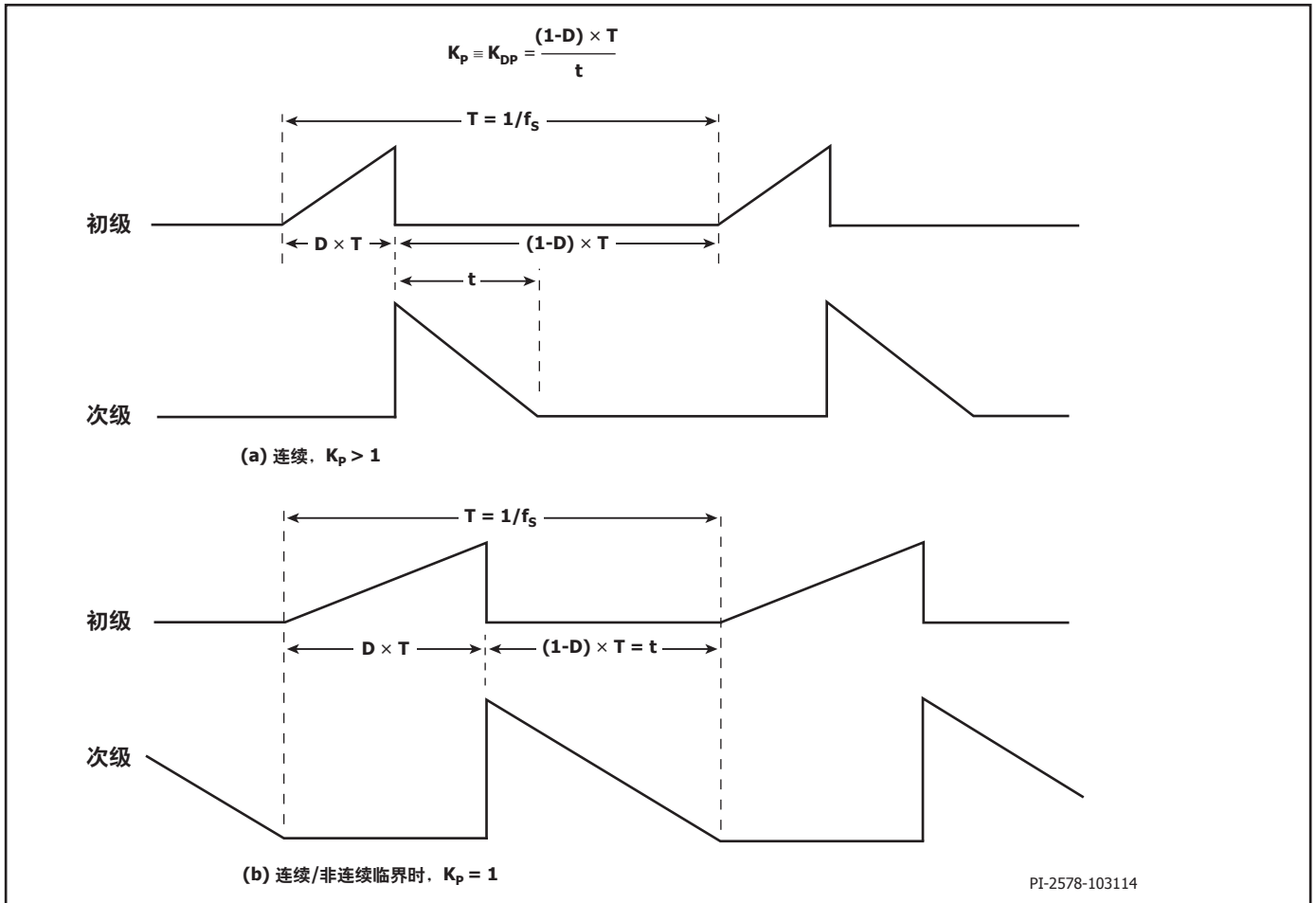


图19. 非连续模式电流波形, $K_p \geq 1$

$I_{LIMIT(MIN)}$ 。在任何条件下，最大漏极电流应低于规定的绝对最大额定值。

- 温升检查 – 在规定的最大输出功率、最小输入电压及最高环境温度情况下，检查InnoSwitch-CE IC、变压器、输出SR MOSFET及输出电容的温度是否超标。应有足够的温度裕量以保证InnoSwitch-CE IC不会因为零件与零件间 $R_{DS(ON)}$ 的差异而引起过热问题出现，参见数据手册中关于RDS(ON)的说明。

建议在低压输入及最大输出功率的情况下，InnoSwitch-CE IC源极引脚的最高温度不高于110 °C，这样就可以适应上述参数的变化。

最大额定值^{1,2}

漏极引脚电压	-0.3 V至650 V
漏极引脚峰值电流 ³ INN21x3	1200 (2250) mA
INN21x4	1360 (2550) mA
INN21x5	1680 (3150) mA
初级旁路/次级旁路引脚电压	-0.3 V至9 V
初级旁路/次级旁路引脚电流	100 mA
正激引脚电压	-1.5 V至150 ⁷ V
反馈/电流检测引脚电压	-0.3 V至9 V
SR引脚电压	-0.3 V至9 V ⁶
输出电压引脚电压	-0.3 V到15 ⁸ V
贮存温度	-65 °C至150 °C
工作结温度 ⁽⁴⁾	-40 °C至150 °C
环境温度	-40 °C至105 °C
引线温度 ⁵	260 °C

注释:

- 所有电压都是以 $T_A = 25\text{ °C}$ 时的源极和次级接地端为参考点。
- 在短时间内施加器件允许的最大额定值不会引起产品永久性的损坏。但长时间用在器件允许的最大额定值时,会对产品的可靠性造成影响。
- 当漏极电压同时低于400 V时,可允许更高的峰值漏极电流。
- 通常由内部电路控制。
- 在距壳体1/16英寸处测量,持续时间5秒。
- 1.8 V持续 ≤ 500 纳秒的时间。请参见图23。
- 当正激引脚电压低于接地引脚电压时,正激引脚的最大输出电流为-40 mA。
- 在15 V时流入VOUT引脚的最大电流不应超过10 mA。

阻

热阻: eSOP-R16B封装:

(θ_{JA})	65 °C/W ² , 69 °C/W ¹
(θ_{JC})	12 °C/W ³

注释:

- 焊在0.36平方英寸(232 mm²)、2盎司(610 g/m²)铜箔区域。
- 焊在1平方英寸(645 mm²)、2盎司(610 g/m²)铜箔区域。
- 壳体温度在封装顶部的塑封表面测量。

参数	条件	额定值	单位
UL1577的额定值 (适配器功率额定值为降额功率能力)			
初级侧电流额定值	从引脚(3-6)至引脚1的电流	1.5	A
初级侧功率额定值	$T_{AMB} = 25\text{ °C}$ (器件安装在插座中,此时 $T_{CASE} = 120\text{ °C}$)	1.35	W
次级侧额定功率	$T_{AMB} = 25\text{ °C}$ (器件安装在插座中)	0.125	W

参数	符号	条件 源极 = 0 V $T_{JI} = -40\text{ °C}$ 至 $+125\text{ °C}$ (注释C) (除非另有说明)	最小值	典型值	最大值	单位	
控制功能 输出频率 (同时适用于初级和次级 控制器)	f_{OSC}	$T_J = 25\text{ °C}$	平均	93	100	107	kHz
			调制的峰-峰值		6		
最大占空比	DC_{MAX}	$T_J = 0\text{ °C}$ 至 125 °C	60			%	

参数	符号	条件 源极 = 0 V $T_{J1} = -40\text{ °C至}+125\text{ °C}$ (除非另有说明)	最小值	典型值	最大值	单位	
控制功能 (续上)							
初级旁路引脚供电电流	I_{S1}	$T_J = 25\text{ °C}, V_{BPP} + 0.1\text{ V}$ (MOSFET未开关) 见注释B	235	260	290	μA	
	I_{S2}	$T_J = 25\text{ °C}, V_{BPP} + 0.1\text{ V}$ (MOSFET开关, 频率 f_{OSC}) 见注释A、C	INN21x3	645	750		
			INN21x4	790	900		
初级旁路引脚充电电流	I_{CH1}	$T_J = 25\text{ °C}, V_{BP} = 0\text{ V}$ 见注释D、E	INN21x3	-5.2	-4.6	-4.1	mA
			INN21x4	-7.1	-6.3	-5.6	
			INN21x5	-7.1	-6.3	-5.6	
	I_{CH2}	$T_J = 25\text{ °C}, V_{BP} = 4\text{ V}$ 见注释D、E	INN21x3	-3.9	-2.9	-2.0	
			INN21x4	-5.0	-4.2	-3.4	
INN21x5	-5.0	-4.2	-3.4				
初级旁路引脚电压	V_{BPP}	见注释D	5.70	5.95	6.15	V	
初级旁路引脚电压迟滞	$V_{BPP(H)}$		0.40	0.56	0.70	V	
初级旁路分流电压	V_{SHUNT}	$I_{BPP} = 2\text{ mA}$	6.15	6.45	6.75	V	
输入电压故障保护							
UV/OV引脚电压缓升阈值	I_{UV+}	$T_J = 25\text{ °C}$	10.7	11.9	13.1	μA	
UV/OV引脚电压跌落阈值	I_{UV-}	$T_J = 25\text{ °C}$ 见注释A		$0.87 \times I_{UV+}$			
电压跌落延迟时间	t_{UV-}		30	34	38	ms	
UV/OV引脚输入过压阈值	I_{OV+}	$T_J = 25\text{ °C}$	53.2	55.8	58.3	μA	
UV/OV引脚输入过压恢复阈值	I_{OV-}	$T_J = 25\text{ °C}$		$0.94 \times I_{OV+}$			
UV/OV引脚过压抗尖峰脉冲滤波	t_{OV+}	见注释A		5		μs	
电压监测引脚阈值电压	V_V	$I_V = 30\text{ }\mu\text{A}$	3.1	3.7	4.3	V	
电路保护							
标准电流限流点 (BPP)电容 = 0.1 μF	I_{LIMIT} 见注释E	$di/dt = 168\text{ mA}/\mu\text{s}$ $T_J = 25\text{ °C}$	INN21x3	705	750	795	mA
		$di/dt = 186\text{ mA}/\mu\text{s}$ $T_J = 25\text{ °C}$	INN21x4	799	850	901	
		$di/dt = 213\text{ mA}/\mu\text{s}$ $T_J = 25\text{ °C}$	INN21x5	893	950	1007	

参数	符号	条件 源极 = 0 V $T_{JI} = -40\text{ °C至}+125\text{ °C}$ (除非另有说明)		最小值	典型值	最大值	单位
电路保护 (续上)							
降低电流限流点 (BPP)电容 = 10 μF	$I_{LIMIT-1}$ 见注释E	di/dt = 168 mA/ μs $T_j = 25\text{ °C}$	INN21x3	591	650	709	mA
		di/dt = 186 mA/ μs $T_j = 25\text{ °C}$	INN21x4	682	750	818	
		di/dt = 213 mA/ μs $T_j = 25\text{ °C}$	INN21x5	773	850	927	
升高电流限流点 (BPP)电容 = 1 μF	$I_{LIMIT+1}$ 见注释E	di/dt = 168 mA/ μs $T_j = 25\text{ °C}$	INN21x3	773	850	927	mA
		di/dt = 186 mA/ μs $T_j = 25\text{ °C}$	INN21x4	864	950	1036	
		di/dt = 213 mA/ μs $T_j = 25\text{ °C}$	INN21x5	955	1050	1145	
功率系数	I^2f	标准电流限流点, $I^2f = I_{LIMIT(TYP)}^2 \times f_{OSC(TYP)}$ 见注释A	INN21x3-21x5	$0.87 \times I^2f$	I^2f	$1.15 \times I^2f$	A^2Hz
		降低电流限流点, $I^2f = I_{LIMITred(TYP)}^2 \times f_{OSC(TYP)}$ 见注释A	INN21x3-21x5	$0.84 \times I^2f$	I^2f	$1.18 \times I^2f$	
		升高电流限流点, $I^2f = I_{LIMITinc(TYP)}^2 \times f_{OSC(TYP)}$ 见注释A	INN21x3-21x5	$0.84 \times I^2f$	I^2f	$1.18 \times I^2f$	
初始电流限流点	I_{INIT}	$T_j = 25\text{ °C}$ 见注释A		$0.75 \times I_{LIMIT(TYP)}$			mA
前沿消隐时间	t_{LEB}	$T_j = 25\text{ °C}$ 见注释A		170	250		ns
流限延迟	t_{ILD}	$T_j = 25\text{ °C}$ 见注释A、F			170		ns
热关断	T_{SD}	见注释A		135	142	150	$^{\circ}\text{C}$
热关断迟滞	$T_{SD(H)}$	见注释A			75		$^{\circ}\text{C}$
初级旁路引脚关断阈值电流	I_{SD}			5.6	7.6	9.6	mA
初级旁路上电复位阈值电压	$V_{BPP(RESET)}$	$T_j = 25\text{ °C}$		2.8	3.0	3.3	V
自动重新启动导通时间 (在 f_{osc} 下)	t_{AR}	$T_j = 25\text{ °C}$ 见注释G		64	77	90	ms
自动重新启动触发跳频时间-	$t_{AR(SK)}$	$T_j = 25\text{ °C}$ 见注释A、G			1		s

参数	符号	条件 源极 = 0 V $T_{J1} = -40\text{ °C}$ 至 $+125\text{ °C}$ (除非另有说明)	最小值	典型值	最大值	单位	
电路保护 (续上)							
自动重新启动关断时间 (在 f_{osc} 下)	$t_{AR(OFF)}$	$T_J = 25\text{ °C}$ 见注释G			2	s	
短自动重新启动关断时间 (在 f_{osc} 下)	$t_{AR(OFF)SH}$	$T_J = 25\text{ °C}$ 见注释A、G		0.5		s	
输出							
导通电阻	$R_{DS(ON)}$	INN21x3 $I_D = 850\text{ mA}$	$T_J = 25\text{ °C}$		3.50	4.10	Ω
			$T_J = 100\text{ °C}$ 见注释A		5.50	6.30	
		INN21x4 $I_D = 950\text{ mA}$	$T_J = 25\text{ °C}$		2.30	2.70	
			$T_J = 100\text{ °C}$ 见注释A		3.60	4.20	
		INN21x5 $I_D = 1050\text{ mA}$	$T_J = 25\text{ °C}$		1.70	2.00	
			$T_J = 100\text{ °C}$ 见注释A		2.70	3.10	
关断状态漏极漏电流	I_{DSS1}	$V_{BPP} = 6.2\text{ V}$, $V_{DS} = 80\% BV_{DSS}$, $T_J = 125\text{ °C}$ 见注释H			200	μA	
关断状态漏极漏电流	I_{DSS2}	$V_{BPP} = 6.2\text{ V}$, $V_{DS} = 325\text{ V}$, $T_J = 25\text{ °C}$ 见注释A、H		15		μA	
击穿电压	BV_{DSS}	$V_{BPP} = 6.2\text{ V}$, $T_J = 25\text{ °C}$ 见注释I	650			V	
漏极供电电压			50			V	
次级							
反馈引脚电压	V_{FB}	$T_J = 25\text{ °C}$	1.250	1.265	1.280	V	
输出电压引脚自动重新启动阈值	$V_{OUT(AR)}$	见注释K	3.00	3.25	3.50	V	
空载时的次级旁路引脚电流	I_{SNL}	$T_J = 25\text{ °C}$	265	300	335	μA	
电缆压降补偿因数	ϕ_{CD}	$T_J = 25\text{ °C}$	INN212x	250	300	350	mV
			INN210x		0		
次级旁路引脚电压	V_{BPS}		4.25	4.45	4.65	V	
次级旁路引脚欠压阈值	$V_{BPS(UVLO)}$		3.45	3.8	4.15	V	
次级旁路引脚欠压迟滞	$V_{BPS(HYS)}$		0.10	0.65	1.2	V	
输出 (IS引脚) 电流限流点 电压阈值	IS_{VTH}	$T_J = 25\text{ °C}$	34.1	35	35.9	mV	
VOUT引脚自动 重新启动计时器	$t_{VOUT(AR)}$		50			ms	
反馈引脚短路	$V_{FB(OFF)}$		80	100	120	mV	

参数	符号	条件 源极 = 0 V $T_{JI} = -40\text{ }^{\circ}\text{C}$ 至 $+125\text{ }^{\circ}\text{C}$ (除非另有说明)		最小值	典型值	最大值	单位
同步整流管¹							
同步整流引脚阈值	V_{SRTH}	$T_J = 25\text{ }^{\circ}\text{C}$		-19	-24	-29	mV
同步整流引脚上拉电流	I_{SRPU}	$T_J = 25\text{ }^{\circ}\text{C}$ $C_{LOAD} = 2\text{ nF}$, $f_s = 100\text{ kHz}$		135	162	185	mA
同步整流引脚下拉电流	I_{SRPD}	$T_J = 25\text{ }^{\circ}\text{C}$ $C_{LOAD} = 2\text{ nF}$, $f_s = 100\text{ kHz}$		210	250	330	mA
同步整流引脚驱动电压	V_{SR}	见注释A		4.2	4.4	4.6	V
上升时间	t_R	$T_J = 25\text{ }^{\circ}\text{C}$ $C_{LOAD} = 2\text{ nF}$ See Note A	0-100%		71		ns
			10-90%		40		
下降时间	t_F	$T_J = 25\text{ }^{\circ}\text{C}$ $C_{LOAD} = 2\text{ nF}$ See Note A	0-100%		32		ns
			10-90%		15		
输出上拉电阻	R_{PU}	$T_J = 25\text{ }^{\circ}\text{C}$, $V_{SPS} = 4.4\text{ V}$ $I_{SR} = 10\text{ mA}$, 见注释A			11.5		Ω
输出下拉电阻	R_{PD}	$T_J = 25\text{ }^{\circ}\text{C}$, $V_{SPS} = 4.4\text{ V}$ $I_{SR} = 10\text{ mA}$, 见注释A			3.5		Ω

NOTES:

- A. 此参数依据实际特性得到。
- B. I_{S1} 是空载时器件所损耗电流的估算值, 因为在此种情况下工作频率非常低。空载时器件的总电流损耗为 I_{S1} 和 I_{DSS2} 之和(这并不包括次级损耗)
- C. 由于输出MOSFET处在开关状态, 很难将开关电流和来自漏极的供电电流区分开。但另一个替代方法是在6.2 V时测量初级旁路引脚电流。
- D. 初级旁路引脚不可作为外部电路的供电电源。
- E. 为确保获得正确的电流限值, 建议使用0.1 μF /1 μF /10 μF 电容。此外, BPP电容值的容差应与实际应用环境温度范围内要求的容差相等或更高。电容值必须介于表征法中规定的最小及最大电容值之间。

额定初级旁路引脚电容值	与额定电容值 相关的容差	
	最小	最大
0.1 μF	-60%	+100%
1 μF	-50%	+100%
10 μF	-50%	不适用

- F. 此参数是通过限流点的改变得到的。在电流波形分别为限流点 I_{LIMIT} 规格中 di/dt 的一倍和四倍情况下测量的。
- G. 自动重启状态时的导通时间与振荡器拥有同样的温度特性(与频率成反比)。
- H. I_{DSS1} 为80%的 BV_{DSS} 以及最大工作结温时最差的关断状态漏电流。 I_{DSS2} 是在最差应用条件下(230 VAC整流后)进行空载损耗计算时的典型漏电流。
- I. 可通过抬高漏极引脚电压, 但不超过最小 BV_{DSS} 的方式检查击穿电压。
- J. 仅供参考。这是电流限值阈值的总范围, 可修正电流检测焊线中的变化。两者都经过微调, 以达到归一化的输出恒流。
- K. 在器件的VOUT引脚测量得到。在有电缆连接的负载端, 实际得到的自动重启阈值将更低。

典型性能特性

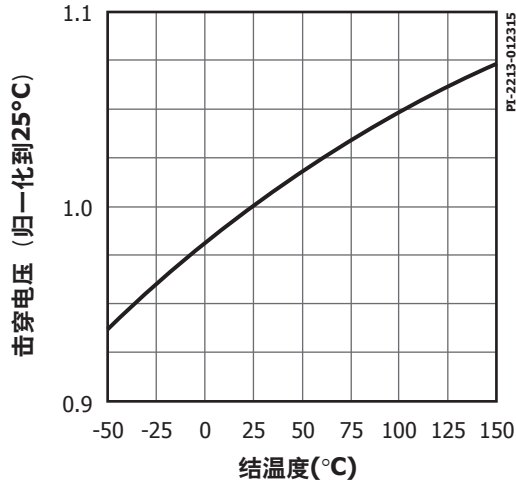


图20. 击穿电压相对于温度的变化

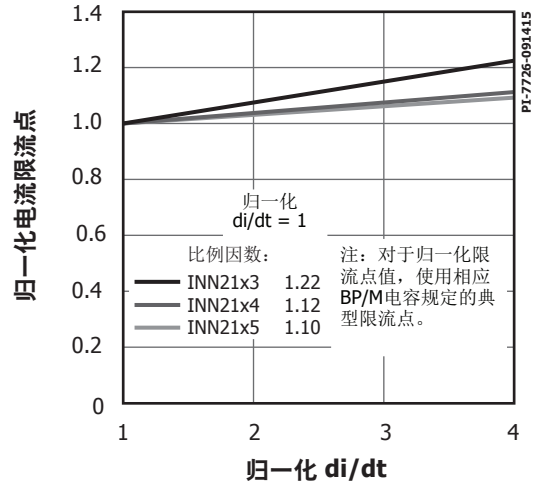


图21. 标准电流限流点相对于 di/dt 的变化

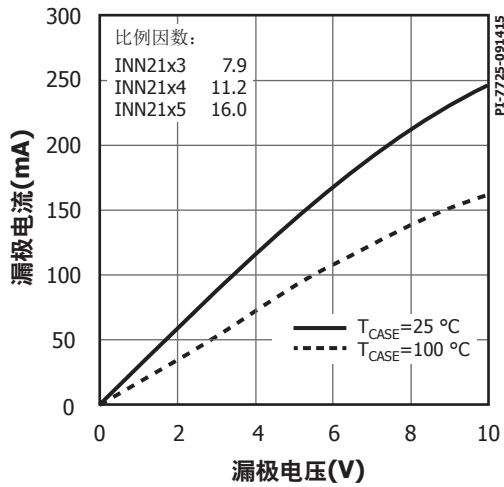


图22. 输出特性

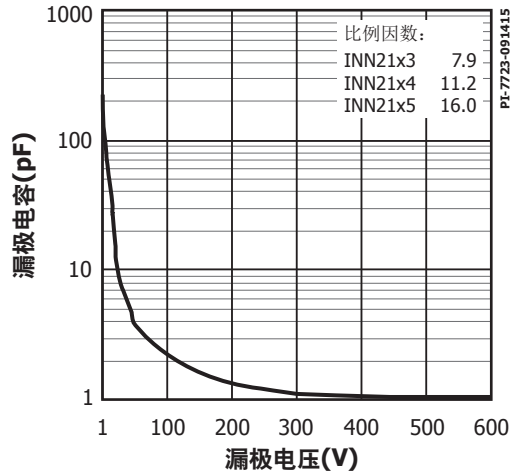


图23. C_{OSS} 相对于漏极电压的变化

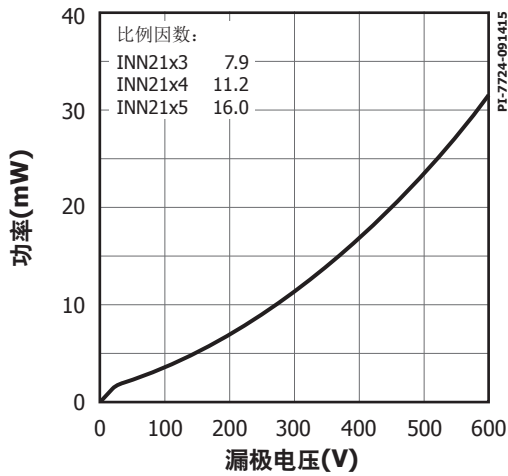


图24. 漏极电容功率

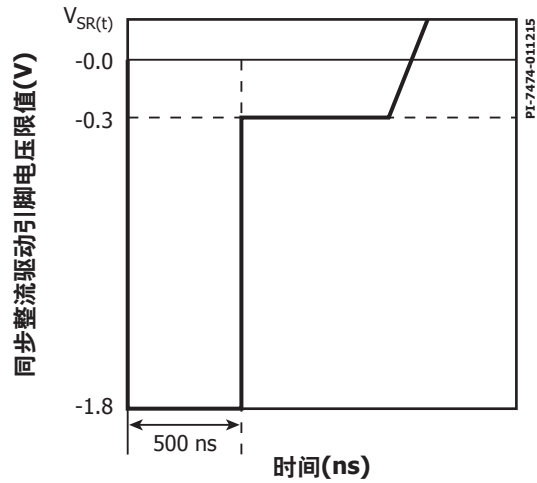
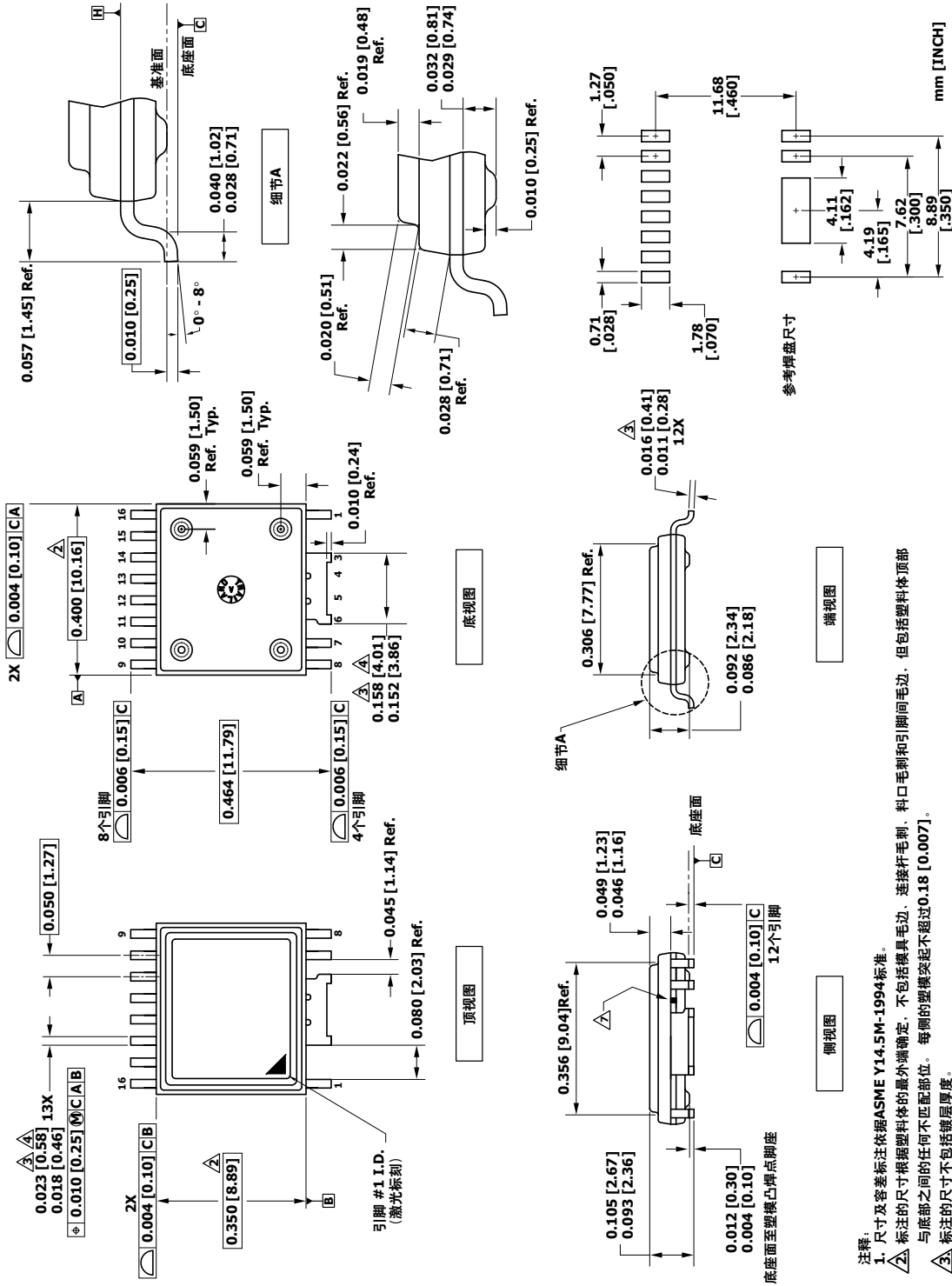


图25. 同步整流驱动引脚负压

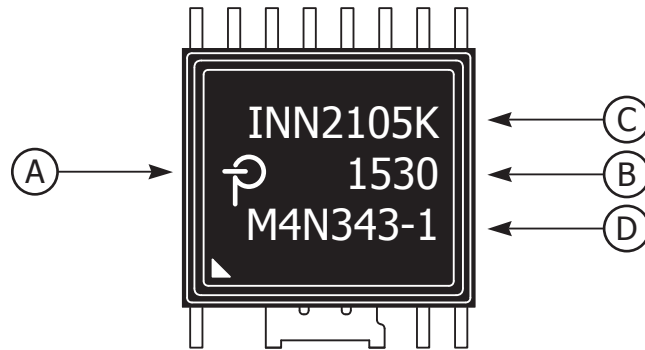
eSOP-R16B



注释:
 1. 尺寸及公差标注依据ASME Y14.5M-1994标准。
 2. 标注的尺寸根据塑料体的最外端确定, 不包括模具毛边, 连接杆毛刺, 接口毛刺和引脚间毛边, 但包括塑料体顶部与底座之间的任何不匹配部位。每侧的塑模突起不超过0.18 [0.007]。
 3. 标注的尺寸不包括镀层厚度。
 4. 不包括引脚间毛边或突起。
 5. 控制尺寸以英寸[mm]为单位。
 6. 基准A及B将在基准H决定。
 7. 塑料体轮廓/表面的裸露金属介于导线6和7之间, 内部连接至宽导线3/4/5/6。

封装标识

eSOP-R16B



- A. Power Integrations 注册商标
- B. 装配日期代码（年份最后两个数字后面紧跟2位数的工作周）
- C. 产品识别（元件号/封装类型）
- D. 批次识别代码

PI-7814-120215

MSL信息

元件型号	MSL等级
INN21x3	3
INN21x4	3
INN21x5	3

ESD及锁存信息

测试	条件	结果
锁存温度: 125 °C	JESD78D	> ±100 mA或> 1.5 × V _{MAX} , 所有引脚
人体模型ESD	ANSI/ESDA/JEDEC JS-001-2014	> ±2,000 V, 所有引脚
机器模型ESD	JESD22-A115C	> ±200 V, 所有引脚

件订购信息

	• InnoSwitch-CE产品系列
	• 21x序列号
	• 封装信息
	K eSOP-R16B
	• 卷带装及其他包装形式
	TL 卷带装, 至少1000片

注释

修订版本	注释	日期
A	代码A。	02/16
A	对图14电路原理图进行了小幅更新	08/16
B	修正了第2页(图4)、第4页(图6)、第5页、第19页(I _{DSS1})和第24页的多处错误	10/16

有关最新产品信息, 请访问: www.power.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

Patent Information

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at www.power.com. Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.power.com/ip.htm>.

Life Support Policy

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

The PI logo, TOPSwitch, TinySwitch, LinkSwitch, LYTSwitch, InnoSwitch, DPA-Switch, PeakSwitch, CAPZero, SENZero, LinkZero, HiperPFS, HiperTFS, HiperLCS, Qspeed, EcoSmart, Clampless, E-Shield, Filterfuse, FluxLink, StakFET, PI Expert and PI FACTS are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies. ©2016, Power Integrations, Inc.

Power Integrations全球销售支持网络

全球总部

5245 Hellyer Avenue
San Jose, CA 95138, USA
Main: +1-408-414-9200
Customer Service:
Phone: +1-408-414-9665
Fax: +1-408-414-9765
e-mail: usasales@power.com

中国 (上海)

Rm 2410, Charity Plaza, No. 88
North Caoxi Road
Shanghai, PRC 200030
Phone: +86-21-6354-6323
Fax: +86-21-6354-6325
e-mail: chinasales@power.com

中国 (深圳)

17/F, Hivac Building, No. 2, Keji Nan
8th Road, Nanshan District,
Shenzhen, China, 518057
Phone: +86-755-8672-8689
Fax: +86-755-8672-8690
e-mail: chinasales@power.com

德国

Lindwurmstrasse 114
80337 Munich
Germany
Phone: +49-895-527-39110
Fax: +49-895-527-39200
e-mail: eurossales@power.com

印度

#1, 14th Main Road
Vasanthanagar
Bangalore-560052 India
Phone: +91-80-4113-8020
Fax: +91-80-4113-8023
e-mail: indiasales@power.com

意大利

Via Milanese 20, 3rd. Fl.
20099 Sesto San Giovanni (MI)
Italy
Phone: +39-024-550-8701
Fax: +39-028-928-6009
e-mail: eurossales@power.com

日本

Kosei Dai-3 Bldg.
2-12-11, Shin-Yokohama,
Kohoku-ku
Yokohama-shi, Kanagawa
222-0033 Japan
Phone: +81-45-471-1021
Fax: +81-45-471-3717
e-mail: japansales@power.com

韩国

RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
Phone: +82-2-2016-6610
Fax: +82-2-2016-6630
e-mail: koreasales@power.com

新加坡

51 Newton Road
#19-01/05 Goldhill Plaza
Singapore, 308900
Phone: +65-6358-2160
Fax: +65-6358-2015
e-mail: singaporesales@power.com

台湾

5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu Dist.
Taipei 11493, Taiwan R.O.C.
Phone: +886-2-2659-4570
Fax: +886-2-2659-4550
e-mail: taiwansales@power.com

英国

Cambridge Semiconductor,
a Power Integrations company
Westbrook Centre, Block 5, 2nd Floor
Milton Road
Cambridge CB4 1YG
Phone: +44 (0) 1223-446483
e-mail: eurossales@power.com