

LNK3604、LNK3694、及び LNK3696 LinkSwitch-XT2 ファミリー

高エネルギー効率、低電力のオフライン スイッチング電源用 IC
システムレベルの保護機能内蔵

製品ハイライト

容易な設計

- 部品点数が最も少ないスイッチング電源ソリューション
- デバイスのカレントリミットを選択可能
- 短絡時及びオープンループ時のオートリスタート機能内蔵
- オプションの自己バイアス回路
- 周波数ジッタリングにより、EMI を大幅に低減
- ドレインピンとその他すべてのピン間距離は高電圧沿面距離要求に適合
- ソースピンを同一配列とすることで基板への放熱が容易

リニア/RCC より優れた機能

- 出力過電圧保護 (OVP)
- 入力過電圧保護 (OVL)
- 自動復帰タイプ過熱保護 (OTP)
- DRAIN ピンとその他すべてのピン間の拡張された沿面距離によって市場での信頼性を向上
- 優れたサージ耐性の定格 725V MOSFET シリーズ
- 産業用途や特別な安全マージンが必要なアプリケーション向けの定格 900V MOSFET シリーズ
- 非常に少ない部品点数により信頼性を向上
 - 片面基板及び表面実装を実現

EcoSmart™ – 高エネルギー効率

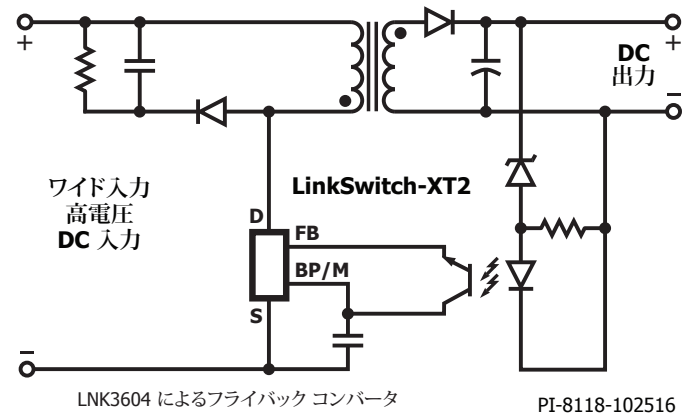
- 世界中のあらゆるエネルギー効率規制に容易に適合
- 265VAC、バイアス巻線なし時の無負荷時消費電力 100mW 未満 (バイアス巻線ありでは 10 mW 未満)
- きわめて軽負荷まで一定の効率が得られるON/OFF制御

用途

- フライバックコンバータ
- 家電製品、産業用装置、測定機器用電源

概要

LinkSwitch™-XT2 は、725 V / 900 V パワー MOSFET、発振器、シンプルな ON/OFF 制御方式、高電圧スイッチング電流ソース、周波数ジッタリング、サイクルバイサイクル カレントリミット、及び過熱保護回路がワンチップ上に組み込まれています。起動時及び動作時電力は DRAIN ピンから直接供給されるため、バイアス巻線及び補助電源用回路部品は不要になります。



LNK3604 によるフライバックコンバータ

PI-8118-102516

図 1. LinkSwitch-XT2 の標準的な応用例



図 2. パッケージオプションP: PDIP-8C, G: SMD-8C, D: SO-8C

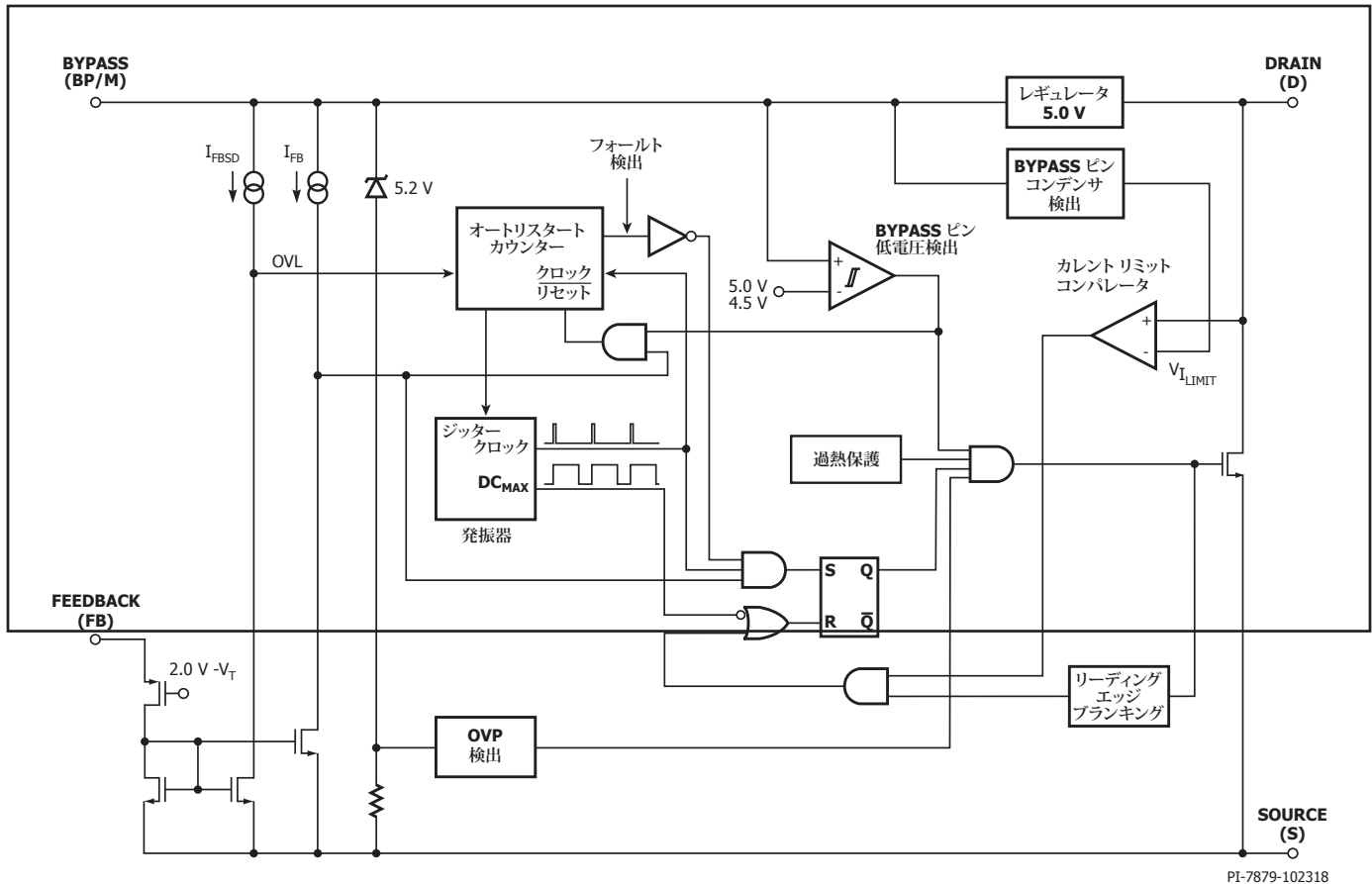
出力電力テーブル⁽⁴⁾

製品 ⁽³⁾	ピークまたはオープン フレーム ^{1,2}	
	725 V MOSFET	
LNK3604P/G/D	230 VAC ±15%	85-265 VAC
	9.2 W	6.1 W
製品 ⁽³⁾	900 V MOSFET	
	230 VAC ±15%	85-484 VAC
LNK3694P/G	6 W	4 W
LNK3696P/G	11 W	8 W

テーブル 1. 出力電力テーブル

注:

1. 周囲温度 50 °C、標準的な換気なしの密閉型アダプタで最大連続電力。
2. 周囲温度 50 °C、適切なヒートシンクを使用したオープン フレーム設計での実用的な最大連続電力。
3. パッケージ: P: DIP-8C, G: SMD-8C, D: SO-8C。「品番コード体系表」を参照してください。
4. 詳細については、「応用時の重要検討項目」を参照してください。



PI-7879-102318

図 3. 機能ブロック図

ピン機能の説明

DRAIN (D) ピン:

パワー MOSFET のドレイン ピンです。起動時及び定常時に、内部動作電流を供給します。

BYPASS (BP/M) ピン:

このピンには、次に示す複数の機能があります。

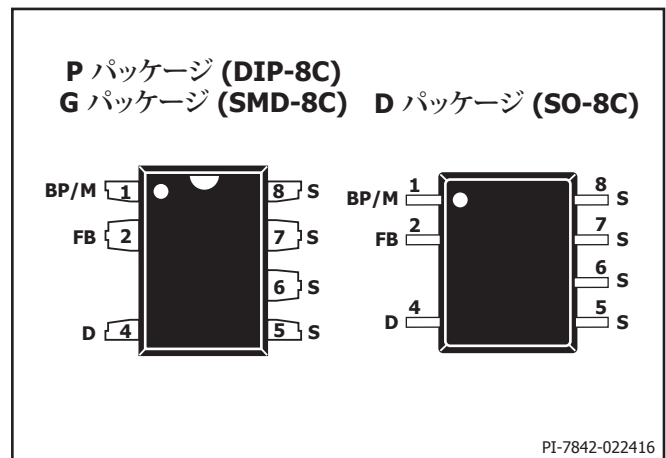
- 内部で生成される 5.0 V 電源用の外付けバイパス コンデンサの接続点です。
- 接続された容量値に応じてカレントリミットを選択します。0.1 μF コンデンサを使用すると、標準カレントリミット値になります。1 μF コンデンサを使用すると、より低出力電力用途のローカレントリミットになります。
- シャットダウン機能を実現します。BYPASS ピンへの電流が内部発振器 (f_{OSC}) の 2 ~ 3 サイクルの期間、 $I_{\text{BP(SD)}}$ を超えると、デバイスはオートリスタートに入ります。これを使用することで、外付け回路で出力過電圧保護機能を実現できます。

FEEDBACK (FB) ピン:

通常動作中のパワー MOSFET のスイッチングは FEEDBACK ピンによって制御されます。パワー MOSFET のスイッチングは、 I_{FB} (49 μA) を超える電流がこのピンに流入すると停止します。 I_{FBSD} (670 μA) よりも大きい電流が連続する 2 つのスイッチング サイクルの間このピンに供給されると、入力過電圧保護が検出されます。

SOURCE (S) ピン

このピンは、パワー MOSFET のソース接続です。また、BYPASS ピン及び FEEDBACK ピンの基準電位でもあります。



PI-7842-022416

図 4. ピン配置図

LinkSwitch-XT2 の機能説明

LinkSwitch-XT2 IC には、1 つのデバイスに高耐圧パワー MOSFET スイッチと電源コントローラが組み込まれています。従来の PWM (パルス幅変調方式) コントローラと異なり、LinkSwitch-XT2 IC はシンプルな ON/OFF 制御により出力電圧を制御します。LinkSwitch-XT2 コントローラは、発振器、フィードバック (検出及びロジック) 回路、5.0 V レギュレータ、BYPASS ピン低電圧回路、過熱保護、入力と出力の過電圧保護、周波数ジッタリング、カレントリミット回路、リーディング エッジ ブランキング、及び高耐圧パワー MOSFET で構成されています。それに加え、LinkSwitch-XT2 には、オートリスタート検出回路が追加されています。

発振器

通常、発振周波数は、内部で平均 f_{OSC} (66 kHz または 132 kHz) に設定されます。発振器では最大デューティサイクル信号 (DC_{MAX}) 及び各サイクルの開始を示すクロック信号の 2 種類の信号が生成されます。

LinkSwitch-XT2 発振器には、EMI エミッションを最小限に抑えるために、一般にピークツーピークが 4 kHz (LNK369X) 及び 8 kHz (LNK3604) の小幅な周波数ジッターを発生させる回路が組み込まれています。平均値と擬似ピーク値の両方の EMI 低減効果を最適化するために、周波数ジッターは 1 kHz に設定されています。周波数ジッターを計測する際は、オシロスコープを使用して、ドレイン波形の立ち上がりエッジでトリガります。図 5 の波形は、LinkSwitch-XT2 IC の周波数ジッターを示します。

フィードバック入力回路

FEEDBACK ピンのフィードバック入力回路は、 V_{FB} (2.0 V) に設定された低インピーダンス ソース フォロワで構成されます。このピンに供給される電流が I_{FB} (49 μ A) を超えると、フィードバック回路の出力で Low レベル (ディゼーブル) が生成されます。この出力は、クロック信号の立ち上がりエッジにおける各サイクルの開始点でサンプリングされます。High レベルの場合はそのサイクルでパワー MOSFET がオン (イネーブル) になり、Low レベルの場合はパワー MOSFET がオフ (ディゼーブル) のままになります。サンプリングは、各サイクルの開始点でのみ行われます。そのサイクルの残りの期間に発生する FEEDBACK ピンの電圧または電流の変化は、MOSFET のイネーブル/ディゼーブルのステータスに影響しません。パワー MOSFET が少なくとも 2 つの連続したサイクルでイネーブルになっている間に $I_{FB(SD)}$ より大きな電流が FEEDBACK ピンに流れると、スイッチングを停止し、オートリスタートの OFF 期間に入ります。通常のスイッチングは、オートリスタートの OFF 期間が完了した後に再開します。このシャットダウン機能により、入力過電圧保護に対応できます (図 7 を参照)。FEEDBACK ピンへの電流は 1.2 mA 未満に制限する必要があります。

5.0 V レギュレータと 5.2 V シャント電圧クランプ

5.0 V レギュレータは、MOSFET がオフのときに DRAIN ピンの電圧から電流を引き込むことによって、BYPASS ピンに接続されたバイパス コンデンサを V_{BP} まで充電します。BYPASS ピンは、LinkSwitch-XT2 IC の内部回路用電源ピンです。パワー MOSFET がオンの場合、LinkSwitch-XT2 IC はバイパス コンデンサに蓄積されているエネルギーで動作します。内部回路の電力消費が極めて小さいため、LinkSwitch-XT2 IC は DRAIN ピンから供給される電流で連続的に動作できます。バイパス コンデンサの値が 0.1 μ F であれば、高周波デカップリングにも電力供給にも十分対応できます。

さらに、外付け抵抗を介して BYPASS ピンに電流が供給される際に、BYPASS ピン電圧を $V_{BP(SHUNT)}$ (5.2 V) にクランプするシャント レギュレータがあります。これにより、バイパス巻線を介した LinkSwitch-XT2 への外部電力の供給が容易になり、無負荷時電力消費を約 10 mW まで減らすことができます (フライバック回路の場合)。BYPASS ピンに $I_{BP(SD)}$ 以上の電流が流入すると、デバイスは即座にスイッチングを停止し、オートリスタートへ移行します。出力電圧から BYPASS ピンに外付けツェナー ダイオードを追加すると、自動復帰型 OVP 機能を実装できます (図 6 を参照)。BYPASS ピンへの電流は 16 mA 未満に制限する必要があります。

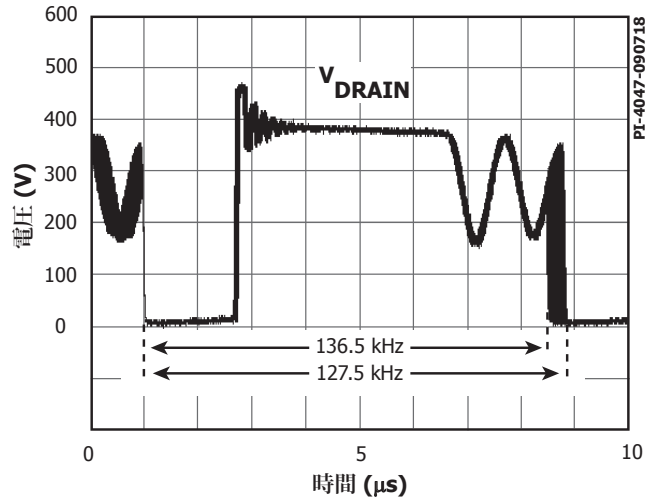


図 5a. 周波数ジッター (LNK3604)

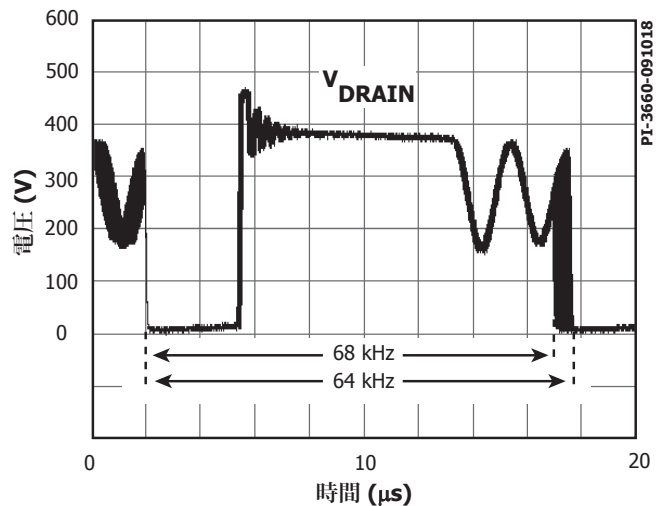


図 5b. 周波数ジッター (LNK369X)

BYPASS ピン低電圧検出

BYPASS ピン低電圧検出回路は、BYPASS ピンの電圧が $V_{BP} - V_{BP(H)}$ (約 4.5 V) を下回った場合にパワー MOSFET をオフにします。BYPASS ピンの電圧がこのスレッショールドを下回った場合は、パワー MOSFET のスイッチングを有効に (ターンオン) するために、これを V_{BP} まで上げる必要があります。

過熱保護

過熱保護回路はダイの温度を検知します。スレッショールドは、75 °C ($T_{SD(H)}$) ヒステリシスで T_{SD} (Typ. 142 °C) に設定されます。ダイの温度が T_{SD} を超えると、パワー MOSFET は停止し、ダイの温度が $T_{SD} - T_{SD(H)}$ に下がると、再び動作します。

カレントリミット

カレントリミット回路は、パワー MOSFET の電流を検出します。この電流が内部スレッショールド (I_{LIMIT}) を超えると、そのサイクルの残りの期間、パワー MOSFET はオフになります。リーディングエッジ ブランキング回路は、パワー MOSFET がオンした直後、カレントリミット コンパレータを短時間 (t_{LEB}) 停止します。このリーディング エッジブランキング時間は、コンデンサ及びダイオードの逆回復時間が原因で発生する電流スパイクによりスイッチング パルスが途中で停止しないように設定されています。

カレントリミットは BYPASS ピン コンデンサを使用して選択できます (標準カレントリミットでは 0.1 μF 、ローカレントリミットでは 1 μF)。LinkSwitch-XT2 IC は、スイッチング前の起動時に標準カレントリミットか、ローカレントリミットが選別します。

オートリスタート

出力過負荷、出力短絡、またはオープンループなどの異常状態が発生した場合、LinkSwitch-XT2 IC はオートリスタート動作に入ります。発振器で記録された内部カウンタは、FEEDBACK ピンが High になるたびにリセットされます。FEEDBACK ピンが $t_{AR(ON)}$ (50 ms) の間、High にならない場合、パワー MOSFET スwitching はオートリスタート OFF 時間に等しい期間、停止します。最初に異常検出された場合のみ、OFF 時間は 150 ms ($t_{AR(OFF)}$ 最初の OFF 期間) です。異常状態が継続すると、その後の OFF 時間は 1500 ms ($t_{AR(OFF)}$ 後続期間) になります。異常状態が解除されるまで、オートリスタート機能はパワー MOSFET のスイッチングのオンとオフを交互に繰り返します。オートリスタートカウンタは、スイッチ発振器によってリセットされます。

自動復帰型出力過電圧保護

LinkSwitch-XT2 IC による出力過電圧保護は、BYPASS ピンに流入する電流が $I_{BP(SD)}$ を超えるとトリガされるオートリスタート動作となります。内部フィルタに加えて、BYPASS ピン コンデンサは外部フィルタを形成して偶発的なトリガに対するノイズ耐性を高めます。バイパス コンデンサの高周波フィルタとしての効果を高めるには、コンデンサをデバイスの SOURCE ピンと BYPASS ピンにできるだけ近く配置する必要があります。

OVP 機能は、ツェナー ダイオードを出力端子から BYPASS ピンに接続することによって実現します。図 6 の回路の例に、出力過電圧保護を簡単に

実装する方法を示します。さらにフィルタを追加するには、低い値 (10 Ω ~ 47 Ω) の抵抗を OVP ツェナー ダイオードと直列に接続します。OVP ツェナー ダイオードと直列の抵抗は、BYPASS ピンへの最大電流も制限します。電流は 16 mA 未満に制限する必要があります。

フィードバックの欠落による異常発生時には、出力電圧が通常の電圧から急激に上昇します。出力から BYPASS ピン間に接続されたツェナーダイオードの定格電圧とバイパス電圧の合計を超える出力電圧が発生すると、BYPASS ピンに $I_{BP(SD)}$ を超える電流が流入し、オートリスタートがトリガされて電源を過電圧から保護します。

入力過電圧保護

フライバックコンバータでは、LinkSwitch-XT2 IC は FEEDBACK ピンに流入する電流を監視することによって、パワー MOSFET のオン時間中の DC バス過電圧状態を間接的に検出します。図 7 に有効な回路例を示します。パワー MOSFET のオン時間中に二次巻線に印加される電圧は、入力巻線に印加される電圧に比例します。したがって、トランジスタ Q3 を流れる電流は V_{BUS} に依存します。この間接的な入力電圧検知は、電力消費を最小に抑え、入力 OV 保護に使用されます。FEEDBACK ピン電流が入力過電圧スレッシュホールド電流 $I_{FB(SD)}$ を超えると、LinkSwitch-XT2 IC は少なくとも連続した 2 スwitching サイクルの間オートリスタートモードに入ります。

正確な入力 OV スレッシュホールド電圧及び良好な効率、レギュレーション性能、安定性のために、トランスの漏れインダクタンスは最小にする必要があります。漏れが小さいと、入力 OV サンプリングの誤差の原因になる二次巻線のリングングが最小化されます。設計によっては、入力電圧をサンプリングする際の二次巻線のリングングを減衰させるために整流器ダイオードに RC スナバが必要になることがあります。

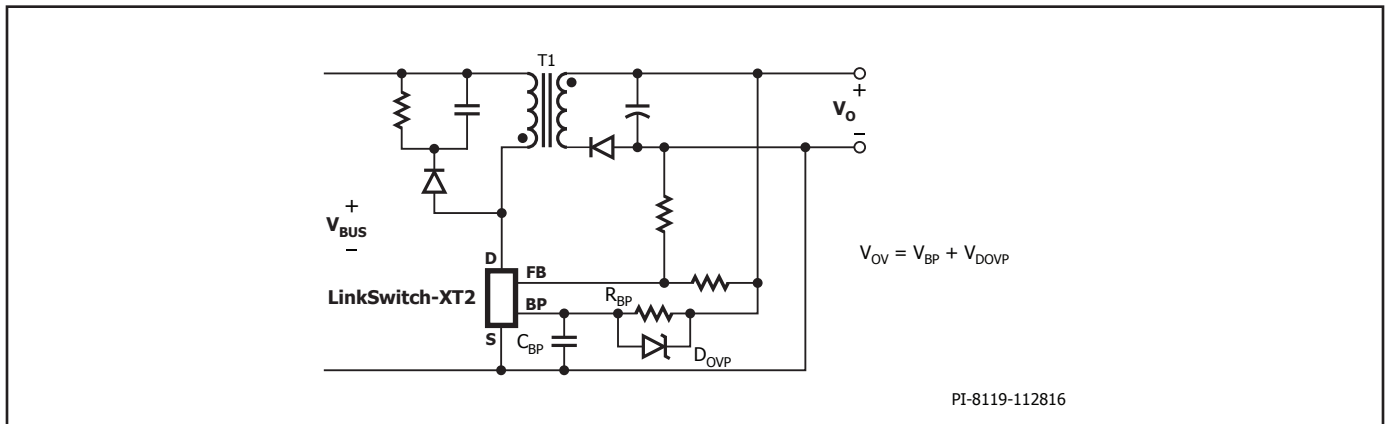


図 6. 出力過電圧保護付きの非絶縁型フライバックコンバータ

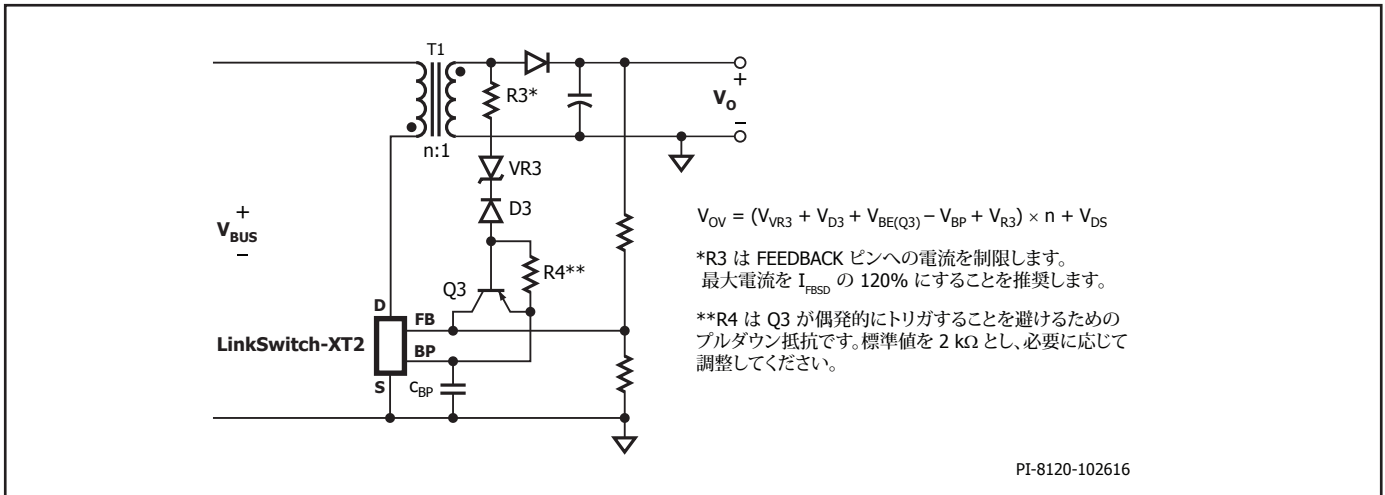


図 7. FEEDBACK ピンを使用した入力過電圧保護のラインセンス

応用例

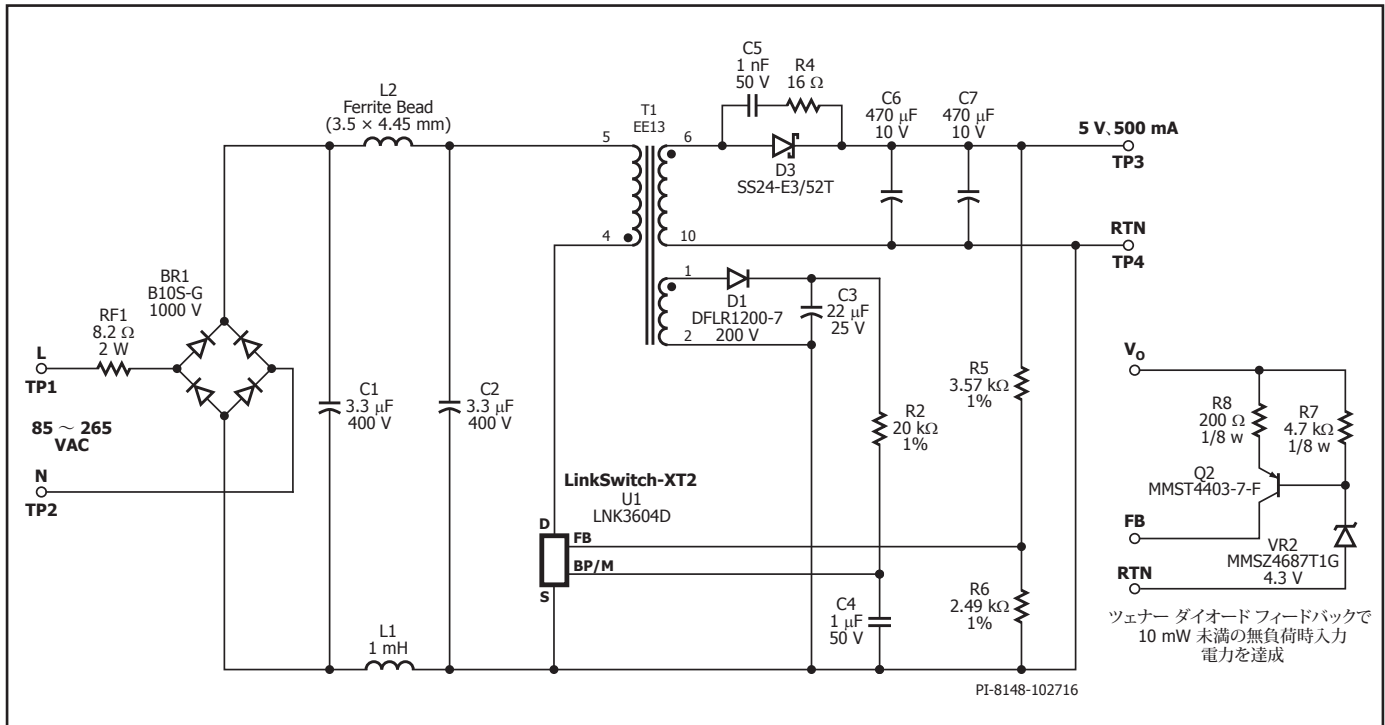


図 8. 2.5 W LNK3604 を使用するユニバーサル入力設計

5 V, 500 mA (2.5 W) の設計

図 8 に、LNK3604D を使用するユニバーサル入力 (5 V ±5%, 500 mA) のアダプタの標準回路図を示します。この回路では、クランプレス技術を使用して一次クランプ部品をなくし、回路の複雑さを軽減しています。

LinkSwitch-XT2 ファミリーに組み込まれている EcoSmart 機能により、この設計は平均動作効率に対して義務化されたカリフォルニア州エネルギー委員会 (CEC) 要件を含めて、すべての現行及び提案中のエネルギー効率規格を容易に満たすことができます。

AC 入力はブリッジダイオード BR1 によって整流され、入力コンデンサ C1 と C2 によってフィルタされます。抵抗 RF1 はヒューズ特性と難燃性タイプの巻線型抵抗です。ヒューズ及び突入電流リミッタとして動作し、C1、C2、L1、及び L2 によって形成されるフィルタとともにディファレンシャルモードのノイズ低減としても動作します。

このシンプルな入力段、LinkSwitch-XT2 IC の周波数ジッタリング、及び PI の E-Shield™ 巻線 (T1 内) により、この設計は 10 dBV 以上のマージンで両方の伝導 EMI 制限を満たします。

整流及びフィルタされた入力電圧は、T1 の一次巻線に印加されます。一次側のもう一方の端子は、U1 に内蔵されたパワー MOSFET に接続されます。LNK3604D IC のロー カレントリミット及び高精度な公差により、トランスの一次巻線容量と LNK3604D のパワー MOSFET のドレイン - ソース間容量が漏れインダクタンスによるドレイン電圧スパイクを適切にクランプするため、一次クランプは必要ありません。フライバック型トランス T1 の二次側はショットキー ダイオード D3 によって整流され、C6、C7 の低 ESR コンデンサによってフィルタされます。出力電圧は抵抗分割回路 R5 と R6 を介して検出され、FEEDBACK ピンで 2 V の電圧が得られるように制御され

ます。10 mW 未満の無負荷時入力電力を達成するには、フィードバック センズにツェナーも使用できます。VR2、トランジスタ Q2 のエミッター-ベース間電圧 ($V_{EB(Q2)}$) 及び R8 の電圧降下の組み合わせによって出力電圧が決まります。出力電圧がこのレベルを超えると、電流はトランジスタ Q2 を通して流れます。電流の増加に従って U1 の FEEDBACK ピンに流入する電流は、ターンオフ スレッシュホールド電流 (~49 μ A) に到達し、U1 のその後のスイッチング サイクルを無効にします。最大負荷時にはほとんどすべてのスイッチング サイクルが有効になり、軽負荷時にはほとんどすべてのサイクルが無効になることで、実効周波数の低減、軽負荷時の高エネルギー効率、及び無負荷時消費電力の低減を実現します。

抵抗 R7 は VR2 に 150 μ A 程度を供給し、ツェナー ダイオードのテスト電流に近いところでバイアスできます。ツェナー ダイオードに流す電流を 50 μ A 程度にすることで、10 mW以下の無負荷時消費電力が実現できます。抵抗 R8 は FEEDBACK ピンへの電流を 1.2 mA 未満に制限します。出力精度を高めるために、ツェナー ダイオードは TL431 などの基準 IC で置き換えることもできます。

LinkSwitch-XT2 IC は、小さなセラミック コンデンサ C3 を BYPASS ピンに接続するだけで、DRAIN ピンから完全に自己給電することもできます。補助巻線から抵抗R2を介して電流を BYPASS ピンに供給することで、十分に低い無負荷時入力電力及びすべての負荷条件における効率の向上を実現します。無負荷時消費電力を最も低くするには、BYPASS ピンに流入する電流を 120 μ A よりわずかに高くする必要があります。最高の最大負荷時効率と熱特性を得るには、BYPASS ピンに流入する電流を 257 μ A よりわずかに高くする必要があります。

応用時の重要検討項目

LinkSwitch-XT2 の設計上の考慮事項 出力電力テーブル

データシートの最大出力電力テーブル (テーブル 1) は、次の想定条件で得られる最大実効連続出力電力を示します。

1. 最小 DC 入力電圧が 85 VAC 入力で 90 V 以上、230 VAC 入力または倍電圧使用時の 115 VAC 入力で 240 V 以上。入力コンデンサの値は、AC 入力設計に対するこれらの条件を満たすように十分に大きくする必要があります。
2. 高速 PN 整流ダイオードを使用した 6 V の二次側出力。
3. 効率 70% を想定。
4. 定電圧出力 (二次側定電流回路なし)。
5. 一次クランプ (RCD またはツェナー) を使用。
6. 部品の SOURCE ピンは、温度を 100 °C 以下に保つために十分な広さの銅面にはんだ付け実装します。
7. オープン フレーム設計の場合は周囲温度が 50 °C 以下、アダプタ設計の場合は内部筐体の温度が 60 °C 以下。

LNK3604 には、不連続動作モード ($KP > 1$) を推奨します。KP は一次電流のピークに対するリップルの比率で、1 未満に設定。1 以上の場合、KP は二次ダイオード導通時間に対する一次パワー MOSFET OFF 時間の比率です。次に説明する磁束密度の要件により、LinkSwitch-XT2 の設計は一般に不連続になります。これには、超高速の代わりに高速の出力ダイオードを使用して EMI を軽減できる利点があります。

クランプレス設計

クランプレス設計では、漏れインダクタンスによって誘発されるピークドレイン - ソース電圧を制限するために、ドレイン ノード容量にのみ依存します。したがって、最大 AC 入力電圧、VOR の値、漏れインダクタンス エネルギー、漏れインダクタンスの値、一次側ピーク電流、及び一次巻線容量によってピークドレイン電圧が決まります。外付けクランプにおいて顕著な電力消費が発生しない場合には、漏れインダクタンスのリングング期間が長くなり、EMI が悪化することがあります。

ユニバーサル入力または 230 VAC のみのクランプレス設計では、次の要件を推奨します。

1. クランプレス設計は、 $P_o \leq 2.5$ W、ローカレントリミットモード ($C_{BP} = 1$ μ F)、及び $VOR^{**} \leq 90$ V の場合のみ使用する必要があります。
2. $P_o \leq 2$ W の設計では、2 層の一次巻線を使用し、25 pF から 50 pF までの適切な一次巻線間容量を確保する必要があります。
3. $2 < P_o \leq 2.5$ W の設計では、バイアス巻線を追加し、クランプとして機能するように標準のリカバリーダイオードを使用する必要があります。このバイアス巻線は、バイアス巻線コンデンサから BYPASS ピンに抵抗を接続することによって外部バイアス電源としても使用できます。これにより、内部の高圧電流源を停止させ、デバイスの電力消費及び無負荷時電力消費を軽減できます。
4. $P_o > 2.5$ W の設計では、クランプレス設計は現実的ではなく、外付けの RCD またはツェナークランプを使用する必要があります。
5. 最悪条件の高入力電圧では、ピークドレイン電圧は内部パワー MOSFET の BV_{DSS} 仕様未満にしてください。 $V_{DSS} \times 0.9$ 未満にして、設計によるばらつきを考慮したマージンを確保するのが理想です。

+ 110 VAC のみの入力設計では、クランプレス設計の電力範囲を拡張して、標準カレントリミットモードを含めることができる場合があります。ただし、漏れリングングの増大により、EMI 特性が低下する可能性があります。

** VOR は、ダイオード導通期間中のトランスの巻線比を介して一次側に跳ね返る出力ダイオード順方向電圧降下と二次側出力の合計です。VOR は DC バス電圧と漏れスパイクに加算されてピークドレイン電圧を決定します。

可聴ノイズ

LinkSwitch-XT2 IC で使用されるサイクル スキップ モードでは、トランスで可聴周波数成分が生成されることがあります。この可聴ノイズの生成を制限するには、ピークコア磁束密度が 1500 ガウス (150 mT) 未満になるようにトランスを設計する必要があります。このガイドラインに従い、標準のトランス製造技術である浸漬ワニス処理を行うことで、実用上の可聴ノイズをゼロにできます。一次容量が大きくなり、損失が増えることになるため、トランスの真空含浸処理は行わないでください。より高い磁束密度でも設計できますが、音鳴りの特性を設計承認前にトランスの量産サンプルを使用して慎重に評価する必要があります。

Z5U などの誘電体を使用するセラミックコンデンサをクランプ回路で使用すると、可聴ノイズが生成されることがあります。その場合は、フィルムタイプなどの別の誘電体または構造を使ったコンデンサに交換してみてください。

LinkSwitch-XT2 レイアウトの考慮事項

LinkSwitch-XT2 (D、P、及び G パッケージ) の推奨回路基板レイアウトについては、図 9、10、及び 11 を参照してください。

一点接地

入力フィルタコンデンサから銅箔部上の SOURCE ピンへの接続は、一点接地接続にします。

バイパスコンデンサ C_{BP}

BYPASS ピンコンデンサは、BYPASS ピンと SOURCE ピンのできるだけ近くに配置する必要があります。

一次側ループ エリア

入力フィルタコンデンサ、トランスの一次側、及び LinkSwitch-XT2 IC を接続する一次側ループ エリアはできるだけ小さくする必要があります。

一次側クランプ回路

クランプは、電源オフ時の DRAIN ピンのピーク電圧を制限するために使用します。具体的には、RCD クランプまたはツェナー (約 200 V) とダイオードクランプを一次巻線に使用します。どの場合にも、EMI を最小化するために、クランプ部品からトランスと LinkSwitch-XT2 IC までの回路パスを最小にするように注意する必要があります。

温度に関する考慮事項

LinkSwitch-XT2 IC の下の銅箔部は、一点接地だけでなくヒートシンクとしても機能します。このエリアは EMI に影響しないノードに接続されているため、LinkSwitch-XT2 IC の良好な放熱のためにできるだけ大きくする必要があります。このことは、出力ダイオードのカソードについても同じです。

Y コンデンサ

この電力レベルでは、一般に Y コンデンサは使用しません。使用する場合は、Y コンデンサは一次側入力フィルタコンデンサのプラス端子から二次側トランスのコモン/リターン端子に直接接続する必要があります。このように配置すると、過大なコモンモードサージ電流を迂回させることができ、LinkSwitch-XT2 デバイスへの進入を防止できます。 π 型 (C、L、C) の入力 EMI フィルタを使用する場合は、フィルタのインダクタを入力フィルタコンデンサのマイナス端子間に接続する必要があります。

フィードバック信号

トランジスタから FEEDBACK ピンへの配線を最短にするために、トランジスタ Q2 は物理的に LinkSwitch-XT2 IC の近くに配置します。ノイズ干渉を防ぐために、高電流、高電圧のドレイン及びクランプのラインはフィードバック信号から離します。

出力ダイオード

最大限の性能を引き出すには、二次巻線、出力ダイオード、出力フィルタコンデンサを接続するループ エリアはできるだけ小さくする必要があります。さらに、十分な放熱のためにダイオードのアノード端子とカソード端子の両方の銅箔部を十分に大きくする必要があります。電気的に安定したカソード端子の銅箔面積を大きくすることを推奨します。アノード エリアを大きくすると、高周波のラジエーション EMI が增大することがあります。

設計のクイック チェックリスト

LinkSwitch-XT2 を使用するすべての電源設計において、最悪条件で部品仕様を超えないことをベンチマーク テストで検証する必要があります。最低限、次の試験を行うことを強く推奨します。

1. 最大ドレイン電圧 - 最大入力電圧及びピーク (過負荷) 出力電力で VDS が BV_{DSS} の 90% を超えないことを検証します。 BV_{DSS} 仕様に対する 10% のマージンにより、特にクランプレス設計における設計のばらつきに対するマージンを確保できます。

2. 最大ドレイン電流 - 最高周囲温度、最大入力電圧及びピーク出力 (過負荷) 電力で、ドレイン電流の波形を検証してトランスの飽和とリーディング エッジ電流スパイクが起動時に発生しないことを確認します。定常状態で繰り返し、リーディング エッジ スパイク電流が $t_{LEB(MIN)}$ の後に $I_{LIMIT(MIN)}$ を下回っているかどうかを確認します。すべての条件において、最大ドレイン電流は仕様の絶対最大定格よりも低くすることが必要です。
3. 温度特性の確認 - 規定の最大出力電力、最小入力電圧、及び最大周囲温度で、LinkSwitch-XT2 IC、トランス、出力ダイオード、出力コンデンサの温度仕様を超えないことを検証します。LinkSwitch-XT2 IC の $R_{DS(ON)}$ には、データシートに指定されている部品間のばらつきを許容する十分な温度マージンが必要です。低入力電圧、最大電力でこのばらつきを許容するには、LinkSwitch-XT2 IC の SOURCE ピンの最高温度を 100 °C にすることを推奨します。

設計ツール

設計ツールの最新情報は、弊社ホームページ (www.power.com) に掲載しています。

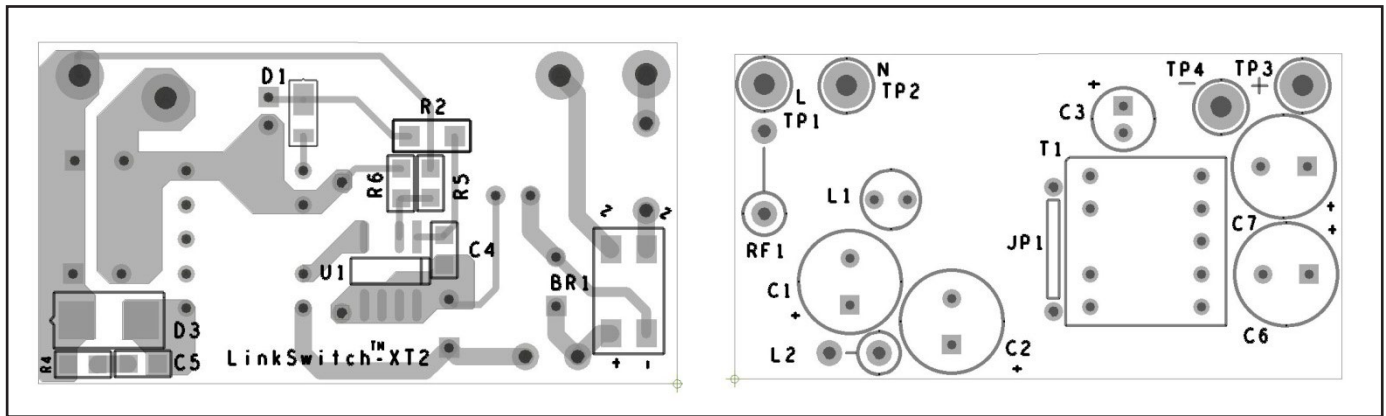


図 9. フライバックコンバータ構成 (左下、右上) で D パッケージを使用する LinkSwitch-XT2 の推奨基板レイアウト

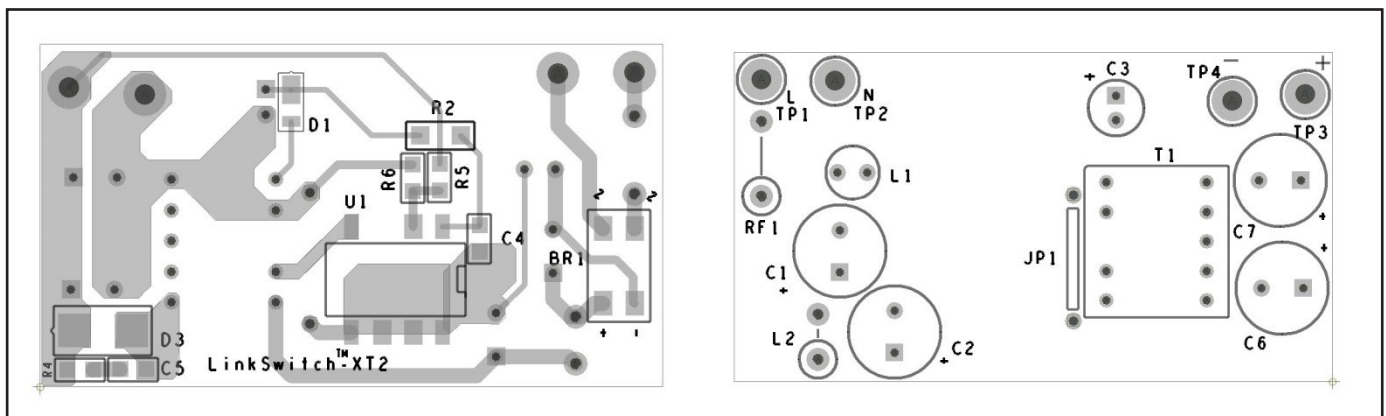


図 10. フライバックコンバータ構成 (左下、右上) で G パッケージを使用する LinkSwitch-XT2 の推奨基板レイアウト

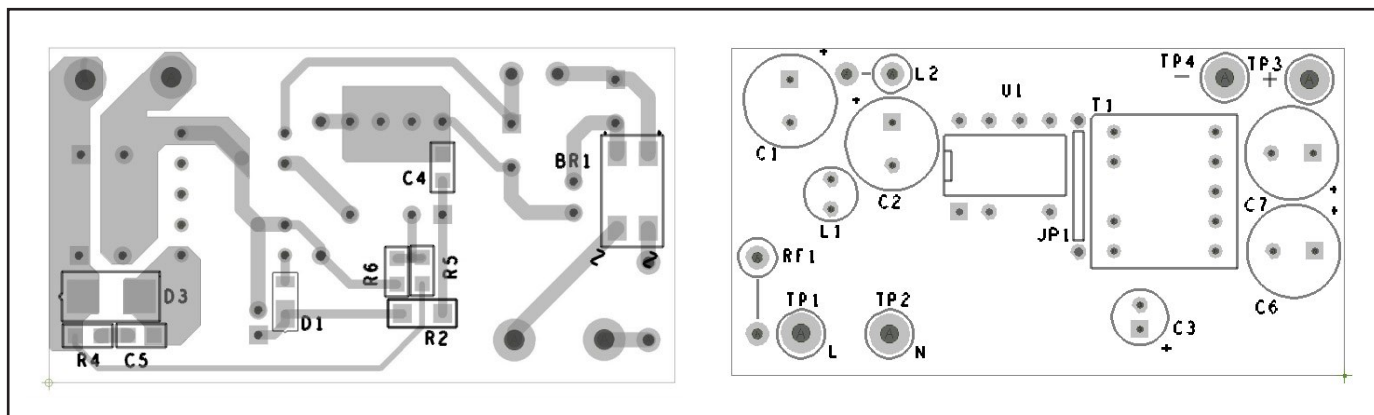


図 11. フライバック コンバータ構成 (左下, 右上) で P パッケージを使用する LinkSwitch-XT2 の推奨基板レイアウト

絶対最大定格^(1,5)

DRAIN ピン電圧:	LNK3604	-0.3 V ~ 725 V
	LNK369X	-0.3 V ~ 900 V
DRAIN ピン ピーク電流:	LNK3604	1230 mA ⁽²⁾
	LNK3694	968 mA ⁽²⁾
	LNK3696	3194 mA ⁽²⁾
FEEDBACK ピン電圧		-0.3 V ~ 7 V
FEEDBACK ピン電流		100 mA
BYPASS ピン電圧		-0.3 V ~ 7 V
保存温度		-65 °C ~ 150 °C
動作ジャンクション温度 ⁽³⁾		-40 °C ~ 150 °C
リード温度 ⁽⁴⁾		260 °C

- 注:
- すべての電圧は SOURCE を基準とし、 $T_A = 25\text{ °C}$ 。
 - $V_{DS} > 400\text{ V}$ の場合については、図 17 及び図 25 を参照してください。
 - 通常は内部回路によって制限されます。
 - ケースから 1/16 インチの点で 5 秒間。
 - 仕様の最大定格は、一度に 1 回のみであれば製品に回復不能な損傷を与えることなく印加できます。絶対最大定格の状態を長時間続けると、製品の信頼性に悪影響を与えるおそれがあります。

熱抵抗

熱抵抗: P または G パッケージ:

(θ_{JA})	70 °C/W ⁽²⁾ , 60 °C/W ⁽³⁾
(θ_{JC}) ⁽¹⁾	11 °C/W
D パッケージ:	
(θ_{JA})	100 °C/W ⁽²⁾ , 80 °C/W ⁽³⁾
(θ_{JC}) ⁽¹⁾	30 °C/W

- 注:
- プラスチック面に近接したピン 8 (SOURCE) で測定。
 - 0.36 平方インチ (232 mm²), 2 オンス (610 g/m²) の銅箔部にはんだ付け。
 - 1 平方インチ (645 mm²), 2 オンス (610 g/m²) の銅箔部にはんだ付け。

パラメータ	記号	条件			最小	標準	最大	単位
		SOURCE = 0 V, $T_J = -40 \sim 125\text{ °C}$ 図 12 を参照 (特に指定のない場合)						
出力周波数	f_{OSC}	LNK3604 $T_J = 25\text{ °C}$	平均	124	132	140	kHz	
			ピークトゥピーク ジッター		8			
		LNK3694 / LNK3696 $T_J = 25\text{ °C}$	平均	62	66	70		
			ピークトゥピーク ジッター		4			
最大デューティ サイクル	DC_{MAX}	S2 オープン	LNK3604	66			%	
			LNK3694 / LNK3696	65				
FEEDBACK ピンのターンオフ スレッシュホールド電流	I_{FB}	$V_{BP} = 5.0\text{ V} \sim 5.5\text{ V}$ $T_J = 25\text{ °C}$		44	49	54	μA	
FEEDBACK ピンのターンオフ スレッシュホールド時の電圧	V_{FB}	$V_{BP} = 5.0\text{ V} \sim 5.5\text{ V}$ $T_J = 25\text{ °C}$		1.97	2.00	2.03	V	
FEEDBACK ピンのシャットダウン電流	$I_{FB(SD)}$	$T_J = 25\text{ °C}$		520	675	800	μA	
FEEDBACK ピンのシャットダウン遅延		$T_J = 25\text{ °C}$			2		スイッチ サイクル	
FEEDBACK ピンのシャットダウン電流時の電圧	$V_{FB(SD)}$	$V_{BP} = 5.0\text{ V} \sim 5.5\text{ V}$ $T_J = 25\text{ °C}$	LNK3604		3.3		V	
			LNK3694 / LNK3696		3.1			
DRAIN ピン 供給電流	I_{S1}	$V_{FB} = 2.1\text{ V}$ (MOSFET スイッチングなし) 注 A 参照			75		μA	
	I_{S2}	FEEDBACK Open (MOSFET スイッチング) 注 A, B 参照	LNK3604		150		μA	
			LNK3694		120			
			LNK3696		205			
BYPASS ピン 充電電流	I_{CH1}	$V_{BP} = 0\text{ V}$ $T_J = 25\text{ °C}$		-11	-7	-3	mA	
	I_{CH2}	$V_{BP} = 4\text{ V}$ $T_J = 25\text{ °C}$		-7.5	-5	-2.5		

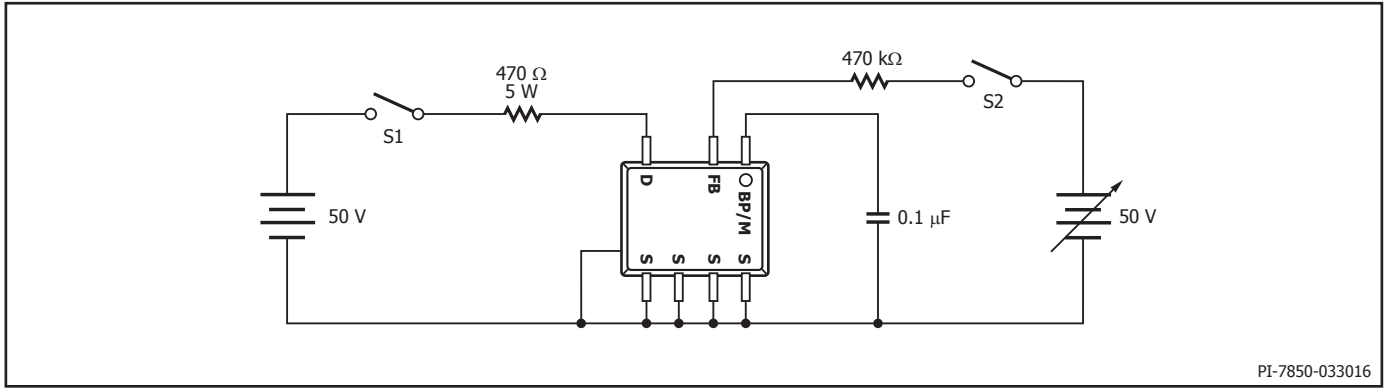
パラメータ	記号	条件 SOURCE = 0 V, $T_J = -40 \sim 125 \text{ }^\circ\text{C}$ 図 12 を参照 (特に指定のない場合)	最小	標準	最大	単位	
制御機能 (続き)							
BYPASS ピン電圧	V_{BP}		4.7	5.0	5.2	V	
BYPASS ピン シャットダウン スレッシュホールド電流	$I_{BP(SD)}$	$T_J = 25 \text{ }^\circ\text{C}$		6	8	mA	
BYPASS ピン シャント電圧	$V_{BP(SHUNT)}$	$I_{BP} = 2 \text{ mA}$	4.95	5.2	5.45	V	
BYPASS ピン 電圧ヒステリシス	$V_{BP(H)}$			0.47		V	
BYPASS ピン 供給電流	$I_{BP(SC)}$	注 C 参照	55			μA	
回路保護							
標準カレントリミット ($C_{BP} = 0.1 \text{ } \mu\text{F}$ 、 注 D、H を参照)	I_{LIMIT}	$di/dt = 65 \text{ mA}/\mu\text{s}$ $T_J = 25 \text{ }^\circ\text{C}$	LNK3604	240	257	275	mA
		$di/dt = 415 \text{ mA}/\mu\text{s}$ $T_J = 25 \text{ }^\circ\text{C}$		278	317	356	
		$di/dt = 33 \text{ mA}/\mu\text{s}$ $T_J = 25 \text{ }^\circ\text{C}$	LNK3694	240.5	260	279.5	
		$di/dt = 210 \text{ mA}/\mu\text{s}$ $T_J = 25 \text{ }^\circ\text{C}$		265.5	287	308.5	
		$di/dt = 60 \text{ mA}/\mu\text{s}$ $T_J = 25 \text{ }^\circ\text{C}$	LNK3696	446	482	518	
		$di/dt = 385 \text{ mA}/\mu\text{s}$ $T_J = 25 \text{ }^\circ\text{C}$		496	535	575	
ローカレントリミット ($C_{BP} = 1 \text{ } \mu\text{F}$ 、 注 D、H を参照)	$I_{LIMIT(RED)}$	$di/dt = 65 \text{ mA}/\mu\text{s}$ $T_J = 25 \text{ }^\circ\text{C}$	LNK3604	180	205	230	mA
		$di/dt = 415 \text{ mA}/\mu\text{s}$ $T_J = 25 \text{ }^\circ\text{C}$		227	258	289	
		$di/dt = 33 \text{ mA}/\mu\text{s}$ $T_J = 25 \text{ }^\circ\text{C}$	LNK3694	189	205	220	
		$di/dt = 210 \text{ mA}/\mu\text{s}$ $T_J = 25 \text{ }^\circ\text{C}$		212	230	247	
		$di/dt = 60 \text{ mA}/\mu\text{s}$ $T_J = 25 \text{ }^\circ\text{C}$	LNK3696	347	375	404	
		$di/dt = 385 \text{ mA}/\mu\text{s}$ $T_J = 25 \text{ }^\circ\text{C}$		388.5	420	451.5	
最小 ON 時間	$t_{ON(MIN)}$	注 I を参照	LNK3604	356	475	594	ns
			LNK3694	110	250	390	
			LNK3696	200	345	490	
リーディング エッジ ブランキング時間	t_{LEB}	$T_J = 25 \text{ }^\circ\text{C}$ 注 E を参照	LNK3604	300	450	ns	
			LNK3694 / LNK3696	140	215		
過熱シャットダウン温度	T_{SD}	注 F を参照	135	142	150	$^\circ\text{C}$	
過熱シャットダウン ヒステリシス	$T_{SD(H)}$	注 F を参照		75		$^\circ\text{C}$	

パラメータ	記号	条件		最小	標準	最大	単位
		SOURCE = 0 V, T _J = -40 ~ 125 °C 図 12 を参照 (特に指定のない場合)					
出力							
オン抵抗	R _{DS(ON)}	LNK3604 I _D = 25 mA	T _J = 25 °C		24	27.6	Ω
			T _J = 100 °C		38	44.2	
		LNK3694 I _D = 86 mA	T _J = 25 °C		17	19.6	
			T _J = 100 °C		27	31	
		LNK3696 I _D = 163 mA	T _J = 25 °C		5.3	6.1	
			T _J = 100 °C		8.4	9.7	
オフ時 DRAIN 漏れ電流	I _{DSS}	V _{BP} = 5.4 V, V _{FB} ≥ 2.1 V, V _{DS} = 560 V, T _J = 25 °C	LNK3604			50	μA
		V _{BP} = 5.4 V, V _{FB} ≥ 2.1 V, V _{DS} = 720 V, T _J = 25 °C	LNK3694 / LNK3696				
ブレイクダウン電圧	BV _{DSS}	V _{BP} = 5.4 V, V _{FB} ≥ 2.1 V, T _J = 25 °C	LNK3604	725			V
			LNK3694 / LNK3696	900			
DRAIN ピン 供給電圧			T _J = 25 °C	50			V
オートリスタート ON 時間	t _{AR(ON)}		T _J = 25 °C 注 G を参照		50		ms
オートリスタート OFF 時間	t _{AR(OFF)}	T _J = 25 °C 注 G を参照	最初の OFF 期間		150		ms
			その後の期間		1500		
オートリスタート デューティ サイクル	DC _{AR}		その後の期間		3		%

注:

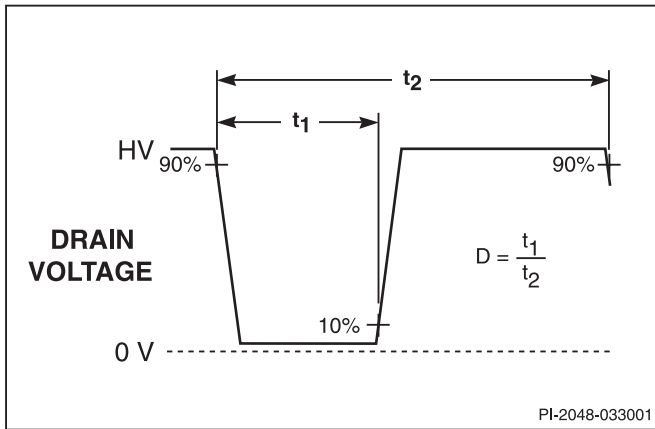
- A. 総電流消費は、FEEDBACK ピンの電圧が 2.1 V (MOSFET スイッチングなし) の場合は I_{S1} と I_{DSS} の合計で、FEEDBACK ピンが SOURCE (MOSFET スイッチング) に短絡されている場合は I_{S2} と I_{DSS} の合計です。
- B. 出力 MOSFET はスイッチング動作しているため、スイッチング電流とドレインの供給電流を区別するのは困難です。代わりに手段として、BYPASS ピンの電流を 5.1 V で測定します。
- C. この電流は、BYPASS ピンと FEEDBACK ピンの間に接続されるオプションのフォトカプラに供給することを目的としたもので、その他の外付け回路を対象としたものではありません。
- D. その他の di/dt 値でのカレントリミットについては、図 22、23、32、33 を参照してください。
- E. このパラメータは、標準値を参照して設計してください。
- F. このパラメータは、特性によって規定されます。
- G. オートリスタートのオン時間には、発振器と同じ温度特性があります (周波数に反比例)。
- H. BP/M コンデンサ値の公差は、ターゲットのアプリケーションの周囲温度範囲において、次に示される値またはそれよりも良好な値である必要があります。
- I. 50 Ω のドレイン プルアップで図 14 の回路を使用して測定されます。ドレイン パルスの幅は、V_{FALL} = 42 V から V_{RISE} = 40 V (VDR = 50 V) までの時間として測定されます。

定格 BP/M ピン コンデンサ値	コンデンサ最小値 に対する公差	
	最小	最大
0.1 μF	-60%	+100%
1 μF	-50%	+100%



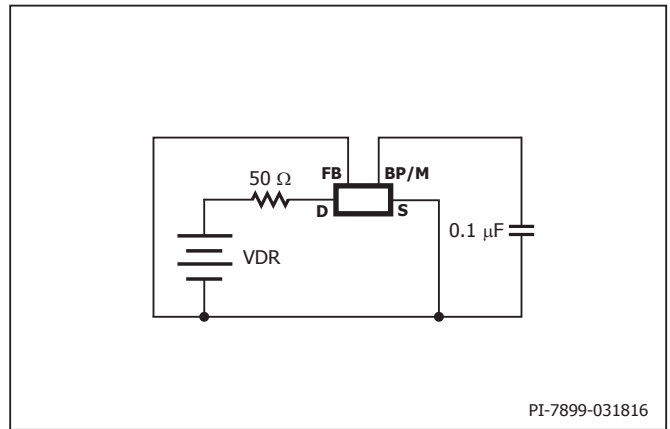
PI-7850-033016

図 12. LinkSwitch-XT2 の基本試験回路



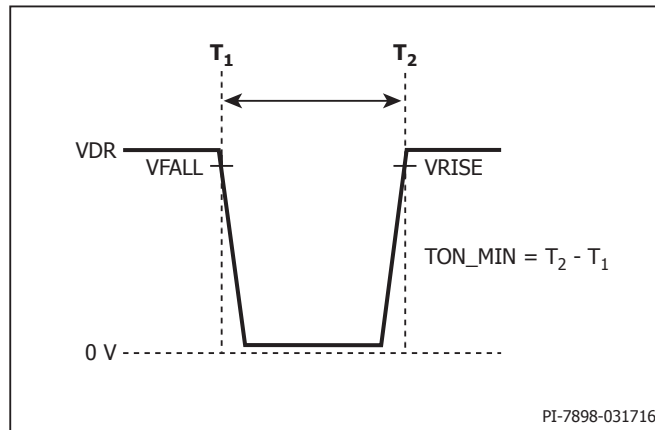
PI-2048-033001

図 13. LinkSwitch-XT2 のデューティ サイクルの測定



PI-7899-031816

図 14. LinkSwitch-XT2 の最小 ON 時間試験回路



PI-7898-031716

図 15. LinkSwitch-XT2 の最小 ON 時間の測定

標準性能特性

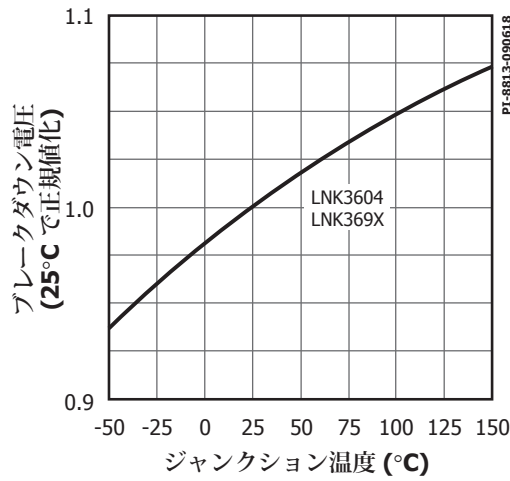


図 16. ブレイクダウン対温度

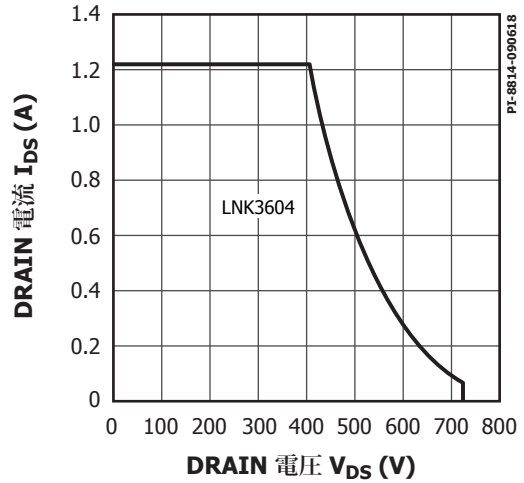


図 17. 最大許容 DRAIN 電流と DRAIN 電圧

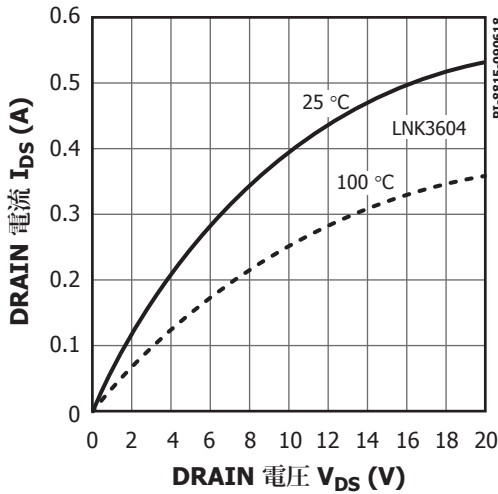


図 18. 出力特性

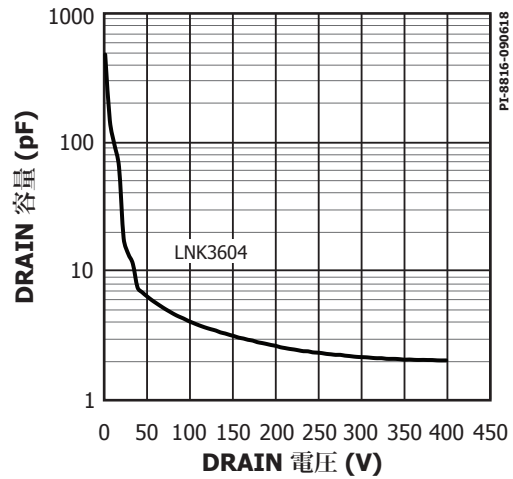


図 19. C_{oss} と DRAIN 電圧

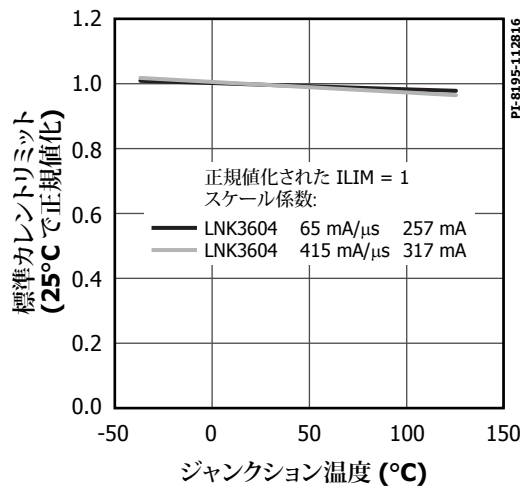


図 20. 標準カレントリミット対ジャンクション温度

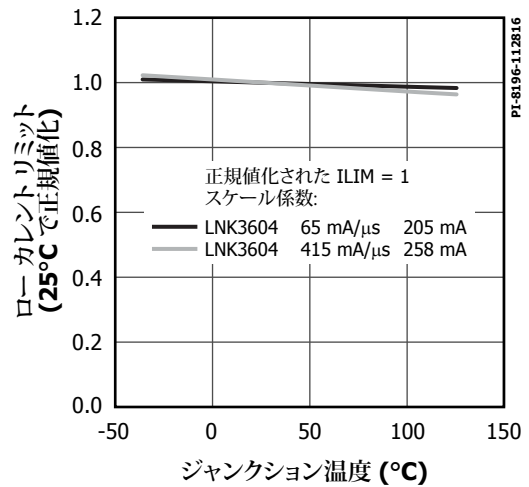


図 21. ローカレントリミット対ジャンクション温度

標準性能特性

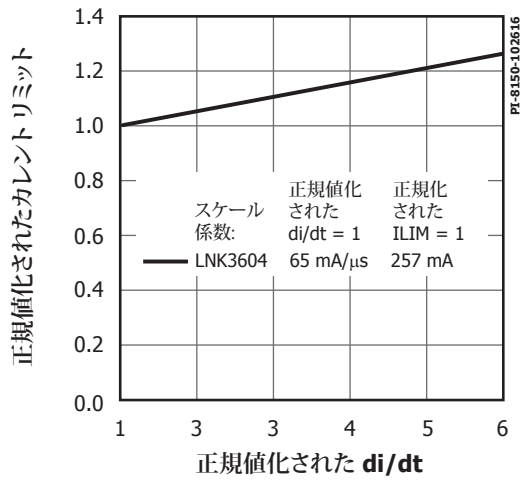


図 22. 標準カレントリミット対 di/dt

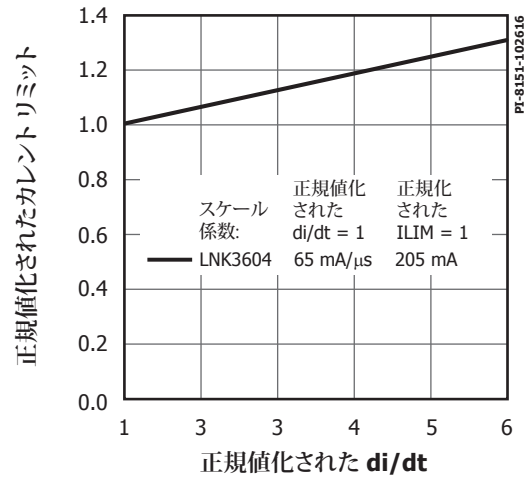


図 23. ローカレントリミット対 di/dt

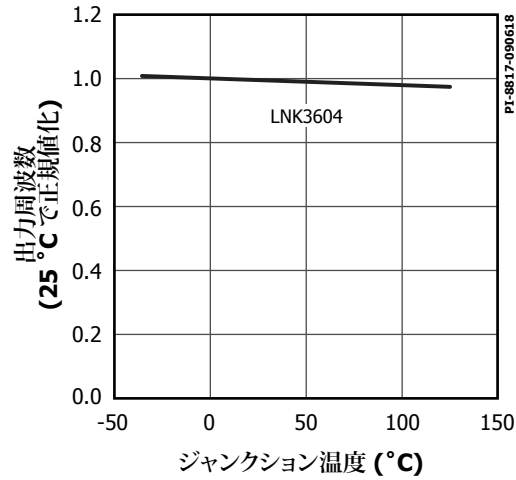


図 24. 出力周波数対ジャンクション温度

標準性能特性

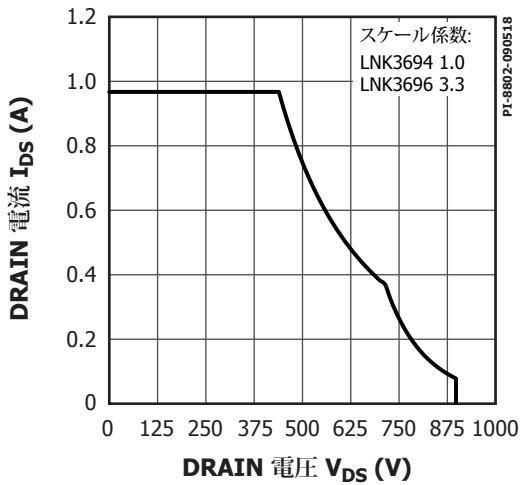


図 25. 最大許容 DRAIN 電流と DRAIN 電圧

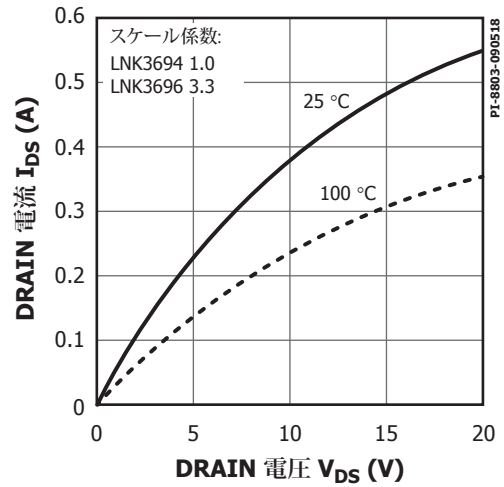


図 26. 出力特性

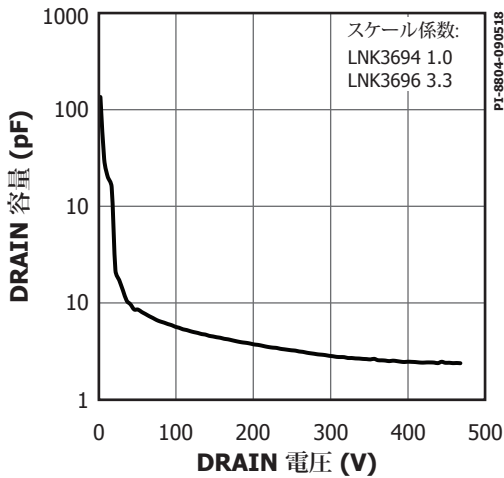


図 27. C_{oss} と DRAIN 電圧

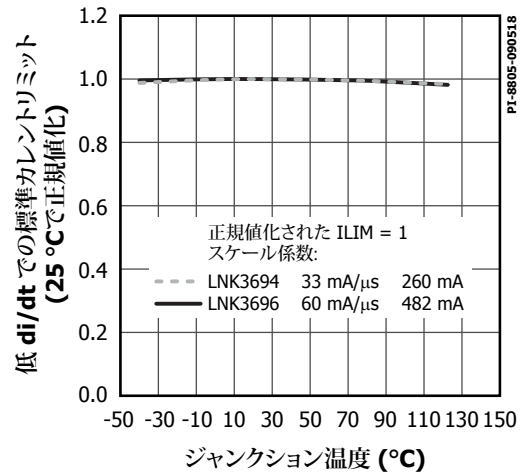


図 28. 標準カレントリミット対ジャンクション温度

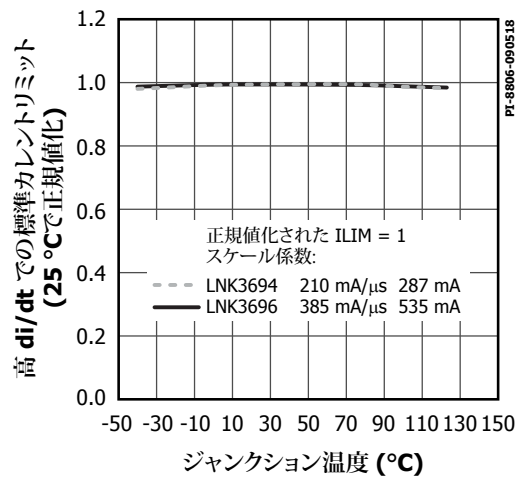


図 29. 標準カレントリミット対ジャンクション温度

標準性能特性

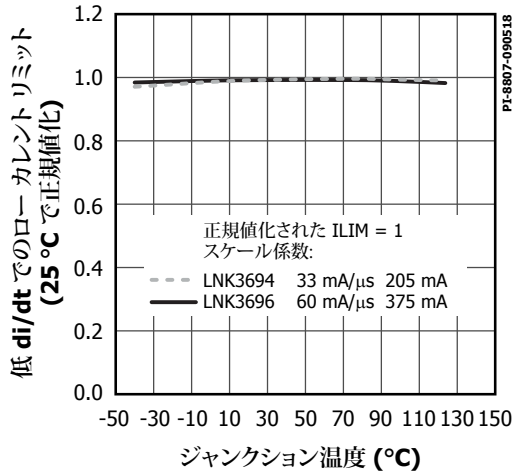


図 30. ロー カレントリミット対ジャンクション温度

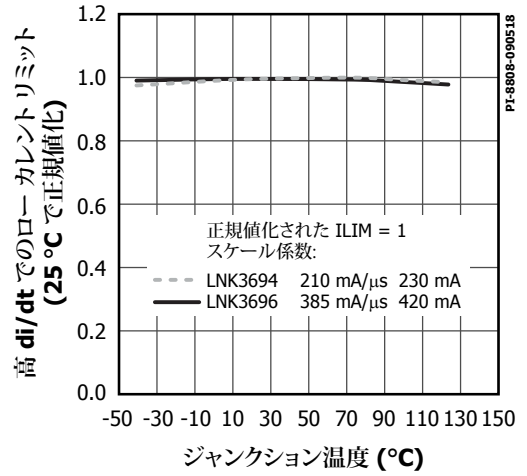


図 31. ロー カレントリミット対ジャンクション温度

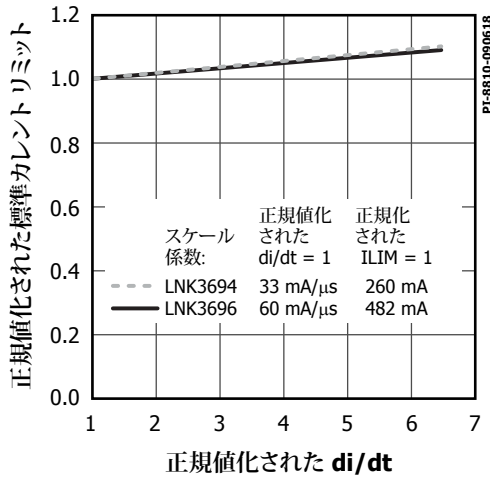


図 32. 標準カレントリミットと di/dt

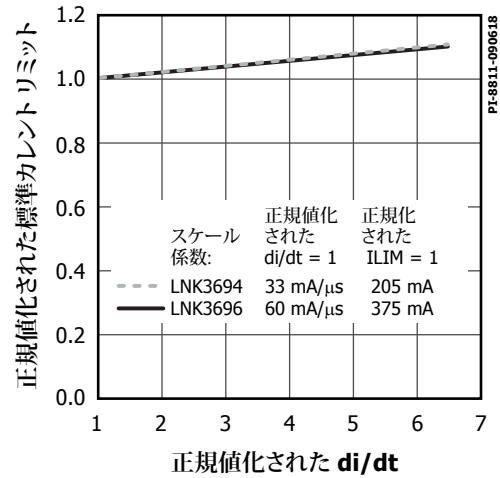


図 33. ローカレントリミット対 di/dt

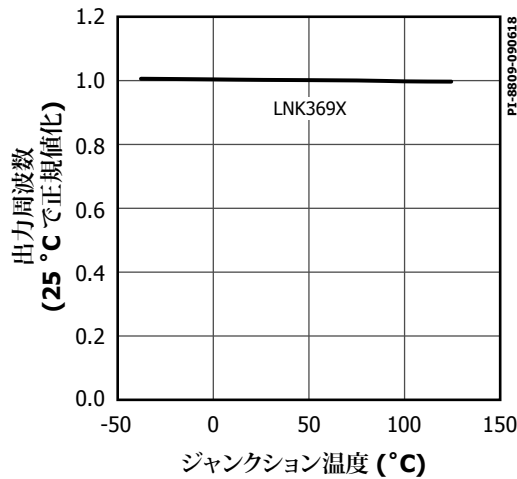
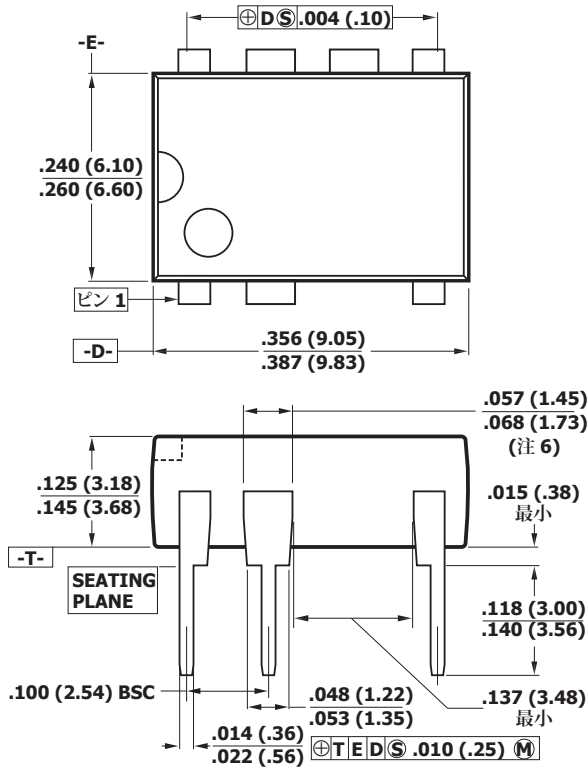


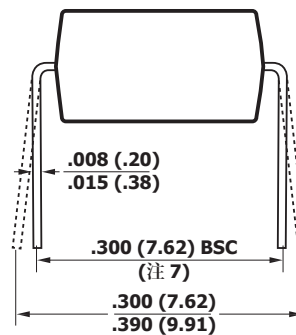
図 34. 出力周波数対ジャンクション温度

PDIP-8C (P パッケージ)



注:

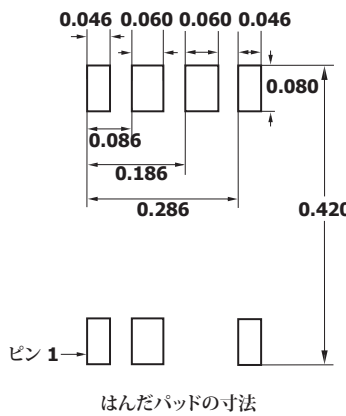
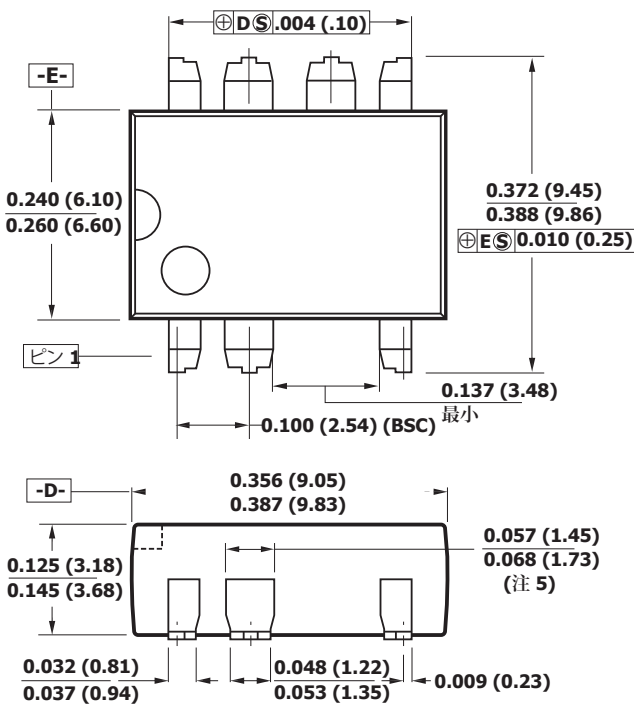
1. パッケージ寸法は、0.300 インチ配列の標準デュアルインライン (DIP) パッケージ用 JEDEC 仕様 MS-001-AB (B 7/85 号) に準拠します。
2. 寸法の単位はインチです。ミリによる寸法はかっこ内に記載します。
3. 表示される寸法に金型のバリまたはその他の突起は含まれません。金型のバリまたは突起はいずれの側でも 0.006 (0.15) を超えないようにします。
4. ピン配置はピン 1 から始まり、上から見て反時計回りにピン 8 まで続きます。ノッチ及び/またはくぼみでピン 1 を特定できます。ピン 3 はありません。
5. リード位置を省略したパッケージ本体のメタル間の最小距離は 0.137 インチ (3.48 mm)。
6. リード幅はパッケージ本体で測定します。
7. リード間隔はリード線を平面 T に垂直に制限して測定します。



P08C

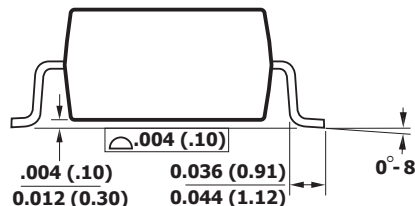
PI-3933-081716

SMD-8C (G パッケージ)



注:

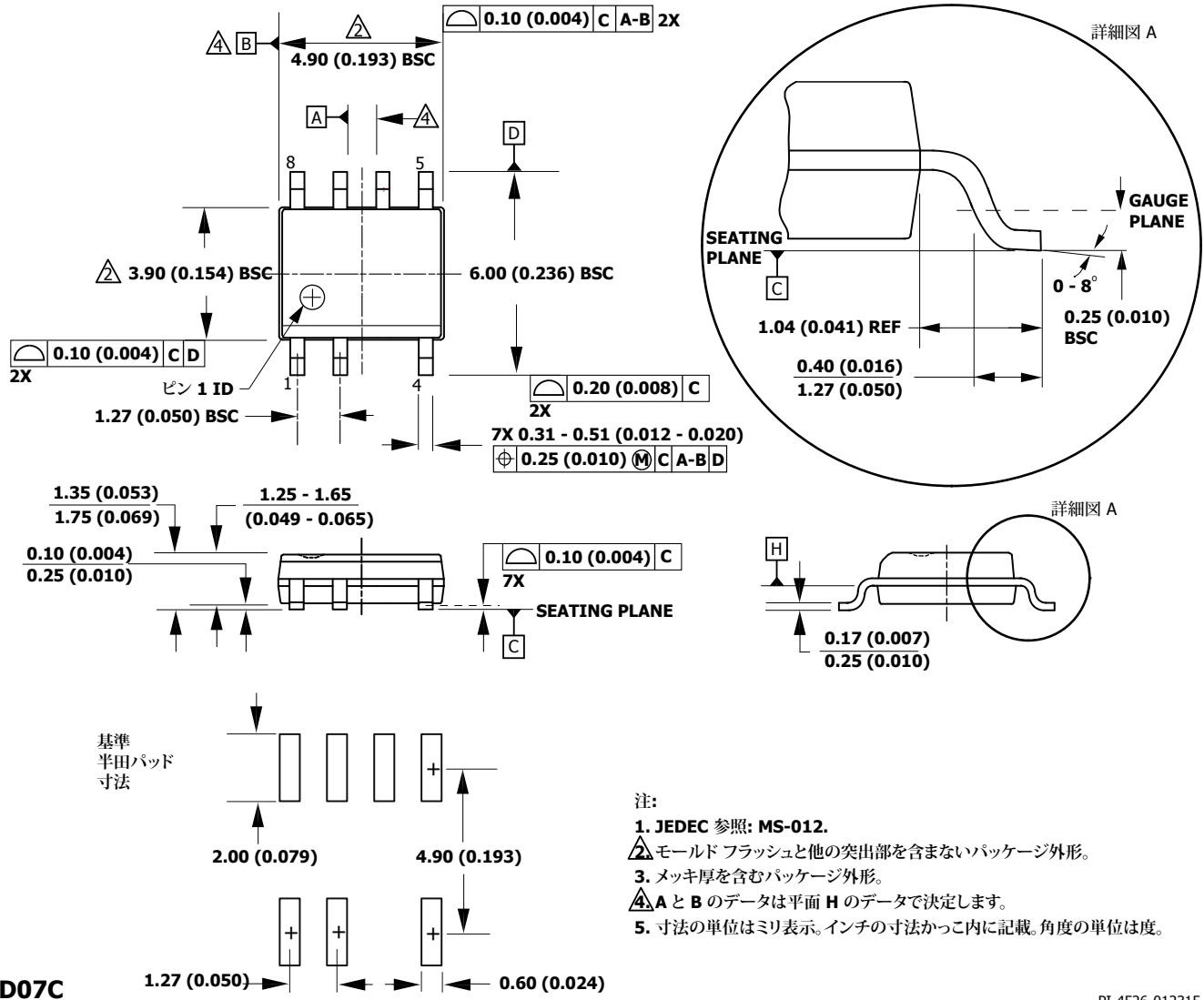
1. 寸法の単位は インチです。ミリによる寸法はかっこ内に記載します。
2. 表示される寸法に金型のバリまたはその他の突起は含まれません。金型のバリまたは突起はいずれの側でも 0.006 (0.15) を超えないようにします。
3. ピン配置はピン 1 から始まり、上から見て反時計回りにピン 8 まで続きます。ピン 3 はありません。
4. リード位置を省略した パッケージ本体のメタル間の最小距離は 0.137 インチ (3.48 mm) です。
5. リード幅はパッケージ本体で測定します。
6. D と E はパッケージ上の 参考データです。



G08C

PI-4015-081716

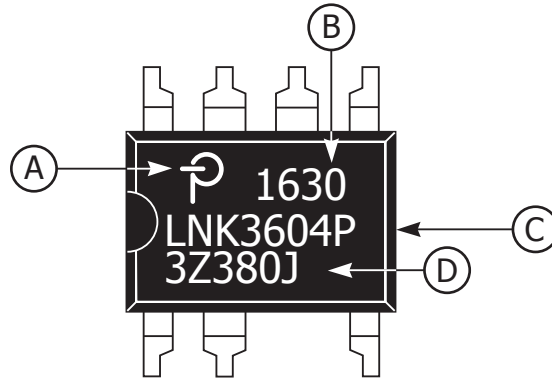
SO-8C (D パッケージ)



D07C

PI-4526-012315

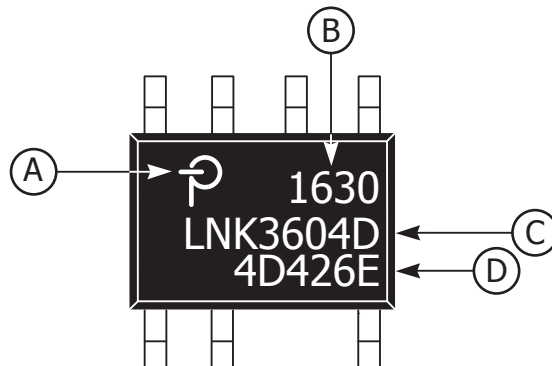
PDIP-8C (P) と SMD-8C (G) パッケージのマーク



- A. Power Integrations のロゴ
- B. アセンブリのデート コード (年の下 2 桁、その後に 2 桁の週表示)
- C. 製品 ID (部品番号/パッケージ タイプ)
- D. 製品 ID コード

PI-8127-100516

SO-8C (D) パッケージのマーク



- A. Power Integrations のロゴ
- B. アセンブリのデート コード (年の下 2 桁、その後に 2 桁の週表示)
- C. 製品 ID (部品番号/パッケージ タイプ)
- D. 製品 ID コード

PI-8126-100516

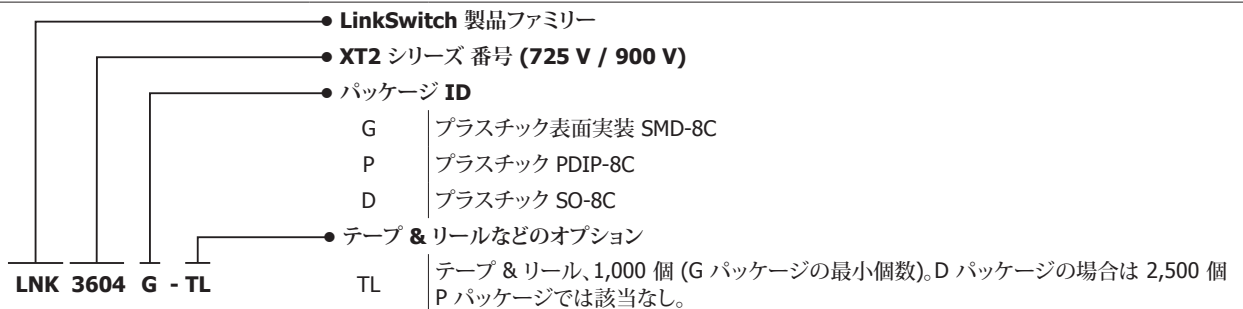
MSL テーブル

部品番号	MSL 定格
LNK3604P	N/A
LNK3694P	N/A
LNK3696P	N/A
LNK3604G	4
LNK3694G	4
LNK3696G	4
LNK3604D	1

ESD とラッチアップ

テスト	条件	結果
125 °C でラッチアップ	EIA/JESD78	すべてのピンで ± 100 mA 以上、または $1.5 \times V_{MAX}$ 以上
人体モデル ESD	EIA/JESD22-A114-A	DRAIN (D) ピンを除くすべてのピンで ± 2 kV 以上 DRAIN (D) ピン (725 V 部品) で ± 1.5 kV 以上 DRAIN (D) ピン (900 V 部品) で ± 2 kV 以上
機器モデル ESD	EIA/JESD22-A115-A	すべてのピンで ± 200 V 以上

品番コード体系表



改訂	注	日付
A	コード B。	10/16
B	コード S。	11/16
C	コード A	11/16
D	図 17 及び絶対最大定格の注 2 の修正に合わせて DRAIN ピン ピーク電流を修正しました。	01/06/17
D	テーブル 1 の注 1 と 2 を修正し、5 ページの図 5 及び参照の指定を更新しました。	01/16/17
E	LNK3694 及び LNK3696 の部品を追加しました。	09/18
F	表 1 の 900 V MOSFET VAC の範囲を更新しました。	12/18
G	ESD 及びラッチアップ テーブルの結果列を更新しました。	04/19

最新の情報については、弊社ウェブサイト www.power.com をご覧ください。

Power Integrations は、信頼性や生産性を向上するために、いつでも製品を変更する権利を保有します。Power Integrations は、ここに記載した機器または回路を使用したことから生じる事柄について責任を一切負いません。Power Integrations は、ここでは何らの保証もせず、商品性、特定目的に対する適合性、及び第三者の権利の非侵害性の黙示の保証などが含まれますがこれに限定されず、すべての保証を明確に否認します。

特許情報

ここで例示した製品及びアプリケーション (製品の外付けトランス構造と回路も含む) は、米国及び他国の特許の対象である場合があります。また、Power Integrations に譲渡された米国及び他国の出願中特許の対象である可能性があります。Power Integrations が保有する特許の全リストは、www.power.com に掲載されています。Power Integrations は、www.power.com/ip.htm に定めるところに従って、特定の特許権に基づくライセンスを顧客に許諾します。

生命維持に関する方針

Power Integrations の社長の書面による明示的な承認なく、Power Integrations の製品を生命維持装置またはシステムの重要な構成要素として使用することは認められていません。ここで使用した用語は次の意味を持つものとします。

- 「生命維持装置またはシステム」とは、(i) 外科手術による肉体への埋め込みを目的としているか、または (ii) 生命活動を支援または維持するものであり、かつ (iii) 指示に従って適切に使用した時に動作しないと、利用者に深刻な障害または死をもたらすと合理的に予想されるものです。
- 「重要な構成要素」とは、生命維持装置またはシステムの構成要素のうち、動作しないと生命維持装置またはシステムの故障を引き起こすか、あるいは安全性または効果に影響を及ぼすと合理的に予想される構成要素です。

Power Integrations, Power Integrations ロゴ、CAPZero、ChiPhy、CHY、DPA-Switch、EcoSmart、E-Shield、eSIP、eSOP、HiperPLC、HiperPFS、HiperTFS、InnoSwitch、Innovation in Power Conversion、InSOP、LinkSwitch、LinkZero、LYTSwitch、SENZero、TinySwitch、TOPSwitch、PI、PI Expert、SCALE、SCALE-1、SCALE-2、SCALE-3、及び SCALE-iDriver は Power Integrations, Inc. の商標です。その他の商標は、各社の所有物です。©2019, Power Integrations, Inc.

Power Integrations の世界各国の販売サポート担当

世界本社 5245 Hellyer Avenue San Jose, CA 95138, USA 代表: +1-408-414-9200 カスタマー サービス: 上記以外の国: +1-65-635-64480 南北アメリカ: +1-408-414-9621 電子メール: usasales@power.com	ドイツ (AC-DC/LED 販売) Einsteinring 24 85609 Dornach/Aschheim Germany 電話: +49-89-5527-39100 電子メール: eurosales@power.com	イタリア Via Milanese 20, 3rd.Fl. 20099 Sesto San Giovanni (MI) Italy 電話: +39-024-550-8701 電子メール: eurosales@power.com	シンガポール 51 Newton Road #19-01/05 Goldhill Plaza Singapore, 308900 電話: +65-6358-2160 電子メール: singaporesales@power.com
中国 (上海) Rm 2410, Charity Plaza, No. 88 North Caoxi Road Shanghai, PRC 200030 電話: +86-21-6354-6323 電子メール: chinasales@power.com	ドイツ (ゲートドライブ販売) HellwegForum 1 59469 Ense Germany 電話: +49-2938-64-39990 電子メール: igbt-driver.sales@power.com	日本 〒222-0033 神奈川県横浜市 港北区新横浜 1-7-9 友泉新横浜一丁目ビル 電話: +81-45-471-1021 電子メール: japansales@power.com	台湾 5F, No. 318, Nei Hu Rd., Sec.1 Nei Hu Dist. Taipei 11493, Taiwan R.O.C. 電話: +886-2-2659-4570 電子メール: taiwansales@power.com
中国 (深圳) 17/F, Hivac Building, No. 2, Keji Nan 8th Road, Nanshan District, Shenzhen, China, 518057 電話: +86-755-8672-8689 電子メール: chinasales@power.com	インド #1, 14th Main Road Vasanthanagar Bangalore-560052 India 電話: +91-80-4113-8020 電子メール: indiasales@power.com	韓国 RM 602, 6FL Korea City Air Terminal B/D, 159-6 Samsung-Dong, Kangnam-Gu, Seoul, 135-728, Korea 電話: +82-2-2016-6610 電子メール: koreasales@power.com	英国 Building 5, Suite 21 The Westbrook Centre Milton Road Cambridge CB4 1YG 電話: +44 (0) 7823-557484 電子メール: eurosales@power.com