

LNK3604, LNK3694 및 3696 LinkSwitch-XT2 제품군

시스템 레벨 보호 기능이 내장된 에너지 효율적인
저전력 오프라인 스위처 IC

제품의 주요 특징

쉬운 설계

- 최저 부품 수로 구현하는 스위처 솔루션
- 선택 가능한 디바이스 current limit
- 회로 단락 및 오픈 루프 보호를 위한 통합된 오토-리스타트
- 선택적인 셸프 바이어스 서플라이
- 주파수 지터링으로 EMI 크게 감소
- PCB와 패키지 모두에서 DRAIN 핀과 다른 모든 핀 간의 HV 연면거리 요구 사항 충족
- 핀 아웃을 통해 PCB 히트싱크 단순화

선형/RCC보다 뛰어난 기능

- 출력 과전압 보호 기능(OVP)
- 라인 입력 과전압 보호 기능(OVL)
- 히스테리시스(Hysteresis) 과열 보호 기능(OTP)
- DRAIN 핀과 다른 모든 핀 간에 연면거리 확대로 필드 신뢰성 향상
- 뛰어난 서지 내성을 위한 725V MOSFET 정격 시리즈
- 산업용 설계 또는 추가적인 안전 마진을 위한 900V MOSFET 정격 시리즈
- 부품 수를 대폭 줄여 높아진 신뢰성
 - 단면 PCB 및 전체 SMD 제조 가능

EcoSmart™ – 매우 높은 에너지 효율

- 전 세계의 모든 에너지 효율성 규정 준수
- 265VAC 입력에서 바이어스 권선 없이 무부하 소비 전력 100mW 미만 (바이어스 권선 사용 시 10mW 미만)
- ON/OFF 컨트롤은 매우 작은 부하에서 일정한 효율성 제공

응용 분야

- 플라이백 컨버터
- 가전 제품, 산업용 시스템 및 측정기용 서플라이

설명

LinkSwitch™-XT2는 725V/900V 파워 MOSFET, 오실레이터, 단순한 ON/OFF 컨트롤 체계, 고압 스위칭 전류 소스, 주파수 지터링, 사이클 단위 current limit, 씨멀 섯다운 회로를 하나의 모놀리식 IC에 통합합니다. 스타트업과 작동 전력은 DRAIN 핀에서 직접 공급되므로 바이어스 권선 및 관련 회로가 필요하지 않습니다.

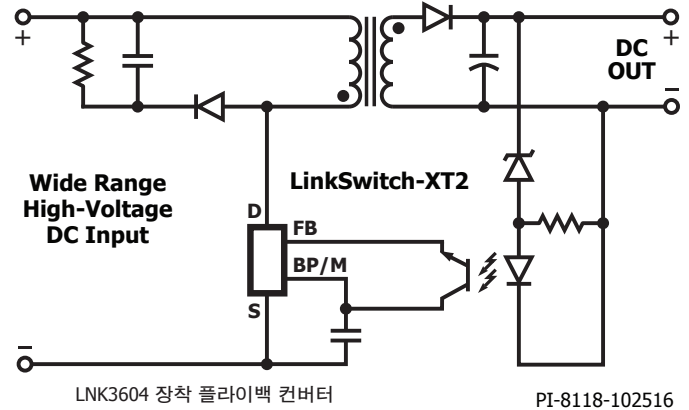


그림 1. LinkSwitch-XT2를 사용하는 일반적인 애플리케이션



그림 2. 패키지 옵션 P: PDIP-8C, G: SMD-8C, D: SO-8C

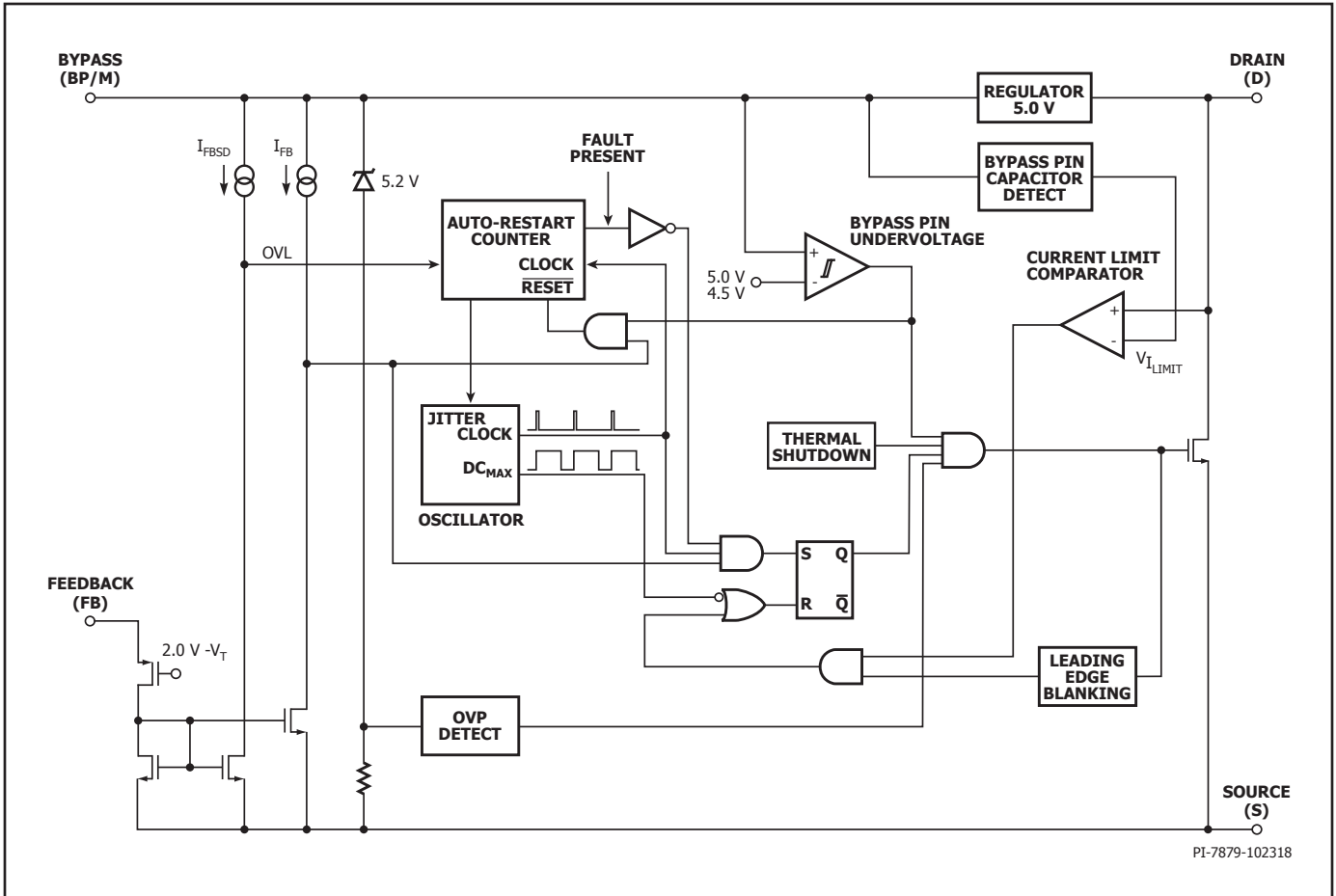
출력 전력표⁽⁴⁾

제품 ⁽³⁾	피크 또는 오픈 프레임 ^{1,2}	
	725V MOSFET	
	230VAC ±15%	85-265VAC
LNK3604P/G/D	9.2W	6.1W
제품 ⁽³⁾	900V MOSFET	
	230VAC ±15%	85-484VAC
LNK3694P/G	6W	4W
LNK3696P/G	11W	8W

표 1. 출력 전력표

참고:

1. 일반 비환기 밀폐 구조(non-ventilated enclosed) 어댑터에서의 최대 연속 전력은 주변 온도 50°C에서 측정합니다.
2. 적절한 히트싱크가 설치된 오픈 프레임 설계에서의 실제 최대 연속 전력은 주변 온도 50°C에서 측정합니다.
3. 패키지: P: DIP-8C, G: SMD-8C, D: SO-8C. 부품 주문 정보를 참조하십시오.
4. 가정에 대한 전체 설명은 주요 애플리케이션 고려 사항 섹션을 참조하십시오.



PI-7879-102318

그림 3. 기능 블록 다이어그램

핀 기능 설명

DRAIN(D) 핀:

파워 MOSFET 드레인 연결핀입니다. 이 핀은 스타트업 및 정상 작동 상태 시 내부 작동 전류를 제공합니다.

BYPASS(BP/M) 핀:

이 핀은 여러 기능을 갖추고 있습니다.

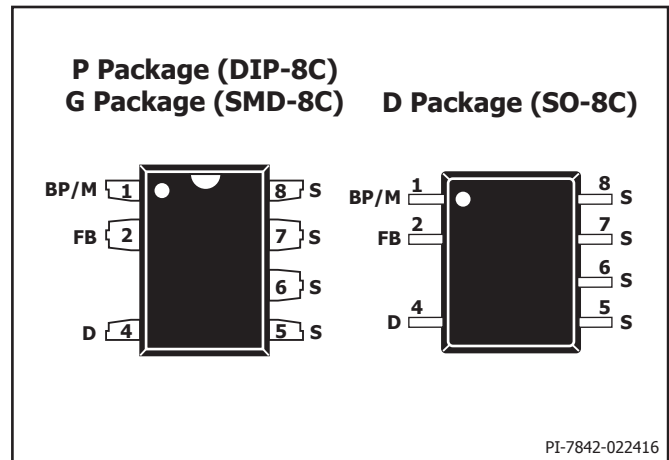
- 내부적으로 생성된 5.0V 서플라이용 외부 바이패스 커패시터의 연결 지점입니다.
- 추가된 커패시턴스 값에 따라 current limit 값을 선택할 수 있는 모드 선택기입니다. 0.1 μ F 커패시터는 standard current limit 값을 갖습니다. 1 μ F 커패시터는 더 낮은 전력 설계를 위해 current limit을 줄입니다.
- 셋다운 기능을 제공합니다. BYPASS 핀으로 흐르는 전류가 내부 오실레이터(f_{OSC})의 2-3회 사이클에 해당하는 시간 동안 $I_{BP(SD)}$ 를 초과하면 디바이스가 오토-리스타트에 진입합니다. 이는 외부 회로를 통한 출력 과전압 보호 기능을 제공하는 데 사용될 수 있습니다.

FEEDBACK(FB) 핀:

정상 동작 시 파워 MOSFET의 스위칭은 FEEDBACK 핀에 의해 제어됩니다. I_{FB} (49 μ A)보다 큰 전류가 이 핀으로 전달되면 파워 MOSFET 스위칭이 종료됩니다. 입력 과전압 보호는 I_{FBSD} (670 μ A)보다 큰 전류가 2회 연속 스위칭 사이클 동안 이 핀으로 전달되면 입력 과전압 보호가 감지됩니다.

SOURCE(S) 핀:

이 핀은 파워 MOSFET 소스 연결 핀입니다. 또한 BYPASS 및 FEEDBACK 핀의 그라운드 기준핀입니다.



PI-7842-022416

그림 4. 핀 구성

LinkSwitch-XT2 기능 설명

LinkSwitch-XT2 IC는 고전압 파워 MOSFET 스위치와 파워 서플라이 컨트롤러를 하나의 디바이스에 결합시킨 제품이며, 기존의 PWM(Pulse Width Modulator) 컨트롤러와 달리 간단한 ON/OFF 컨트롤을 사용하여 출력 전압을 레귤레이션합니다. LinkSwitch-XT2 컨트롤러는 오실레이터, 피드백(센싱 및 로직) 회로, 5.0V 레귤레이터, BYPASS 핀 저전압 회로, 과열 보호, 입력 및 출력 과전압 보호, 주파수 지터링, current limit 회로, 리딩 엣지 블랭킹 및 고전압 파워 MOSFET으로 구성됩니다. LinkSwitch-XT2는 오토-리스타트를 위한 추가 회로를 통합합니다.

오실레이터

일반적인 오실레이터 주파수는 내부에서 평균 f_{OSC} (66kHz 또는 132kHz)로 설정됩니다. 오실레이터에서 생성되는 두 개의 신호는 최대 듀티 사이클 신호(DC_{MAX})와 각 사이클의 시작을 나타내는 클락 신호입니다.

LinkSwitch-XT2 오실레이터는 일반적으로 피크와 피크간에 4kHz(LNK369X) 및 8kHz(LNK3604)인 소량의 주파수 지터를 발생하는 회로를 포함하여 EMI 방출을 최소화합니다. 주파수 지터의 변동율은 1kHz로 설정되어 있어 평균 방출과 quasi-peak 방출 모두에 대한 EMI 감소에 최적화되어 있습니다. 주파수 지터는 드레인 파형의 하강 엣지에서 트리거된 오실로스코프로 측정해야 합니다. 그림 5의 파형은 LinkSwitch-XT2 IC의 주파수 지터를 보여줍니다.

피드백 입력 회로

FEEDBACK 핀에 있는 피드백 입력 회로는 V_{FB} (2.0V)로 설정된 낮은 임피던스 소스 팔로우 출력으로 구성됩니다. 이 핀으로 전달되는 전류가 I_{FB} (49 μ A)를 초과하면 낮은 로직 레벨(비활성)이 피드백 회로의 출력에서 생성됩니다. 이 출력은 클락 신호가 상승하는 순간 각 사이클 초기에 샘플링됩니다. 이 샘플링된 신호가 high이면 파워 MOSFET이 사이클 동안 ON 상태가 되고(활성화됨), 그렇지 않으면 OFF 상태를 유지합니다(비활성화됨). 샘플링은 각 사이클의 초기에만 수행됩니다. 남은 사이클 동안 FEEDBACK 핀 전압 또는 전류의 이후 변화는 MOSFET의 활성화/비활성화 상태에 영향을 주지 않습니다. 파워 MOSFET이 최소 두 번의 연속 사이클 동안 활성화된 상태에서 FEEDBACK 핀에 $I_{FB(SD)}$ 보다 큰 전류가 주입되면 부품에서 스위칭을 중단하고 오토-리스타트 오프-타임 상태가 됩니다. 오토-리스타트 오프-타임이 지나면 정상 스위칭이 다시 시작됩니다. 이 셋다운 기능을 통해 입력 과전압 보호 기능을 구현할 수 있습니다(그림 7 참조). FEEDBACK 핀으로 흐르는 전류는 1.2mA보다 낮게 제한되어야 합니다.

5.0V 레귤레이터 및 5.2V 션트 전압 클램프

5.0V 레귤레이터는 MOSFET이 OFF 상태가 될 때마다 DRAIN의 전압에서 전류를 끌어와 BYPASS 핀에 연결된 바이패스 커패시터를 V_{BP} 까지 충전합니다. BYPASS 핀은 LinkSwitch-XT2 IC의 내부 공급 전압 노드입니다. LinkSwitch-XT2 IC는 파워 MOSFET이 ON 상태일 때 바이패스 커패시터에 저장된 에너지를 사용합니다. 내부 회로의 소비 전력이 매우 낮으므로 LinkSwitch-XT2 IC가 DRAIN 핀에서 끌어온 전류로 계속해서 작동할 수 있습니다. 0.1 μ F의 바이패스 커패시터 값은 고주파 디커플링과 에너지 저장용으로 충분합니다.

뿐만 아니라, 전류가 외부 저항을 통해 BYPASS 핀에 제공될 때 $V_{BP(SHUNT)}$ (5.2V)에서 BYPASS 핀을 클램핑하는 션트 레귤레이터가 있습니다. 이는 바이어스 권선을 통해 외부에서 LinkSwitch-XT2에 전력을 공급하여 무부하 소비 전력을 약 10mW로 줄입니다(플라이백). 만약 $I_{BP(SD)}$ 이상의 전류가 BYPASS 핀으로 전달되면 디바이스는 즉시 스위칭을 중단하고 오토-리스타트 상태가 됩니다. 출력 전압의 외부 제너 다이오드가 BYPASS 핀에 추가되어 히스테리시스(Hysteresis) OVP 기능을 구현할 수 있습니다(그림 6 참조). BYPASS 핀으로 흐르는 전류는 16mA보다 낮게 제한되어야 합니다.

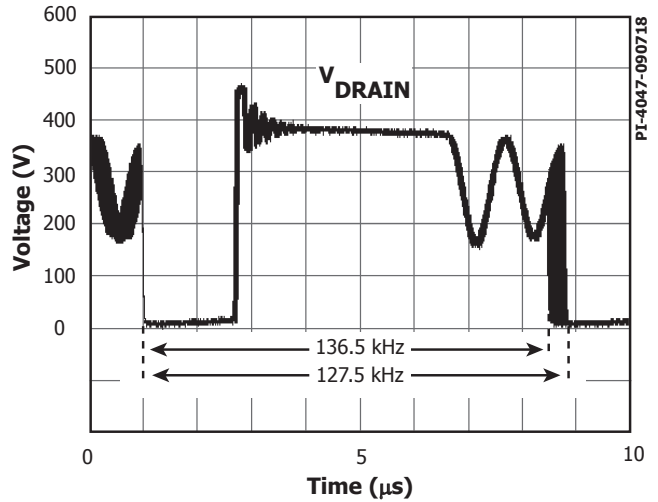


그림 5a. 주파수 지터(LNK3604)

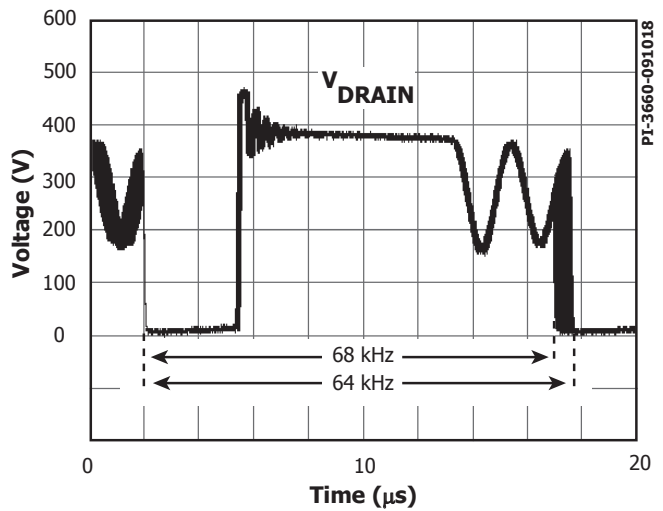


그림 5b. 주파수 지터(LNK369X)

BYPASS 핀 저전압

BYPASS 핀 전압이 $V_{BP} - V_{BP(H)}$ (약 4.5V) 아래로 떨어질 때 BYPASS 핀 저전압 회로는 파워 MOSFET을 비활성화합니다. BYPASS 핀 전압이 이 기준점(Threshold)보다 낮게 떨어지면, 파워 MOSFET을 활성화시키기(턴 온) 위해 다시 V_{BP} 까지 상승해야 합니다.

과열 보호

써멀 셋다운 회로는 칩 온도를 감지합니다. 기준점(Threshold)은 75°C ($T_{SD(H)}$) 히스테리시스(Hysteresis)를 가진 T_{SD} (일반적으로 142°C)로 설정됩니다. 칩 온도가 T_{SD} 보다 높아지면 파워 MOSFET은 비활성화되고 칩 온도가 $T_{SD} - T_{SD(H)}$ 로 떨어질 때까지 비활성화 상태를 유지하다가 이 지점에서 다시 활성화됩니다.

Current Limit

Current limit 회로는 파워 MOSFET의 전류를 감지합니다. 이 전류가 내부 기준점(Threshold) (I_{LIMIT})을 초과하면 파워 MOSFET은 남은 사이클 동안 OFF 상태가 됩니다. 리딩 엣지 블랭킹 회로는 파워 MOSFET이 턴 온된 후에 잠시동안(t_{EB}) current limit 비교기가 동작되지 않도록 합니다. 커패시턴스와 정류기 역 리커버리 시간으로 인해 발생한 전류 스파이크가 스위칭 펄스를 조기에 중단시키지 않도록 이 리딩 엣지 블랭킹 시간이 설정되었습니다. Current limit은 BYPASS 핀 커패시터를 사용한

여 선택될 수 있습니다(normal current limit의 경우 $0.1\mu\text{F}$ / reduced current limit의 경우 $1\mu\text{F}$). LinkSwitch-XT2 IC는 스위칭에 앞서 파워 업을 할 때 normal current limit과 reduced current limit 사이에서 선택합니다.

오토-리스타트

출력 과부하, 출력 쇼트, 오픈 상태와 같은 고장 조건이 발생하는 경우 LinkSwitch-XT2 IC는 오토-리스타트 동작으로 진입합니다. 오실레이터에 의해 클러킹되는 내부 카운터는 FEEDBACK 핀이 high일 때마다 리셋됩니다. FEEDBACK 핀이 $t_{AR(ON)}$ (50ms) 동안 high가 되지 않으면 파워 MOSFET 스위칭은 오토-리스타트 OFF 시간과 동일한 시간동안 비활성화됩니다. 고장이 처음으로 발생할 때의 OFF 시간은 $150\text{ms}(t_{AR(OFF)})$ 첫 OFF 기간입니다. 고장 상태가 계속되면 이후의 OFF 시간은 $1500\text{ms}(t_{AR(OFF)})$ 이후 기간이 됩니다. 오토-리스타트는 고장 조건이 사라질 때까지 파워 MOSFET의 스위칭의 활성화/비활성화를 반복합니다. 오토-리스타트 카운터는 스위치 오실레이터에 의해 작동됩니다.

히스테리시스(Hysteresis) 출력 과전압 보호

LinkSwitch-XT2 IC에서 제공하는 출력 과전압 보호 기능은 BYPASS 핀으로 전달되는 $I_{BP(SD)}$ 보다 큰 전류에 의해 트리거되는 오토-리스타트를 사용합니다. 내부 필터 외에도 BYPASS 핀 커패시터는 외부 필터를 형성하여 의도치 않은 트리거에 대한 노이즈 영향을 받지 않도록 합니다. 바이패스 커패시터는 고주파 필터로 효과적이기 때문에 커패시터를 디바이스의 SOURCE 핀 및 BYPASS 핀에 최대한 가깝게 위치시켜야 합니다.

OVP 기능은 제너 다이오드를 출력 서플라이에서 BYPASS 핀으로 연결하여 실현할 수 있습니다. 그림 6에 표시된 회로 예제는 출력 과전압 보호 기능을 구현하기 위한 간단한 방법을 설명합니다. OVP 제너 다이오

드와 직렬로 연결된 값이 낮은($10\Omega\sim 47\Omega$) 저항을 삽입하여 필터링을 추가할 수 있습니다. OVP 제너 다이오드와 직렬로 연결된 저항 역시 BYPASS 핀으로 흐르는 최대 전류를 제한합니다. 전류는 16mA 미만으로 제한되어야 합니다.

피드백 손실로 인한 고장 상태 동안에는 출력 전압이 정격 전압 이상으로 빠르게 상승합니다. 출력단 전압이 출력단에서 BYPASS 핀에 연결된 제너 다이오드의 정격 전압과 바이패스 전압의 합계를 초과할 경우 $I_{BP(SD)}$ 를 초과하는 전류가 BYPASS 핀으로 흐르게 되어 오토-리스타트를 트리거하고 과전압으로부터 파워 서플라이를 보호합니다.

라인 과전압 보호

플라이백 컨버터에서 LinkSwitch-XT2 IC는 파워 MOSFET 온-타임 동안 FEEDBACK 핀으로 흐르는 전류를 모니터링하여 DC 버스 과전압 상태를 간접적으로 감지합니다. 그림 7은 한 가지 가능한 회로 구현을 보여줍니다. 파워 MOSFET 온-타임 동안 2차측 권선에 걸친 전압은 입력 권선에 걸친 전압에 비례합니다. 따라서 트랜지스터 Q3를 통해 흐르는 전류는 V_{BUS} 를 나타냅니다. 간접적인 라인 센싱은 전력 소모를 최소화하고, 라인 OV 보호에 사용될 수 있습니다. FEEDBACK 핀 전류가 최소 두 번 연속되는 스위칭 사이클에서 입력 과전압 기준 전류(Threshold) $I_{FB(SD)}$ 를 초과하는 경우 LinkSwitch-XT2 IC가 오토-리스타트 모드로 진입합니다.

정확한 라인 OV 기준 전압(Threshold)은 물론 우수한 효율성, 레귤레이션 성능 및 안정성을 갖기 위해, 트랜스포머 누설 인덕턴스가 최소화되어야 합니다. 낮은 누설은 라인 OV 샘플링에서 오류를 초래할 수 있는 2차측 권선의 링잉을 최소화합니다. 일부 설계에서는 라인 전압이 샘플링 될 때 2차 권선에서 링잉을 댄핑하는 데 정류기 다이오드에 걸쳐 있는 RC 스너버가 필요할 수 있습니다.

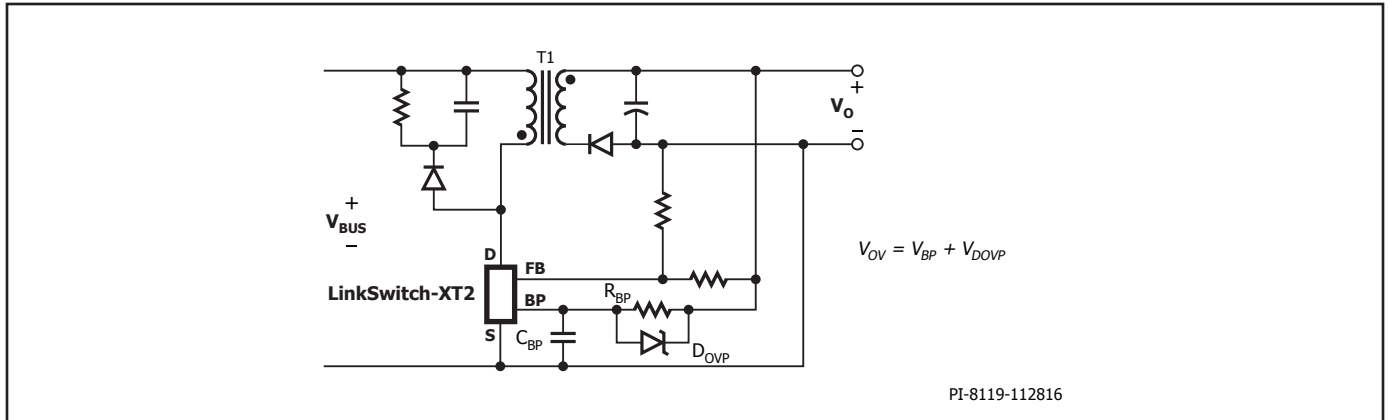


그림 6. 출력 과전압 보호 기능이 있는 비절연 플라이백 컨버터

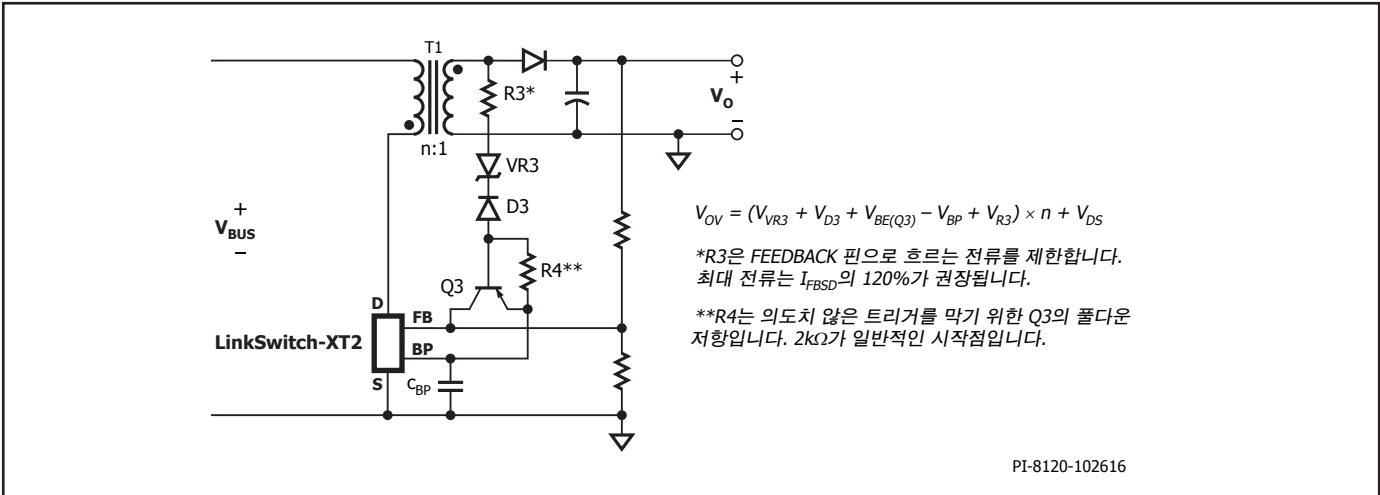


그림 7. FEEDBACK 핀을 사용하는 과전압 보호용 라인 센싱

애플리케이션 예제

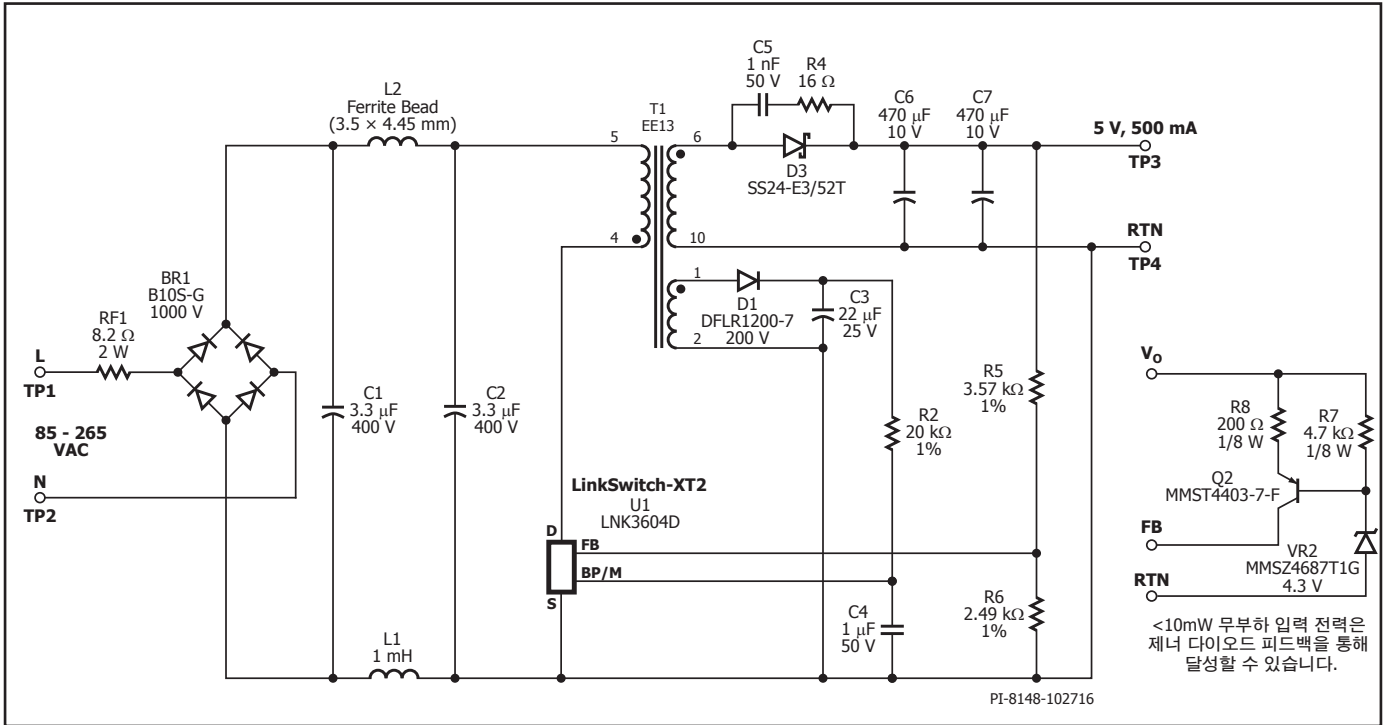


그림 8. LNK3604를 사용한 2.5W 유니버설 입력 설계

5V, 500mA(2.5W) 설계

그림 8에 표시된 회로도는 LNK3604D를 사용한 유니버설 입력 5V ±5%, 500mA 어댑터의 일반적인 구현입니다. 이 회로는 클램프를 사용하지 않는 기술을 통해 1차측 클램프 부품을 없애고 회로의 복잡도를 줄입니다.

LinkSwitch-XT2 제품군에 기본으로 포함된 EcoSmart 기능을 통해 이 설계는 평균 작동 효율성에 대해 의무적인 CEC(캘리포니아 에너지 위원회) 요구 사항을 포함하여 모든 기존의 에너지 효율성 표준 및 제한된 에너지 효율성 표준을 쉽게 충족할 수 있습니다.

AC 입력은 브리지 정류기 BR1에서 정류되고 벌크 스토리지 커패시터 C1 및 C2에 의해 필터링됩니다. 저항 RF1은 방열, 퓨저블, 권선형이며, 퓨즈 그리고 C1, C2, L1 및 L2, 디퍼렌셜 모드 노이즈 감쇠기로 구성된 필터와 함께 돌입 전류 리미터로서의 기능을 합니다.

이러한 간단한 입력단이 LinkSwitch-XT2 IC의 주파수 지터링 및 T1 내 PI의 E-Shield™ 권선과 함께 사용되어 두 전도성 EMI 제한이 모두 10dBV 마진 이상을 충족하는 설계가 가능합니다.

정류되고 필터링된 입력 전압은 T1의 1차측 권선으로 인가됩니다. 1차측의 다른 부분은 U1의 통합된 파워 MOSFET에 연결되어 있습니다. LNK3604D IC의 내부 current limit의 낮은 값과 좁은 오차 범위로 인해 트랜스포머의 1차측 권선 커패시턴스와 LNK3604D에 있는 파워 MOSFET의 드레인 소스 커패시턴스가 누설 인덕턴스 드레인 전압 스파이크에 대한 적절한 클램핑을 제공하므로 1차측 클램프가 필요하지 않습니다. 플라이백 트랜스포머 T1의 2차측은 D3, 쇼트키 다이오드에 의해 정류되고 C6, C7, 낮은 ESR 커패시터에 의해 필터링됩니다. 출력 전압은 저항 분배 R5 및 R6에 의해 센싱됩니다. 출력 전압은 FEEDBACK

핀에서 2V의 전압을 얻도록 레귤레이션됩니다. 10mW 미만의 무부하 입력 전력을 달성하기 위해 제너를 사용하여 피드백 센싱을 수행할 수도 있습니다. VR2의 양단 전압, 트랜지스터 Q2($V_{EB(Q2)}$)의 이미터-베이스 간 전압 그리고 R8이 출력 전압을 결정합니다. 출력 전압이 이 레벨을 초과하면 전류가 트랜지스터 Q2를 통해 흐릅니다. 전류가 증가함에 따라 U1의 FEEDBACK 핀으로 공급되는 전류는 턴오프 기준 전류 (Threshold)(~49µA)에 도달할 때까지 증가하다가 U1의 추가 스위칭 사이클을 비활성화합니다. 풀부하 상태에서 거의 모든 스위칭 사이클이 활성화되어 매우 적은 부하 상태에서는 거의 모든 스위칭 사이클이 비활성화되어, 낮은 유효 주파수와 높은 경부하 효율 및 낮은 무부하 소비 전력을 제공합니다.

저항 R7은 VR2를 통해 ~150µA를 제공하여 테스트 전류와 근접하게 제너 다이오드를 바이어스합니다. 사용된 다이오드는 도통에 50µA만 필요한 낮은 테스트 전류 제너 다이오드이고, 이는 10mW 미만의 무부하 입력 전력을 제공합니다. 저항 R8은 FEEDBACK 핀으로 흐르는 전류를 1.2mA 미만으로 제한하여 보호합니다. 출력 정확성을 높이기 위해 제너 다이오드는 TL431과 같은 레퍼런스 IC로 대체될 수 있습니다.

LinkSwitch-XT2 IC는 DRAIN 핀으로부터 자체 전원을 공급받을 수 있으며 BYPASS 핀에 연결된 소형 세라믹 커패시터 C3만을 필요로 합니다. 저항 R2는 외부 보조 권선으로부터 BYPASS 핀에 전류를 공급함으로써 무부하 입력 전력을 크게 낮추고, 모든 부하 조건에서 효율을 증가시킵니다. 최저 무부하 전력 소비를 달성하기 위해 BYPASS 핀으로 공급되는 전류는 120µA보다 약간 높아야 합니다. 최상의 풀부하 효율성과 썬 멀 성능을 위해 BYPASS 핀으로 공급되는 전류는 257µA보다 약간 높아야 합니다.

주요 애플리케이션 고려 사항

LinkSwitch-XT2 설계 고려 사항 출력 전력표

데이터 시트 최대 출력 전력표(표 1)에서는 다음과 같은 가정 조건에서 얻을 수 있는 최대 실제 연속 출력 전력 레벨을 보여 줍니다.

1. 최소 DC 입력 전압은 85VAC 입력의 경우 90V 이상, 230VAC 입력 또는 115VAC(배전압)의 경우 240V 이상입니다. 이러한 AC 입력 설계 조건을 충족하도록 입력 커패시턴스 값은 충분히 커야 합니다.
2. 고속 PN 정류 다이오드 사용 시 6V의 2차 출력.
3. 70%의 효율성 가정.
4. 전압만 출력(2차측 정정류 회로 없음).
5. 1차측 클램프(RCD 또는 제너) 사용.
6. SOURCE 핀 온도를 100°C 이하로 유지하기 위해 충분한 면적의 구리에 납땜되어 있는 SOURCE 핀과 함께 부품이 보드에 마운트되어 있습니다.
7. 주변 온도는 오픈 프레임 설계의 경우 50°C이고, 내부 케이스 온도는 어댑터 설계의 경우 60°C입니다.

LNK3604에는 불연속 모드 동작(KP > 1)이 권장됩니다. 1보다 작은 KP는 1차측 피크 전류에 대한 리플 전류의 비율입니다. 1보다 큰 KP는 2차측 다이오드 도통 시간에 대한 1차측 파워 MOSFET 오프-타임 비율입니다. 아래에 설명된 자속 밀도 요구 사항으로 인해 일반적으로 LinkSwitch-XT2 설계는 불연속이며, 이는 고속(초고속 대신) 출력 다이오드를 허용하고 EMI를 줄인다는 장점도 있습니다.

클램프를 사용하지 않는 설계

클램프를 사용하지 않는 설계는 드레인 노드 커패시턴스에만 의존하여 누설 인덕턴스에 의해 유도된 피크 드레인과 소스 간 전압을 제한합니다. 따라서 최대 AC 입력 전압, VOR의 값, 누설 인덕턴스 에너지, 누설 인덕턴스와 피크 1차측 전류의 기능과 1차측 권선 커패시턴스가 피크 드레인 전압을 결정합니다. 외부 클램프를 사용하는 경우에서처럼 심각한 손실 요소가 없으므로 누설 인덕턴스 링잉의 길어진 지속 시간이 EMI를 향상시킬 수 있습니다.

다음 요구 사항은 유니버설 입력 또는 230VAC 전용 클램프를 사용하지 않는 설계에 권장됩니다.

1. 클램프를 사용하지 않는 설계는 reduced current limit 모드($C_{BP} = 1\mu F$) 및 $VOR^{**} \leq 90V$ 를 사용하는 $P_o \leq 2.5W$ 전용으로만 사용되어야 합니다.
2. $P_o \leq 2W$ 인 설계의 경우 25pF~50pF 범위에서 적절한 1차측 내부 권선 커패시턴스를 보장하기 위해 2레이어 1차측이 사용되어야 합니다.
3. $2 < P_o \leq 2.5W$ 인 설계의 경우 클램프로 동작하는 표준 리커버리 정류 다이오드를 사용하는 트랜스포머에 바이어스 권선이 추가되어야 합니다. 이 바이어스 권선은 바이어스 권선 커패시터로부터 BYPASS 핀까지의 저항을 연결하여 디바이스에 외부적으로 전력을 공급하는 데 사용될 수도 있습니다. 이는 내부 고전압 전류 소스를 억제하여 디바이스 손실과 무부하 소비 전력을 줄입니다.
4. $P_o > 2.5W$ 인 설계의 경우 클램프를 사용하지 않는 설계가 실용적이지 않으며 외부 RCD 또는 제너 클램프를 사용해야 합니다.
5. Worst-case 하이 라인일 때, 피크 드레인 전압이 내부 파워 MOSFET의 BV_{DSS} 사양보다 낮으며, 이상적으로는 $V_{DSS} \times 0.9$ 보다 작도록 보장하여 설계 편차에 대한 마진을 허용해야 합니다.

†110VAC 전용 입력 설계의 경우 Standard Current Limit 모드를 포함하도록 클램프를 사용하지 않는 설계의 전력 범위를 확장할 수 있습니다. 그러나 증가된 누설 링잉이 EMI 성능을 저하시킬 수 있습니다.

**VOR은 다이오드 도통 시간 동안 트랜스포머의 권선비를 통해 1차측에 반영되는 2차측 출력과 출력 다이오드 포워드 전압 강하를 더한 값입니다. VOR은 DC 버스 전압과 누설 스파이크를 추가하여 피크 드레인 전압을 결정합니다.

가청 노이즈

LinkSwitch-XT2 IC에서 사용되는 사이클 스킵 모드 동작은 트랜스포머에서 가청 주파수 성분을 생성할 수 있습니다. 이러한 가청 노이즈 생성을 제한하려면 피크 코어 자속 밀도가 1500가우스(150mT)보다 낮도록 트랜스포머를 설계해야 합니다. 이 지침을 따르고 표준 일반 합침 트랜스포머 생산 기술을 사용하면 가청 노이즈를 거의 없앨 수 있습니다. 트랜스포머를 진공 함침하게 되면 1차측 커패시턴스가 높아지고 이로 인한 손실이 증가하므로 트랜스포머의 진공 함침을 사용하지 마십시오. 더 높은 자속 밀도도 가능하지만, 이 때에는 설계를 승인하기 전에 먼저 양산 트랜스포머 샘플을 사용하여 가청 노이즈 성능을 주의 깊게 평가해야 합니다.

Z5U와 같은 유전체를 사용하는 세라믹 커패시터도 클램프 회로에서 사용할 경우 가청 노이즈를 생성할 수 있습니다. 이러한 경우 다른 유전체 또는 구조(예: 필름형)의 커패시터로 교체하십시오.

LinkSwitch-XT2 레이아웃 고려 사항

LinkSwitch-XT2(D, P 및 G 패키지)에 권장되는 회로 보드 레이아웃은 그림 9, 10, 11을 참조하십시오.

단일 지점 그라운드

입력 필터 커패시터에서 SOURCE 핀에 연결된 동판까지 단일 지점 그라운드를 사용합니다.

바이패스 커패시터 C_{BP}

BYPASS 핀 커패시터는 BYPASS 핀과 SOURCE 핀에 최대한 가까이 있어야 합니다.

1차측 루프 면적

입력 필터 커패시터, 1차측 트랜스포머 및 LinkSwitch-XT2 IC를 함께 연결하는 1차측 루프의 면적은 가능한 작게 유지해야 합니다.

1차측 클램프 회로

클램프는 턴오프 시 DRAIN 핀의 피크 전압을 제한하는 데 사용됩니다. 이는 1차측 권선에 RCD 클램프 또는 제너(~200V)와 다이오드 클램프를 사용하여 구성할 수 있습니다. 모든 경우에서 EMI를 최소화하려면 클램프 부품에서 트랜스포머와 LinkSwitch-XT2 IC까지 회로 경로를 최소화해야 합니다.

써멀 고려 사항

LinkSwitch-XT2 IC 아래의 동판 면적은 단일 지점 그라운드뿐만 아니라 히트싱크 역할도 합니다. 이 영역은 노이즈가 없는 소스 노드에 연결되기 때문에 LinkSwitch-XT2 IC의 적절한 히트싱크를 위해 이 영역을 최대화해야 합니다. 출력 다이오드의 캐소드도 이와 마찬가지로입니다.

Y 커패시터

Y 커패시터는 일반적으로 이 전력 레벨에서 사용되지 않습니다. Y형 커패시터를 사용하려는 경우 이 커패시터는 1차측 입력 필터 커패시터 양극 단자의 트랜스포머 2차측 커먼/그라운드 단자까지 직접 연결되어야 합니다. 이런 배치는 큰 커먼 모드 서지 전류를 LinkSwitch-XT2 디바이스에서 떨어져 흐르게 할 수 있습니다. 입력 파이(C, L, C) EMI 필터를 사용할 경우, 필터 내의 인덕터를 입력 필터 커패시터의 마이너스 단자 사이에 배치해야 합니다.

Feedback 신호

트랜지스터 Q2는 물리적으로 LinkSwitch-XT2 IC에 가깝게 배치하여 트랜지스터부터 FEEDBACK 핀까지의 패턴 길이를 최소화해야 합니다. 노이즈 유입을 방지하기 위해 고전압, 전류가 흐르는 드레인 패턴 및 클램프 패턴을 피드백 신호로부터 멀리 떨어뜨립니다.

출력 다이오드

최상의 성능을 위해 2차측 권선, 출력 다이오드 및 출력 필터 커패시터의 루프 연결 면적을 최소화해야 합니다. 또한 히트싱크용으로 다이오드의 애노드와 캐소드 단자에 충분한 동판 영역이 필요합니다. 노이즈가 없는 캐소드 단자에서는 영역이 클수록 좋습니다. 애노드 영역이 크면 고주파 방사 EMI가 증가할 수 있습니다.

빠른 설계 확인 목록

어떤 파워 서플라이를 설계하든지 worst-case 조건에서 부품의 정격을 초과하지 않는지를 확인하기 위해 모든 LinkSwitch-XT2 설계를 검증해야 합니다. 이를 위해 다음과 같은 최소한의 테스트는 반드시 수행되어야 합니다.

1. 최대 드레인 전압 - VDS가 최고 입력 전압과 피크(과부하) 출력 전력에서 BV_{DSS} 의 90%를 초과하지 않는지 확인합니다. BV_{DSS} 사양 대비 10% 마진은 특히 클램프를 사용하지 않는 설계에서 설계 편차에 대한 마진을 제공합니다.

2. 최대 드레인 전류 - 최대 주위 온도, 최대 입력 전압 및 피크 출력(과부하) 전력에서 스타트업 시 트랜스포머 포화 및 과도한 리딩 엣지 전류 스파이크가 있는지 드레인 전류 파형을 확인합니다. 정상 상태 조건에서 반복하고 리딩 엣지 전류 스파이크가 $t_{LEB(MIN)}$ 의 끝에서 $I_{LIMIT(MIN)}$ 이하인지 확인합니다. 모든 조건에서 최대 드레인 전류는 지정된 최대 정격 절대값 이하가 되어야 합니다.
3. 썬열 검사 - 지정된 최대 출력 전력, 최소 입력 전압 및 최고 주변 온도에서 LinkSwitch-XT2 IC, 트랜스포머, 출력 다이오드, 출력 커패시터의 온도 사양이 초과하는지 확인합니다. 데이터 시트에 지정되어 있듯이 LinkSwitch-XT2 IC의 부품간 $R_{DS(ON)}$ 의 편차 때문에 충분한 썬열 마진이 필요합니다. 낮은 입력 전압과 최대 전력 하에서 이러한 편차를 허용하기 위하여 최대 LinkSwitch-XT2 IC SOURCE 핀 온도 100°C를 권장합니다.

설계 도구

설계 도구에 대한 최신 정보는 Power Integrations 웹사이트를 참조하십시오. www.power.com

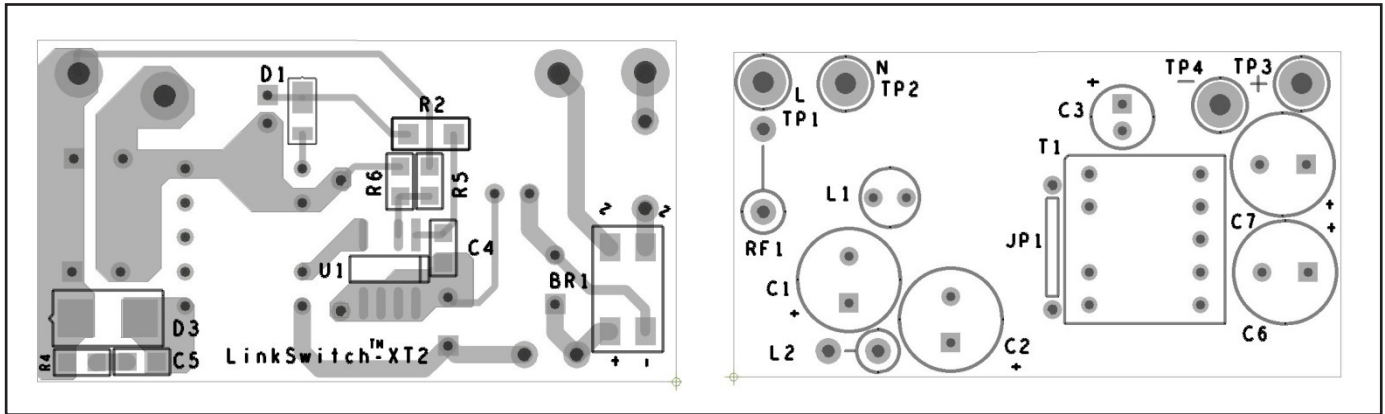


그림 9. 플라이백 컨버터 구성에서 D 패키지를 사용한 LinkSwitch-XT2의 권장 회로 레이아웃(왼쪽: 아랫면, 오른쪽: 윗면)

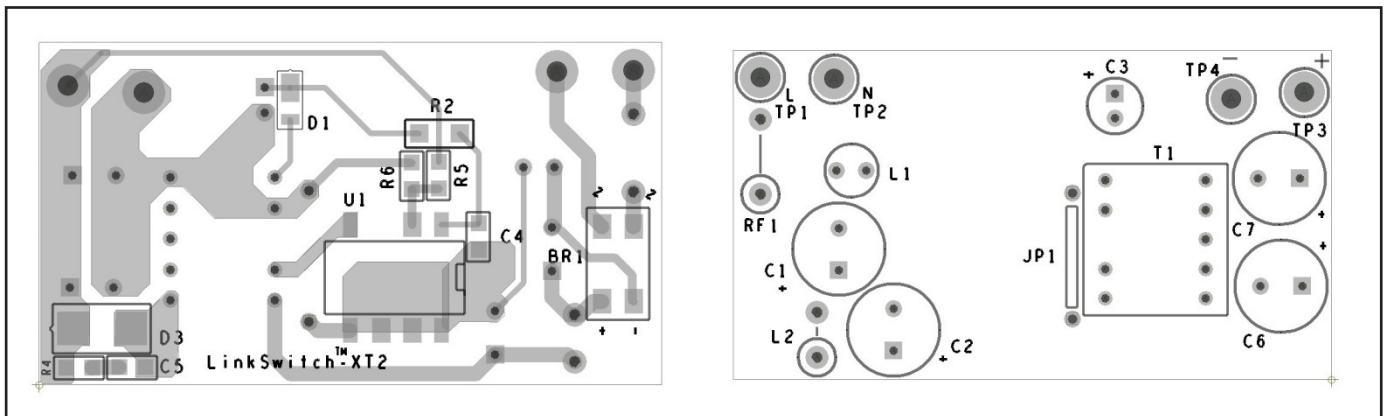


그림 10. 플라이백 컨버터 구성에서 G 패키지를 사용한 LinkSwitch-XT2의 권장 회로 레이아웃(왼쪽: 아랫면, 오른쪽: 윗면)

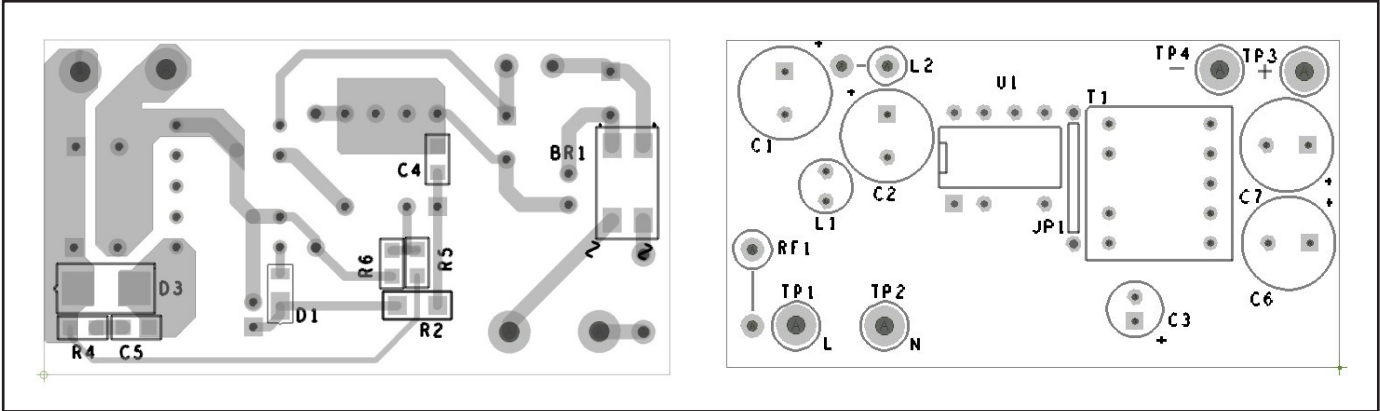


그림 11. 플라이백 컨버터 구성에서 P 패키지를 사용한 LinkSwitch-XT2의 권장 회로 레이아웃(왼쪽: 아랫면, 오른쪽: 윗면)

최대 정격 절대값^(1,5)

DRAIN 핀 전압	LNK3604	-0.3V~725V
	LNK369X	-0.3V~900V
DRAIN 핀 피크 전류	LNK3604	1230mA ⁽²⁾
	LNK3694	968mA ⁽²⁾
	LNK3696	3194mA ⁽²⁾
FEEDBACK 핀 전압		-0.3V~7V
FEEDBACK 핀 전류		100mA
BYPASS 핀 전압		-0.3V~7V
보관 온도		-65°C~150°C
작동 정션 온도 ⁽³⁾		-40°C~150°C
리드 온도 ⁽⁴⁾		260°C

참고:

- 모든 전압은 SOURCE를 기준으로 합니다. $T_A = 25^\circ\text{C}$.
- $V_{DS} > 400\text{V}$ 인 경우, 그림 17과 그림 25를 참조하십시오.
- 일반적으로 내부 회로에 의해 제한됩니다.
- 케이스에서 1.59mm(1/16인치) 거리를 두고 5초 동안 측정할 수 있습니다.
- 지정된 최대 정격은 제품에 영구적인 손상을 초래하지 않는 한도 내에서 일회적으로 측정된 결과입니다. 지정된 시간보다 오랫동안 최대 정격 절대값 조건에 노출하면 제품 신뢰성에 영향을 미칠 수 있습니다.

써멀 저항

써멀 저항: P 또는 G 패키지:

(θ_{JA})	70°C/W ⁽²⁾ ; 60°C/W ⁽³⁾
$(\theta_{JC})^{(1)}$	11°C/W
D 패키지:	
(θ_{JA})	100°C/W ⁽²⁾ ; 80°C/W ⁽³⁾
$(\theta_{JC})^{(1)}$	30°C/W

참고:

- 플라스틱 인터페이스에서 가까운 핀 8(SOURCE)에서 측정됨.
- 0.36평방인치(232mm²), 2온스(610g/m²) 동판에 납땜.
- 1평방인치(645 mm²), 2온스(610g/m²) 동판에 납땜.

파라미터	기호	조건			최소	일반	최대	단위
		SOURCE = 0V, $T_J = -40\sim 125^\circ\text{C}$ '그림 12' 참조 (특별히 지정하지 않은 경우)						
컨트롤 기능								
출력 주파수	f_{OSC}	LNK3604 $T_J = 25^\circ\text{C}$	평균	124	132	140	kHz	
			피크-피크 지터		8			
		LNK3694/LNK3696 $T_J = 25^\circ\text{C}$	평균	62	66	70		
			피크-피크 지터		4			
최대 듀티 사이클	DC_{MAX}	S2 열림	LNK3604	66			%	
			LNK3694/LNK3696	65				
FEEDBACK 핀 턴오프 기준 전류(Threshold)	I_{FB}	$V_{BP} = 5.0\sim 5.5\text{V}$ $T_J = 25^\circ\text{C}$		44	49	54	μA	
턴오프 기준점(Threshold)에서의 FEEDBACK 핀 전압	V_{FB}	$V_{BP} = 5.0\sim 5.5\text{V}$ $T_J = 25^\circ\text{C}$		1.97	2.00	2.03	V	
FEEDBACK 핀 순간 섣다운 전류	$I_{FB(SD)}$	$T_J = 25^\circ\text{C}$		520	675	800	μA	
FEEDBACK 핀 순간 섣다운 지연		$T_J = 25^\circ\text{C}$			2		스위칭 사이클	
섣다운 전류에서의 FEEDBACK 핀 전압	$V_{FB(SD)}$	$V_{BP} = 5.0\sim 5.5\text{V}$ $T_J = 25^\circ\text{C}$	LNK3604		3.3		V	
			LNK3694/LNK3696		3.1			
DRAIN 핀 공급 전류	I_{S1}	$V_{FB} = 2.1\text{V}$ (MOSFET 스위칭 없음) '참고 A' 참조			75		μA	
		FEEDBACK 열림 (MOSFET 스위칭) '참고 A, B' 참조	LNK3604		150		μA	
			LNK3694		120			
		LNK3696		205				
BYPASS 핀 충전 전류	I_{CH1}	$V_{BP} = 0\text{V}$ $T_J = 25^\circ\text{C}$		-11	-7	-3	mA	
		$V_{BP} = 4\text{V}$ $T_J = 25^\circ\text{C}$		-7.5	-5	-2.5		

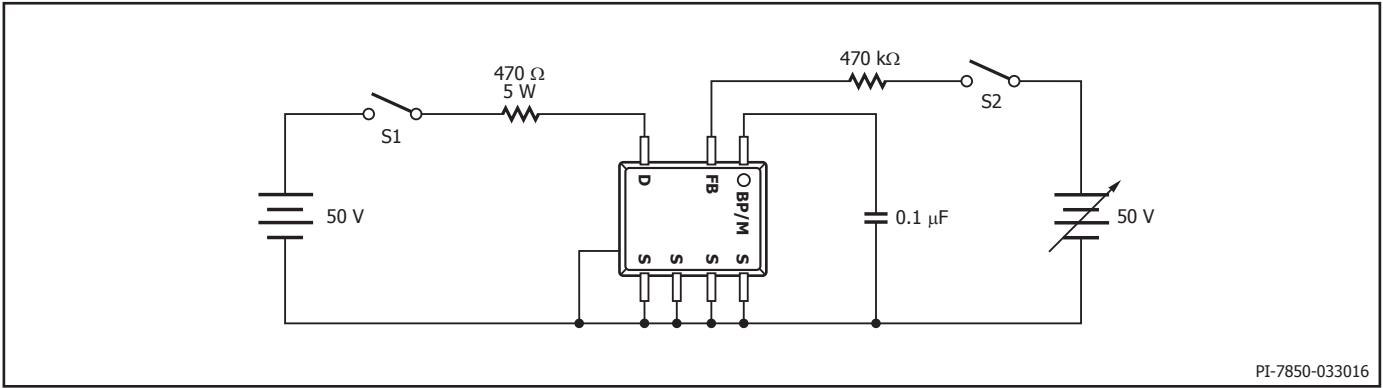
파라미터	기호	조건		최소	일반	최대	단위		
		SOURCE = 0V, T _j = -40~125°C '그림 12' 참조 (특별히 지정하지 않은 경우)							
컨트롤 기능(계속)									
BYPASS 핀 전압	V _{BP}			4.7	5.0	5.2	V		
BYPASS 핀 섣다운 기준 전류(Threshold)	I _{BP(SD)}		T _j = 25°C		6	8	mA		
BYPASS 핀 섣트 전압	V _{BP(SHUNT)}		I _{BP} = 2mA	4.95	5.2	5.45	V		
BYPASS 핀 전압 히스테리시스(Hysteresis)	V _{BP(H)}				0.47		V		
BYPASS 핀 공급 전류	I _{BP(SC)}		'참고 C' 참조	55			μA		
회로 보호									
Standard Current Limit (C _{BP} = 0.1μF, '참고 D, H' 참조)	I _{LIMIT}	di/dt = 65mA/μs T _j = 25°C	LNK3604	240	257	275	mA		
		di/dt = 415mA/μs T _j = 25°C		278	317	356			
		di/dt = 33mA/μs T _j = 25°C	LNK3694	240.5	260	279.5		mA	
		di/dt = 210mA/μs T _j = 25°C		265.5	287	308.5			
		di/dt = 60mA/μs T _j = 25°C	LNK3696	446	482	518			mA
		di/dt = 385mA/μs T _j = 25°C		496	535	575			
Reduced Current Limit (C _{BP} = 1μF, '참고 D, H' 참조)	I _{LIMIT(RED)}	di/dt = 65mA/μs T _j = 25°C	LNK3604	180	205	230	mA		
		di/dt = 415mA/μs T _j = 25°C		227	258	289			
		di/dt = 33mA/μs T _j = 25°C	LNK3694	189	205	220		mA	
		di/dt = 210mA/μs T _j = 25°C		212	230	247			
		di/dt = 60mA/μs T _j = 25°C	LNK3696	347	375	404			mA
		di/dt = 385mA/μs T _j = 25°C		388.5	420	451.5			
최소 온-타임	t _{ON(MIN)}	'참고 I' 참조	LNK3604	356	475	594	ns		
			LNK3694	110	250	390			
			LNK3696	200	345	490			
리딩 엣지 블랭킹 시간	t _{LEB}	T _j = 25°C '참고 E' 참조	LNK3604	300	450		ns		
			LNK3694/LNK3696	140	215				
써멀 섣다운 온도	T _{SD}		'참고 F' 참조	135	142	150	°C		
써멀 섣다운 히스테리시스(Hysteresis)	T _{SD(H)}		'참고 F' 참조		75		°C		

파라미터	기호	조건		최소	일반	최대	단위
		SOURCE = 0V, T _J = -40~125°C '그림 12' 참조 (특별히 지정하지 않은 경우)					
출력							
ON 상태 레지스턴스	R _{DS(ON)}	LNK3604 I _D = 25mA	T _J = 25°C		24	27.6	Ω
			T _J = 100°C		38	44.2	
		LNK3694 I _D = 86 mA	T _J = 25°C		17	19.6	
			T _J = 100°C		27	31	
		LNK3696 I _D = 163 mA	T _J = 25°C		5.3	6.1	
			T _J = 100°C		8.4	9.7	
OFF 상태 드레인 누설 전류	I _{DSS}	V _{BP} = 5.4V, V _{FB} ≥ 2.1V, V _{DS} = 560V, T _J = 25°C	LNK3604		50	μA	
		V _{BP} = 5.4V, V _{FB} ≥ 2.1V, V _{DS} = 720V, T _J = 25°C	LNK3694/LNK3696				
항복 전압	BV _{DSS}	V _{BP} = 5.4V, V _{FB} ≥ 2.1V, T _J = 25°C	LNK3604	725		V	
			LNK3694/LNK3696	900			
DRAIN 핀 공급 전압		T _J = 25°C		50		V	
오토-리스타트 온-타임	t _{AR(ON)}	T _J = 25°C '참고 G' 참조			50	ms	
오토-리스타트 오프-타임	t _{AR(OFF)}	T _J = 25°C '참고 G' 참조	첫 OFF 기간		150	ms	
			이후 기간		1500		
오토-리스타트 듀티 사이클	DC _{AR}	이후 기간			3	%	

참고:

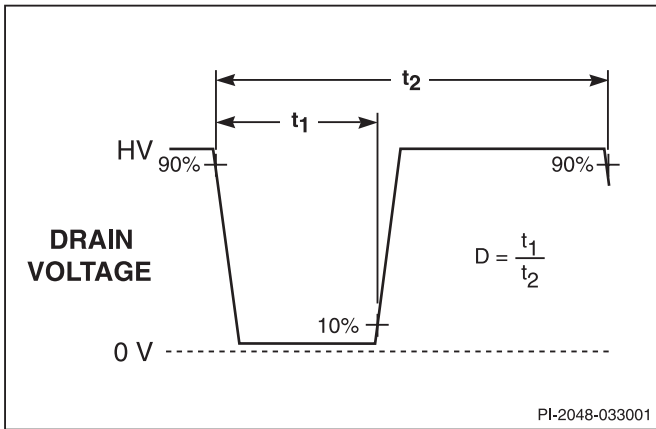
- A. 총 소비 전류는 FEEDBACK 핀 전압이 2.1V일 때(MOSFET 스위칭 없음) I_{S1}와 I_{DSS}의 합이고, FEEDBACK 핀이 SOURCE에 단락되었을 때(MOSFET 스위칭) I_{S2}와 I_{DSS}의 합입니다.
- B. 출력 MOSFET이 스위칭되므로 DRAIN에서 공급 전류와 스위칭 전류를 분리하는 것은 어렵습니다. 이 경우 5.1V에서 BYPASS 핀 전류를 측정하는 방법을 사용할 수 있습니다.
- C. 이 전류는 기타 외부 회로가 아닌 BYPASS 핀과 FEEDBACK 핀 사이에 연결된 선택형 옴토커패시터에만 공급됩니다.
- D. 다른 di/dt 값에서의 current limit은 그림 22, 23, 32, 33을 참조하십시오.
- E. 이 파라미터는 설계에 의해 보장됩니다.
- F. 이 파라미터는 각 설계의 특성에 따라 정해집니다.
- G. 오토-리스타트 온-타임의 온도 특성은 오실레이터와 동일합니다(주파수에 반비례).
- H. BP/M 커패시터 값 오차는 타겟 애플리케이션의 주변 온도에서 아래 표시된 값 이상이어야 합니다.
- I. 그림 14에서 50Ω 드레인 폴업 회로를 사용하여 측정되었습니다. 드레인 펄스의 폭은 V_{FALL} = 42V부터 V_{RISE} = 40V(VDR = 50V)까지의 시간으로 측정됩니다.

정격 BP/M 핀 커패시터 값	최소 커패시터 값 기준 오차	
	최소	최대
0.1μF	-60%	+100%
1μF	-50%	+100%



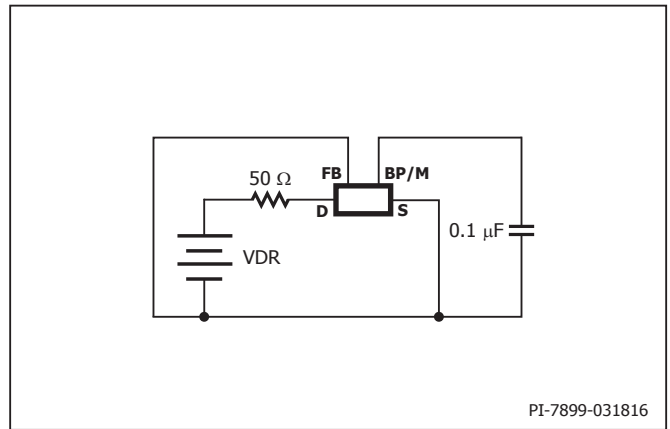
PI-7850-033016

그림 12. LinkSwitch-XT2 일반 테스트 회로



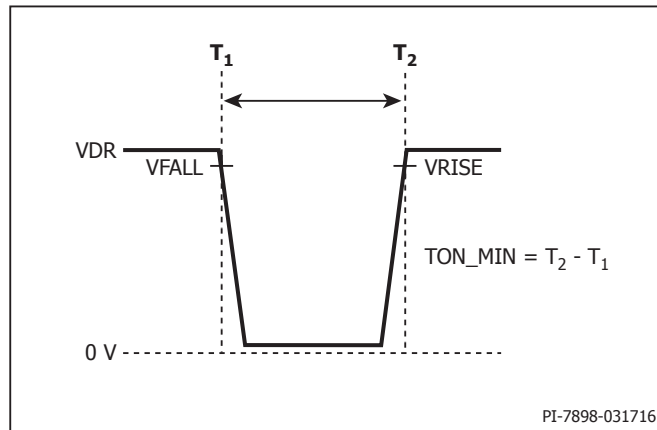
PI-2048-033001

그림 13. LinkSwitch-XT2 듀티 사이클 측정



PI-7899-031816

그림 14. LinkSwitch-XT2 최소 온-타임 테스트 회로



PI-7898-031716

그림 15. LinkSwitch-XT2 최소 온-타임 측정

일반적 사양 특성

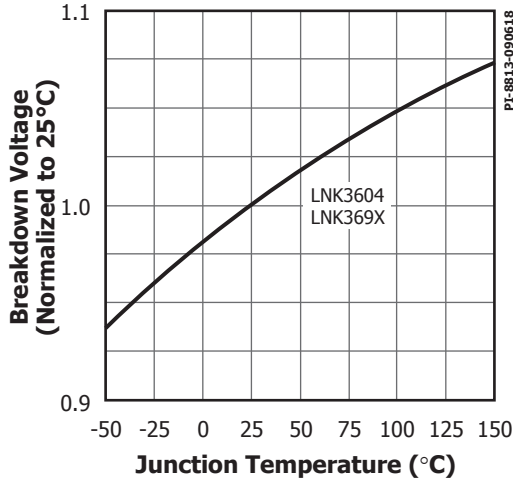


그림 16. 항복 전압과 온도 비교

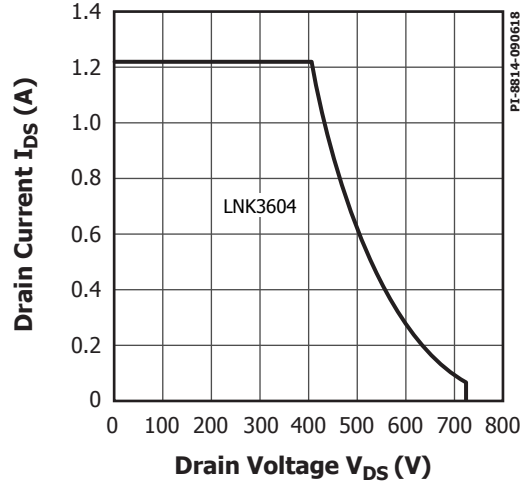


그림 17. 최대 허용 드레인 전류와 드레인 전압 비교

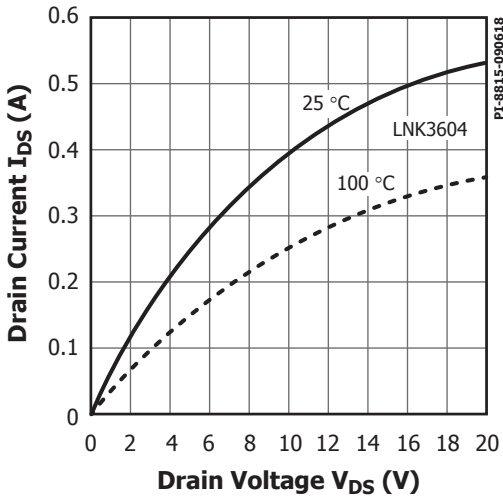


그림 18. 출력 특성

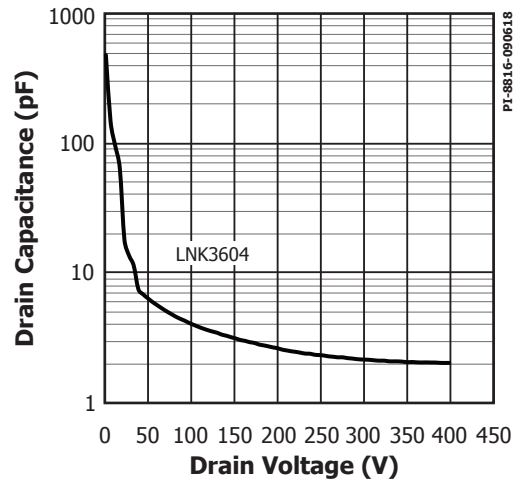


그림 19. C_{OSS} 와 드레인 전압 비교

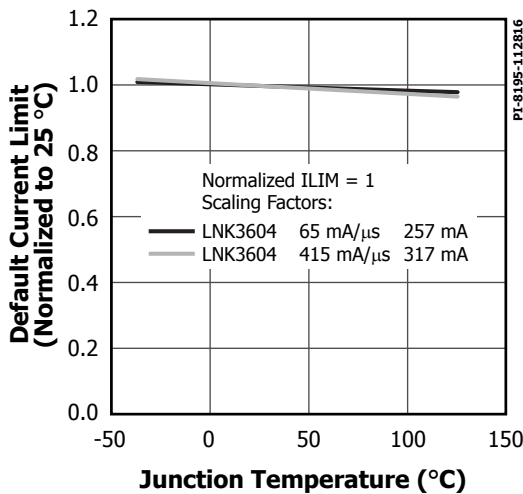


그림 20. Default Current Limit과 정션 온도 비교

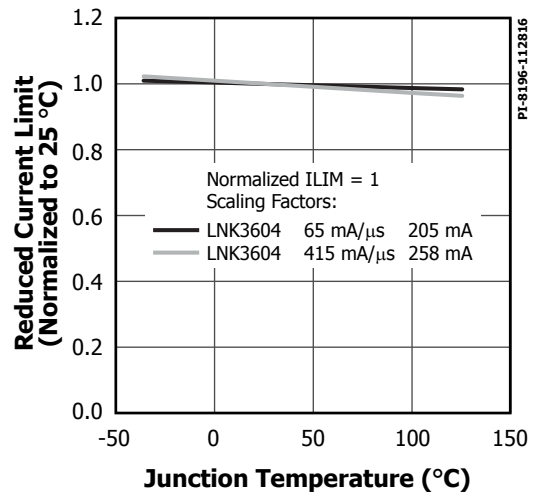


그림 21. Reduced Current Limit과 정션 온도 비교

일반적 성능 특성

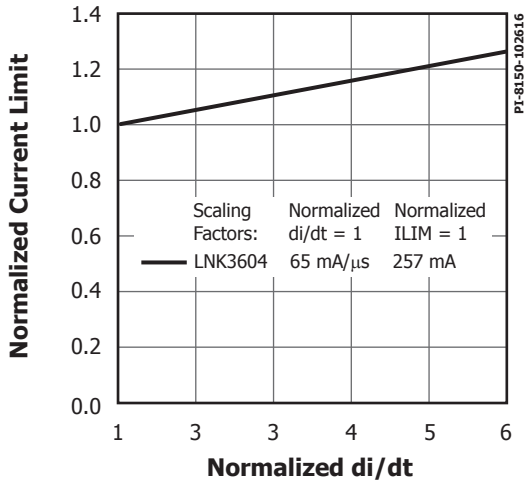


그림 22. Default Current Limit과 di/dt 비교

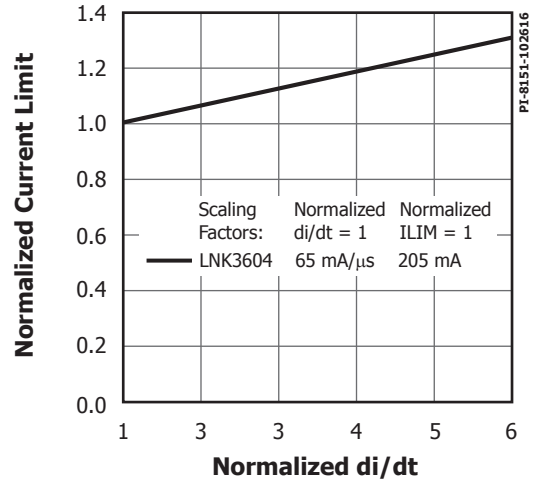


그림 23. Reduced Current Limit과 di/dt 비교

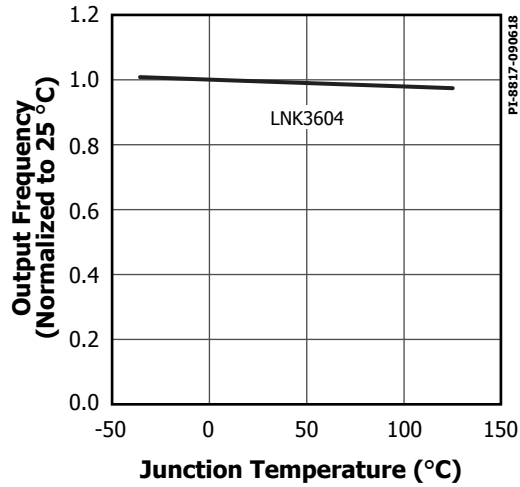


그림 24. 출력 주파수와 정선 온도 비교

일반적 성능 특성

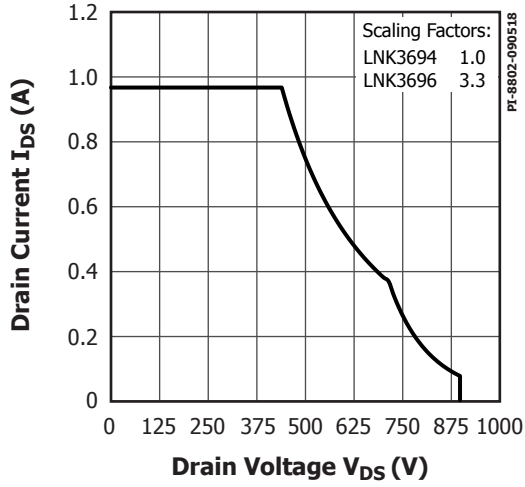


그림 25. 최대 허용 드레인 전류와 드레인 전압 비교

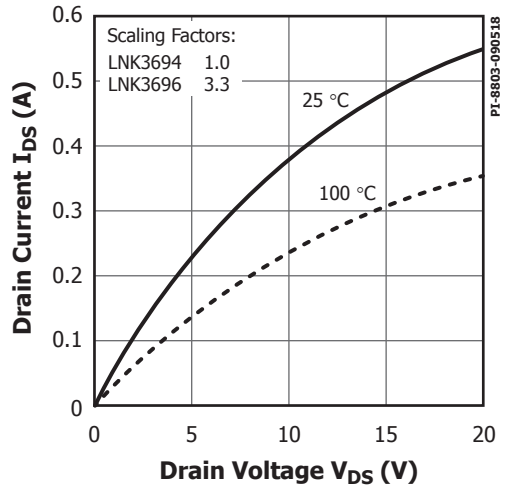


그림 26. 출력 특성

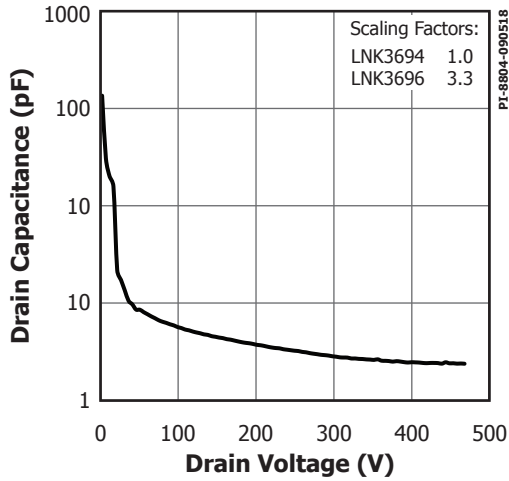


그림 27. C_{oss} 와 드레인 전압 비교

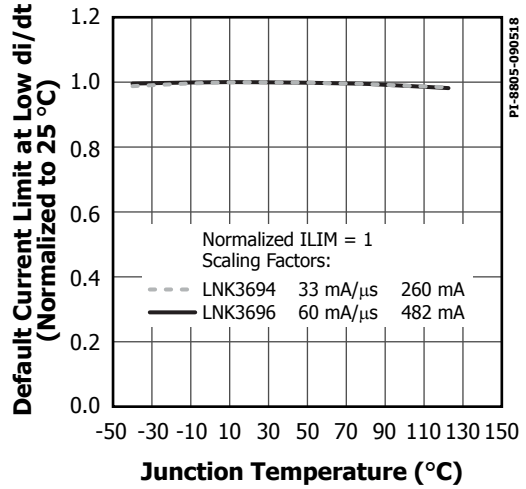


그림 28. Default Current Limit과 정션 온도 비교

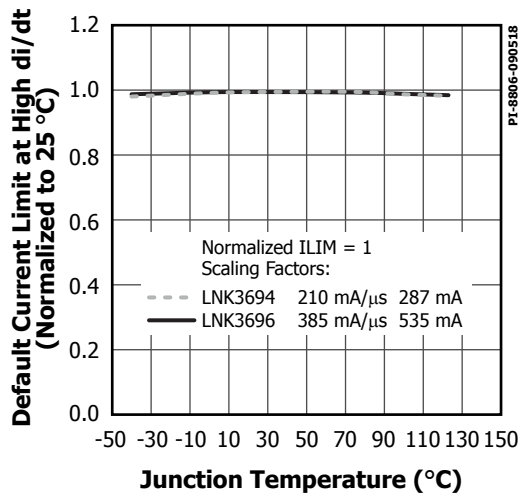


그림 29. Default Current Limit과 정션 온도 비교

일반적 사양 특성

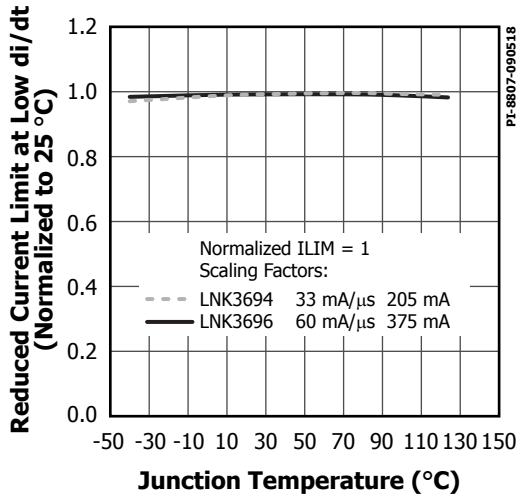


그림 30. Reduced Current Limit과 정선 온도 비교

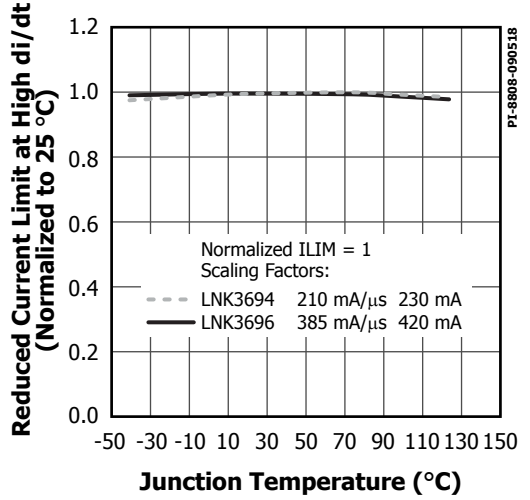


그림 31. Reduced Current Limit과 정선 온도 비교

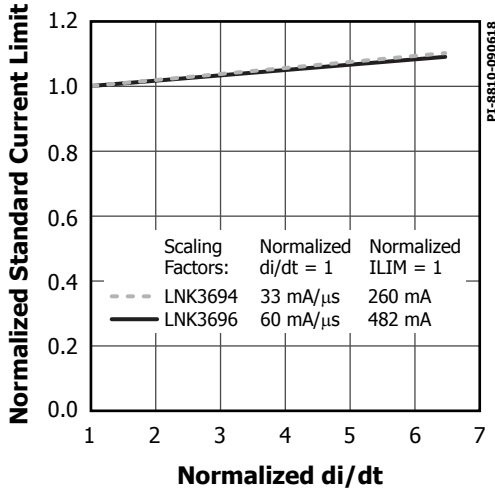


그림 32. Standard Current Limit과 di/dt 비교

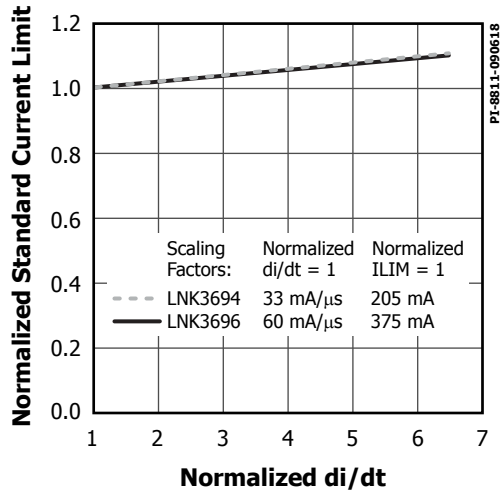


그림 33. Reduced Current Limit과 di/dt 비교

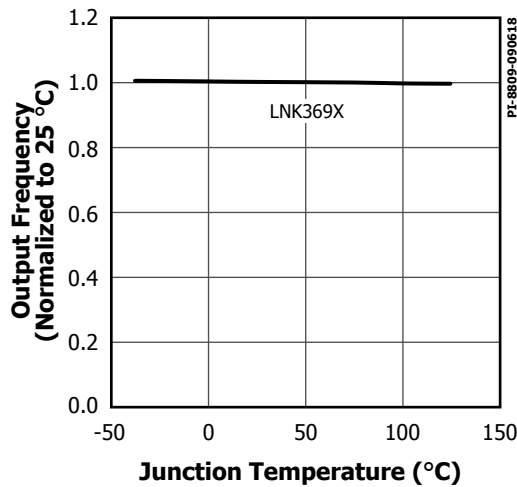
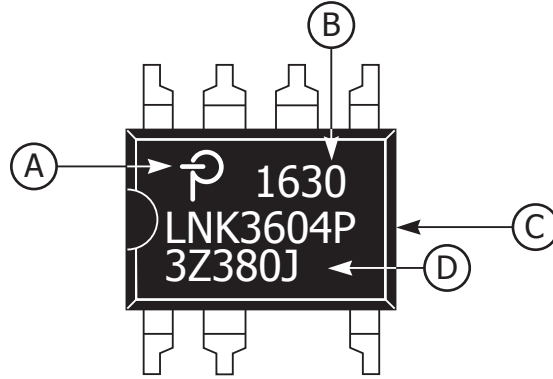


그림 34. 출력 주파수와 정선 온도 비교

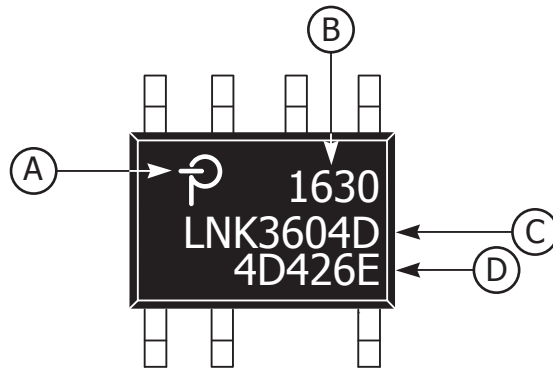
PDIP-8C (P) and SMD-8C (G) PACKAGE MARKING



- A. 파워 인테그레이션스(Power Integrations) 등록 상표
- B. 조립 날짜 코드(앞 두 자리: 연도, 뒤 두 자리: 작업 주)
- C. 제품 ID(부품 번호/패키지 유형)
- D. Lot ID 코드

PI-8127-100516

SO-8C (D) PACKAGE MARKING



- A. 파워 인테그레이션스(Power Integrations) 등록 상표
- B. 조립 날짜 코드(앞 두 자리: 연도, 뒤 두 자리: 작업 주)
- C. 제품 ID(부품 번호/패키지 유형)
- D. Lot ID 코드

PI-8126-100516

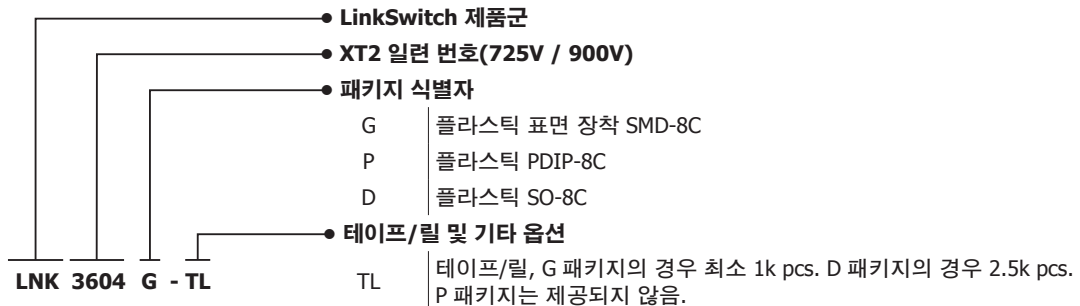
MSL 표

부품 번호	MSL 등급
LNK3604P	N/A
LNK3694P	N/A
LNK3696P	N/A
LNK3604G	4
LNK3694G	4
LNK3696G	4
LNK3604D	1

ESD 및 래치업

테스트	조건	결과
125°C에서의 래치업	EIA/JESD78	모든 핀에서 > ±100mA 또는 > 1.5 × V _{MAX}
HBM(Human Body Model) ESD	EIA/JESD22-A114-A	DRAIN(D) 핀을 제외한 모든 핀에 > ±2kV DRAIN(D) 핀 725V 부품에 > ±1.5kV DRAIN(D) 핀 900V 부품에 > ±2kV
MM(Machine Model) ESD	EIA/JESD22-A115-A	모든 핀에서 > ±200V

부품 주문 정보



개정	참고	날짜
A	코드 B.	10/16
B	코드 S.	11/16
C	코드 A.	11/16
D	그림 17과 일치하도록 DRAIN 핀 피크 전류 수정 및 최대 정격 절대값에서 참고 2 수정.	01/06/17
D	표 1에서 참고 1, 참고 2 수정 및 5페이지 그림 5와 레퍼런스 지정자 업데이트.	01/16/17
E	LNK3694 및 LNK3696 부품 추가.	09/18
F	표 1에서 900V MOSFET VAC 범위 업데이트.	12/18
G	ESD 및 래치업 표 결과열 업데이트.	04/19

최신 업데이트에 대한 자세한 내용은 당사 웹사이트를 참고하십시오. www.power.com

파워 인테그레이션스(Power Integrations)는 안정성 또는 생산성 향상을 위하여 언제든지 당사 제품을 변경할 수 있는 권한이 있습니다. Power Integrations는 여기서 설명하는 디바이스나 회로 사용으로 인해 발생하는 어떠한 책임도 지지 않습니다. Power Integrations는 어떠한 보증도 제공하지 않으며 모든 보증(상품성에 대한 묵시적 보증, 특정 목적에의 적합성 및 타사 권리의 비침해를 포함하되 이에 제한되지 않음)을 명백하게 부인합니다.

특허 정보

여기에 설명한 제품 및 애플리케이션(제품 외부 트랜스포머 구성 및 회로 포함)은 하나 이상의 미국 및 해외 특허를 포함하거나 또는 Power Integrations에서 출원 중인 미국 및 해외 특허를 포함할 수 있습니다. Power Integrations의 전체 특허 목록은 www.power.com에서 확인할 수 있습니다. Power Integrations는 고객에게 www.power.com/ip.htm에 명시된 특정 특허권에 따른 라이선스를 부여합니다.

수명 유지 장치 사용 정책

Power Integrations의 제품은 Power Integrations 사장의 명백한 문서상의 허가가 없는 한 수명 유지 장치 또는 시스템의 핵심 부품으로 사용할 수 없습니다. 자세한 정의는 다음과 같습니다.

1. 수명 유지 장치 또는 시스템이란 (i)신체에 외과적 이식을 목적으로 하거나, (ii)수명을 지원 또는 유지를 목적으로 사용되며, (iii)사용 지침에 따라 올바르게 사용하는 경우에도 동작의 실패가 사용자의 상당한 부상 또는 사망을 초래할 수 있는 장치 또는 시스템입니다.
2. 핵심 부품이란 부품의 동작 실패가 수명 유지 장치 또는 시스템의 동작 실패를 초래하거나, 해당 장치 또는 시스템의 안전성 및 효율성에 영향을 줄 수 있는 수명 유지 장치 또는 시스템에 사용되는 모든 부품입니다.

Power Integrations, PI 로고, CAPZero, ChiPhy, CHY, DPA-Switch, EcoSmart, E-Shield, eSiP, eSOP, HiperPLC, HiperPFS, HiperTFS, InnoSwitch, Innovation in Power Conversion, InSOP, LinkSwitch, LinkZero, LYTSwitch, SENZero, TinySwitch, TOPSwitch, PI, PI Expert, SCALE, SCALE-1, SCALE-2, SCALE-3 및 SCALE-iDriver는 Power Integrations, Inc.의 상표입니다. 다른 상표는 각 회사 고유의 자산입니다. ©2019, Power Integrations, Inc.

Power Integrations 전 세계 판매 지원 지역

<p>본사 5245 Hellyer Avenue San Jose, CA 95138, USA 본사 전화: +1-408-414-9200 고객 서비스: 전 세계: +1-65-635-64480 북미: +1-408-414-9621 전자 메일: usasales@power.com</p>	<p>독일(AC-DC/LED 판매) Einsteinring 24 85609 Dornach/Aschheim Germany 전화: +49-89-5527-39100 전자 메일: eurosales@power.com</p>	<p>이탈리아 Via Milanese 20, 3rd. Fl. 20099 Sesto San Giovanni (MI) Italy 전화: +39-024-550-8701 전자 메일: eurosales@power.com</p>	<p>싱가포르 51 Newton Road #19-01/05 Goldhill Plaza Singapore, 308900 전화: +65-6358-2160 전자 메일: singaporesales@power.com</p>
<p>중국(상하이) Rm 2410, Charity Plaza, No. 88 North Caoxi Road Shanghai, PRC 200030 전화: +86-21-6354-6323 전자 메일: chinasales@power.com</p>	<p>독일(게이트 드라이버 판매) HellwegForum 1 59469 Ense Germany 전화: +49-2938-64-39990 전자 메일: igbt-driver.sales@power.com</p>	<p>일본 Yusen Shin-Yokohama 1-chome Bldg. 1-7-9, Shin-Yokohama, Kohoku-ku Yokohama-shi, Kanagawa 222-0033 Japan 전화: +81-45-471-1021 전자 메일: japansales@power.com</p>	<p>대만 5F, No. 318, Nei Hu Rd., Sec. 1 Nei Hu Dist. Taipei 11493, Taiwan R.O.C. 전화: +886-2-2659-4570 전자 메일: taiwansales@power.com</p>
<p>중국(선젠) 17/F, Hivac Building, No. 2, Keji Nan 8th Road, Nanshan District, Shenzhen, China, 518057 전화: +86-755-8672-8689 전자 메일: chinasales@power.com</p>	<p>인도 #1, 14th Main Road Vasanthanagar Bangalore-560052 India 전화: +91-80-4113-8020 전자 메일: indiasales@power.com</p>	<p>대한민국 우편번호 135-728 서울시 강남구 삼성동 159-16 도심공항터미널 건물 6층 602호 전화: +82-2-2016-6610 전자 메일: koreasales@power.com</p>	<p>영국 Building 5, Suite 21 The Westbrook Centre Milton Road Cambridge CB4 1YG 전화: +44 (0) 7823-557484 전자 메일: eurosales@power.com</p>